

3100000011183

AUTOSINKRON GENERATOR 3 PHASE MENGUNAKAN TEKNOLOGI FUZZY LOGIC CONTROL NLX 222P

TUGAS AKHIR

Oleh :

SYAIFUL SYAHRI

2294.100.532

RSE
629.89
Sya
a-1

1998



PERPUSTAKAAN	
ITS	
Tgl. Terbitan	13-12-97
Terima dari	ti
No. Agenda Frp.	8079

JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI SEPULUH NOPEMBER
SURABAYA
1998

**AUTOSINKRON GENERATOR 3 PHASE
MENGUNAKAN TEKNOLOGI FUZZY LOGIC
CONTROL NLX 222P**

TUGAS AKHIR

**Diajukan Guna Memenuhi Sebagian Persyaratan
Untuk Memperoleh Gelar Sarjana Teknik Elektro**

Pada

Bidang Studi Elektronika

Jurusan Teknik Elektro

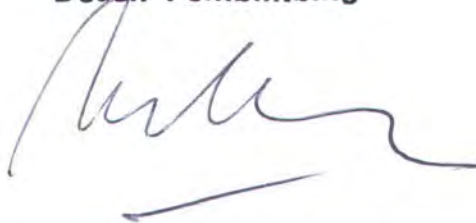
Fakultas Teknologi Industri

Institut Teknologi Sepuluh Nopember

S u r a b a y a

Mengetahui / Menyetujui

Dosen Pembimbing



(Ir. H. MOCH. HEROE)

NIP : 130 368 609

S U R A B A Y A

Maret 1998

ABSTRAK

ABSTRAK

Kerja paralel Generator - PLN dimaksudkan untuk mendapatkan daya yang lebih besar. Sumber tegangan AC 3 Phase (generator) dapat diparalel jika memenuhi persyaratan antara lain : Urutan phase R, S, T antara sumber harus sama, Tegangan harus sama, Frekuensi harus sama, Phase harus sama. Dalam perencanaan ini PLN sebagai sumber tegangan utama akan di paralel dengan generator sinkron yang digerakkan oleh motor DC.

Fuzzy Logic Controller NLX 222P mengatur tegangan yang dibangkitkan oleh generator sinkron dengan menambah atau mengurangi arus eksitasi yang masuk ke belitan medan. Demikian juga dengan frekuensi yang dibangkitkan oleh generator datur oleh FLC NLX 222P dengan menambah atau mengurangi arus medan sehingga didapatkan putaran yang diinginkan. Dengan selisih tegangan , selisih frekuensi dan beda phase sebagai input Fuzzy, maka fuzzy akan menyamakan parameter tersebut sehingga didapatkan tegangan, frekuensi, dan phase yang sama dan proses sinkron atau kerja paralel secara otomatis akan bekerja.

KATA PENGANTAR

Kami ucapkan puji syukur kehadirat **ALLAH SUBHANNAALLAHU WATA'ALA** atas segala rahmat dan ridlonya yang diberikan kepada kita semua sehingga kami dapat menyelesaikan Tugas Akhir yang berjudul :

AUTO SINKRON GENERATOR 3 PHASE MENGGUNAKAN TEKNOLOGI FUZZY LOGIC CONTROL NLX 222P

Tugas Akhir ini merupakan salah satu syarat untuk dapat menyelesaikan pendidikan di Jurusan Teknik Elektro Fakultas Teknologi Industri Institut Teknologi Sepuluh Nopember Surabaya.

Tugas Akhir ini dibuat berdasarkan ilmu yang kami peroleh dari Bapak dosen yang dengan keikhlasan memberikan kepada kami, buku - buku literatur, serta petunjuk dari teman - teman.

Dalam kesempatan ini kami juga mengucapkan terima kasih kepada :

1. Bapak dan Ibu saya yang telah membesarkan dan mendidik kami
2. Bapak Ir.H.MOCHAMMAD HEROE, selaku Dosen Wali serta juga Pembimbing yang senantiasa mendidik kami
3. Bapak Ir. SOETIKNO, selaku Koordinator Bidang Studi Elektronika
4. Bapak Ir. TEGUH YUWONO, selaku Ketua Jurusan Teknik Elektro
5. Kakak-ku yang telah memberikan bantuan dan dorongan
6. Seluruh staf Dosen dan Karyawan Jurusan Teknik Elektro - ITS
7. Teman - teman penghuni LAB TTL Jurusan Teknik Elektro - ITS



8. Teman - teman penghuni LAB ELKA, MEDIKA, MIKRO, R & D Bidang Studi Elektronika - ITS
9. Teman - Teman antara lain : Rindu, Lolok, Gatot, Rudi, Cucuk yang telah banyak membantu saya.

Kami berharap kiranya Hasil karya Tugas Akhir ini dapat dimanfaatkan bagi siapa saja yang memerlukan untuk digunakan dalam kebaikan.

Surabaya, Maret 1998

Penulis

DAFTAR ISI

DAFTAR ISI

JUDUL	i
LEMBAR PENGESAHAN	ii
ABSTRAK	iii
KATA PENGANTAR	iv
DAFTAR ISI	vi
DAFTAR TABEL	x
DAFTAR GAMBAR	xi
BAB I PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Permasalahan	2
1.3 Pembatasan Masalah	2
1.4 Tujuan	3
1.5 Metodologi	3
1.6 Sistematika	4
1.7 Relevansi	4
BAB II TEORI PENUNJANG	5
2.1 Alternator (Generator AC)	5
2.1.1 Alternator Tanpa Beban	6
2.1.2 Karakteristik Hubung Singkat	7

2.1.3 Reaktansi Sinkron	8
2.1.4 Pengaturan Tegangan	9
2.2 Motor DC	12
2.2.1 Prinsip Dasar	13
2.2.2 Jenis - Jenis Motor DC	14
2.2.3 Karakteristik Motor DC	17
2.2.4 Pengaturan Kecepatan Motor DC Shunt	22
2.3 Kerja Paralel Generator	24
2.4 Operational Amplifier	26
2.4.1 Inverting Amplifier	28
2.4.2 Non Inverting Amplifier	31
2.4.3 Komparator	34
BAB III TEORI LOGIKA FUZZY	36
3.1 Pendahuluan	36
3.2 Fungsi Membership	37
3.3 Struktur Dasar Pengaturan Logika Fuzzy	41
3.3.1 Fuzzifikasi (Fuzzification)	41
3.3.2 Pengambilan Keputusan (Rule Evaluation)	42
3.3.3 Defuzzifikasi (Defuzzification)	42
3.4 Chip Fuzzy NLX 222 P	43
3.4.1 Arsitektur NLX 222 P	46

3.4.2 Membership Function	47
3.4.3 Variabel Fuzzy	48
3.4.4 Rule	49
3.4.5 Floating Membership Function	50
3.4.6 Operational Device	51
3.4.7 Organisai Memory	53
3.4.8 Timing	54
BAB IV PERENCANAAN ALAT	59
4.1 Perencanaan Perengkat Keras	59
4.1.1 Sistem Autosinkron Generator - PLN	60
4.1.2 Rangkaian Sensor Tegangan	63
4.1.3 Rangkaian Sensor Frekuensi	64
4.1.4 Rangkaian Sensor Phase	65
4.1.5 Kontroler	66
4.1.6 Rangkaian Driver	68
4.2 Perencanaan Perangkat Lunak	69
BAB V PENGUJIAN DAN PENGUKURAN	76
5.1 Pengukuran Tegangan Generator	76
5.2 Pengukuran Frekuensi Generator	77

BAB VI PENUTUP	81
6.1 Kesimpulan	81
6.2 Saran	81
DAFTAR PUSTAKA	82
LAMPIRAN	
A. Rangkaian Sensor Tegangan	
B. Rangkaian Sensor Frekuensi	
C. Rangkaian Sensor Phase	
D. Rangkaian FLC NLX 222P	
E. Rangkaian Driver Eksitasi	
F. Rangkaian Driver Speed	
G. Data Sheet NLX 222P	

DAFTAR TABEL

DAFTAR TABEL

Tabel 3.1	Organisasi Memori	54
5.1	Hasil Pengukuran Tegangan Generator	76
5.3	Hasil Pengukuran Frekuensi Generator	78
5.4	Hasil Pengukuran Generator Beban Induktif	79
5.5	Hasil Pengukuran Generator Beban Resistif	80



DAFTAR GAMBAR

DAFTAR GAMBAR

Gambar 1.1	Kumparan Jangkar di Dalam Medan Magnet	5
1.2	Stator dan Rotor	6
1.3	Kurva Pemagnetan	7
1.4	Karakteristik Tanpa Beban dan Hubung Singkat	8
1.5	Karakteristik Faktor Kerja Nol	9
1.6	Power Faktor Lagging, 1, dan Leading	10
1.7	Unity, Lagging, Leading	11
1.8	Motor DC 4 Kutub	14
1.9	Rangkaian Ekuivalen Motor DC Seri	15
1.10	Rangkaian Ekuivalen Motor DC Shunt	16
1.11	Rangkaian Ekuivalen Motor DC Compound	17
1.12	Karakteristik Motor DC Seri	19
1.13	Karakteristik Motor DC Shunt	20
1.14	Karakteristik Motor DC Compound	22
1.15	Pengaturan Kecepatan Medan Shunt	23
1.16	Pengaturan Kecepatan Tahanan Jangkar	23
1.17	Pengaturan Kecepatan Dengan Tegangan	24
1.18	Kerja Paralel Generator dan Jala - Jala	25
1.19	Notasi Operational Amplifier	26
1.20	Polaritas Output terhadap Input	28

4.1	Blok Diagram Autosinkron	61
4.2	Sensor Tegangan	63
4.3	Rangkaian Diferensial Amplifier	64
4.4	Rangkaian Sensor Frekuensi	65
4.5	Rangkaian Sensor Phase	66
4.6	Rangkaian Proteksi dan Buffer	67
4.7	Rangkaian Driver Eksitasi	68
4.8	Rangkaian Driver Kecepatan	69
4.9	Hubungan Input Output NLX 222P	71
4.10	Variabel Fuzzy Untuk Antecedent Voltage	72
4.11	Variabel Fuzzy Untuk Antecedent Freq	72
4.12	Variabel Fuzzy Untuk Antecedent Phase	73
4.13	Variabel Fuzzy Untuk Antecedent Relay	73
4.14	Variabel Fuzzy Untuk Antecedent FreqOK	74
4.15	Diagram Alir Urutan Fuzzy	75
5.1	Tegangan Generator Terhadap Waktu	77
5.2	Frekuensi Generator Terhadap Waktu	79

BAB I

PENDAHULUAN

BAB I

PENDAHULUAN

1.1 Latar Belakang

Generator sebagai penghasil energi listrik, pada saat ini semakin banyak digunakan pada industri sebagai sumber energi listrik untuk mendukung kelangsungan proses produksi. Salah satu keuntungan penggunaan generator yaitu kapasitas daya yang tersedia dapat disesuaikan dengan beban yang terpakai, serta kemudahan mendapatkannya. Untuk mendapatkan daya listrik yang dikehendaki dapat dilakukan dengan mempararel dua buah generator untuk dioperasikan secara bersama - sama. Syarat - syarat yang harus dipenuhi untuk kerja paralel generator adalah : tegangan harus sama, frekuensi harus sama, beda phase harus sama.

Dengan berkembangnya sistem kontrol elektronika, maka proses kerja paralel generator dapat dilakukan secara otomatis dalam waktu yang relatif lebih cepat, dengan tingkat akurasi yang tinggi serta hasil yang lebih baik. Dengan menggunakan microcontroller proses kerja paralel dapat dilakukan dengan hasil yang lebih baik.

Fuzzy logic merupakan perkembangan dari mikrokontroler yang mempunyai input data yang acak dan sistem non linier untuk mendapatkan laju kontrol yang handal, sehingga penggunaan Fuzzy logic pada proses kerja paralel mempunyai nilai tambah yang lebih yaitu efisiensi tinggi, performansi

yang lebih baik serta penguasaan teknologi baru. Dalam kerja paralel fuzzy logic digunakan pada proses pengendali input , sehingga didapatkan output dengan hasil yang maksimum.

1.2 Permasalahan

Pada proses sinkronisasi generator ada tiga parameter yang harus dipenuhi agar generator tersebut dapat diparalel yaitu tegangan, frekwensi dan beda phase yang sama antara generator satu dengan generator lainnya. Dengan demikian pada proses ini diperlukan sistim pengaturan tegangan, frekuensi serta beda phase yang lebih cepat dengan tingkat akurasi yang tinggi agar tidak menyebabkan kerusakan pada salah satu genertor akibat kesalahan proses sinkronisasi. Dengan menggunakan Fuzzy micro controller proses sinkronisasi tersebut dapat dilakukan dalam waktu yang cepat dan akurasi yang tinggi.

1.3 Batasan Masalah

Dalam tugas akhir ini akan disinkronkan antara sumber dari PLN sebagai sumber utama dengan generator sebagai sumber cadangan. Pengaturan tegangan generator dilakukan dengan mengatur penguatannya , sedangkan frekwensi diatur melalui putaran penggeraknya berupa motor dc.

Proses sinkronisasi dilakukan oleh Fuzzy sebagai pusat pengendali dari sistem ini dengan cara membandingkan parameter generator dengan parameter PLN untuk didapatkan kesamaan tegangan , frekwensi dan beda phase. Jika ketiga parameter belum dicapai kesamaan, maka output fuzzy

akan memberikan pengaturan pada genset dan penggerak mula berupa motor dc.

1.4 Tujuan

Tujuan dari perencanaan dan pembuatan alat AUTOSINKRON GENERATOR 3 PHASE DENGAN MENGGUNAKAN FUZZY LOGIC ini adalah :

- Mempelajari dan mengimplementasikan teori fuzzy logic controller pada pengaturan kerja paralel generator.
- Merencanakan dan membuat kontroler kerja paralel generator dengan menggunakan fuzzy microcontroller NLX 222 P.

1.5 Metodologi

Metodologi yang dilakukan dalam perencanaan dan pembuatan alat ini adalah sebagai berikut :

- Studi literatur tentang teori generator ac, teori kerja paralel generator serta teori logika fuzzy NLX 222 P.
- Merencanakan sistim atau blok diagram dari fungsi alat tersebut
- Mengimplementasikan dari masing - masing blok kedalam perencanaan perangkat keras sehingga berfungsi sebagaimana mestinya.
- Merencanakan pembuatan perangkat lunak berdasarkan fungsi dari alat tersebut.
- Melakukan pengukuran dan pengujian terhadap fungsi dari masing - masing blok.

- Melakukan pengukuran dan pengujian terhadap fungsi dari seluruh sistim yang ada seperti yang direncanakan.

1.6 Sistematika

Sistematika pembahasan pada tugas akhir ini adalah sebagai berikut :

- Bab I : merupakan pendahuluan dari laporan tugas akhir ini.
- Bab II : membahas teori penunjang yang meliputi teori dasar generator AC, motor DC, kerja paralel serta teori dasar operation amplifier.
- Bab III : membahas secara luas tentang teori dasar logika fuzzy NLX 222 P.
- Bab IV : membahas tentang perencanaan perangkat keras dan perangkat lunak hingga realisasi pembuatan alat tersebut.
- Bab V : Pengukuran dan pengujian alat guna melengkapi bukti kebenaran dari perencanaan alat tersebut.
- Bab VI : merupakan penutup dari seluruh rangkaian laporan yang berisikan kesimpulan serta saran - saran untuk perkembangan lebih lanjut.

1.7 Relevansi

Dari hasil perencanaan dan pembuatan alat dalam tugas akhir ini diharapkan dapat memberikan sumbangan pemikiran dan karya ilmiah kepada teknik elektro institut teknologi sepuluh nopember surabaya.



BAB II

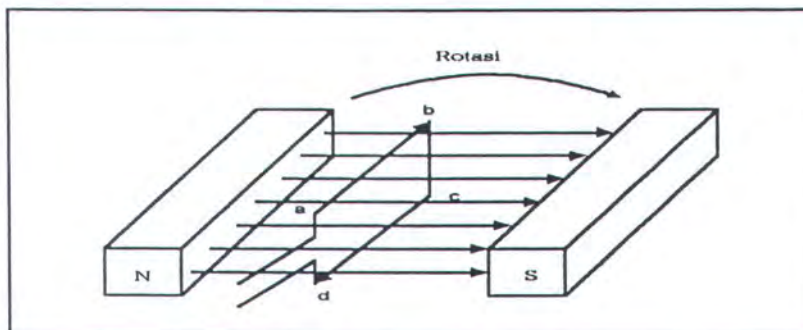
TEORI PENUNJANG

BAB II

TEORI PENUNJANG

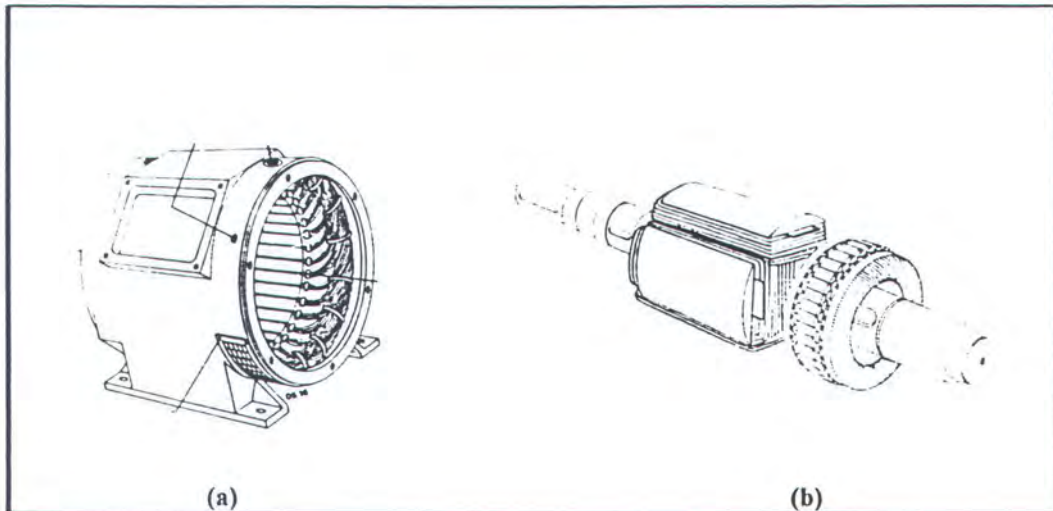
2.1 Alternator (Generator Sinkron)

Generator adalah alat yang berfungsi untuk merubah energi mekanis menjadi energi listrik yang prinsip kerjanya berdasarkan hukum Faraday. Jika suatu penghantar bergerak dalam medan magnet dengan memotong flux magnet tersebut, maka dalam penghantar akan terinduksi suatu tegangan. Begitu juga jika flux yang berubah memotong suatu penghantar yang tetap. Pada gambar 1.1 di bawah ini menunjukkan proses timbulnya tegangan pada sebuah penghantar yang diputar di dalam daerah medan magnet. Generator sinkron mempunyai kumparan jangkar pada stator dan kumparan medan pada rotor. Kumparan stator terdiri dari tiga buah belitan yang dihubungkan tiga phase dengan beda sudut sebesar 120° .



Gambar 1.1¹⁾
Kumparan jangkar di dalam medan magnet

¹⁾ Gupta J.B Electrical Machines-I, Katson Publishing House, 1980 P.4



Gambar 1.2²⁾
(a) Stator (b) Rotor

2.1.1 Alternator Tanpa Beban

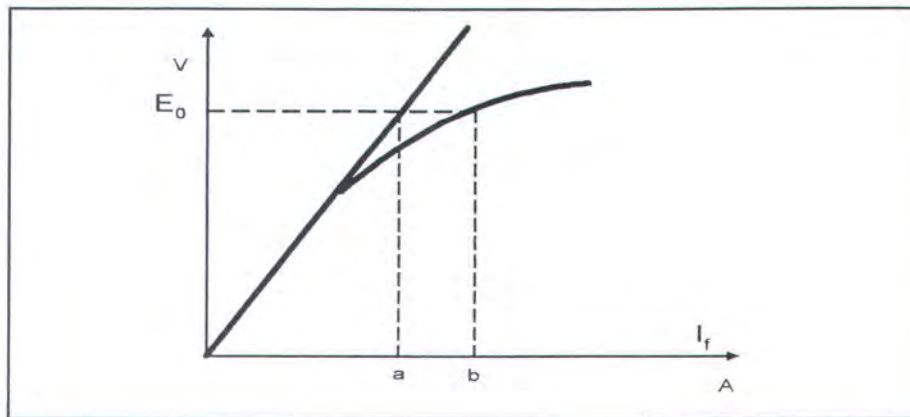
Dengan memutar alternator pada kecepatan sinkron dan rotor diberi arus medan (I_f), tegangan (E_0) akan terinduksi pada kumparan jangkar stator sebesar :

$$E_0 = c n \Phi \dots \dots \dots (i)$$

dimana : c = konstanta mesin
 n = putaran sinkron
 Φ = fluks yang dihasilkan oleh I_f

Dalam keadaan tanpa beban arus jangkar tidak mengalir pada stator, oleh karena itu tidak terdapat pengaruh reaksi jangkar. Fluks hanya dihasilkan oleh arus medan (I_f). Apabila arus medan (I_f) diubah - ubah harganya, akan diperoleh harga E_0 seperti yang terlihat pada kurva pemagnetan merupakan garis lurus.

²⁾ -----, Manual Self Regulating Brushless Alternator, AVK, P.28-29

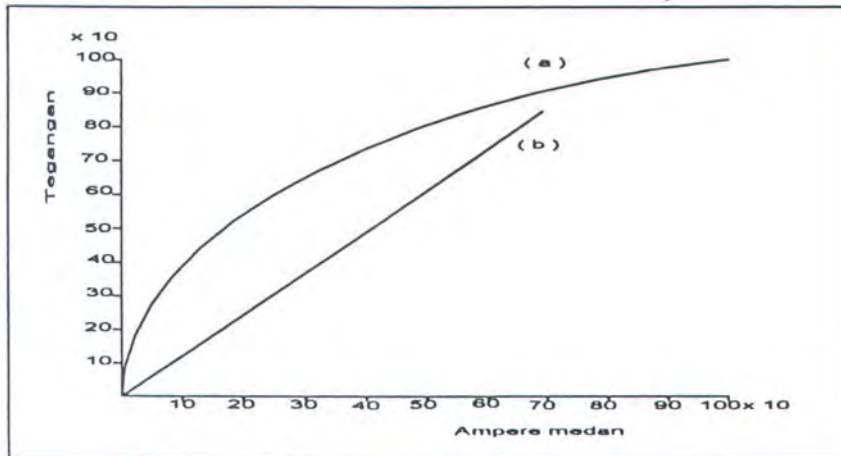


Gambar 1.3³⁾
Kurva pemagnetan

2.1.2 Karakteristik Hubung Singkat

Karakteristik hubung singkat generator 3 phase digambarkan dengan fungsi arus $I_{sc} = f(i_e)$, pada frekuensi (f) dan tegangan (V) konstan. Karena resultante fluks ϕ_s dari mesin pada saat hubung singkat hanya menghasilkan emf E_δ yang kecil untuk menghasilkan drop tegangan $r_a \cdot I + j x_{\alpha\beta} \cdot I$ rangkaian magnet dari sistem tidak saturasi dan karenanya karakteristik hubung singkat seperti garis lurus yang mulai melengkung saat mencapai arus rating I_n . Gambar 1.4 menunjukkan grafik arus hubung singkat yang diperoleh dari hubungan antara Arus jangkar terhadap tegangan tanpa beban. Karakteristik hubung singkat di perlukan untuk menentukan harga reaktans sinkron yang nilainya ditentukan oleh perbandingan antara Tegangan tanpa beban dengan arus hubung singkat.

³⁾ Zuhail, Dasar Tenaga Listrik, ITB, 1986 P.52

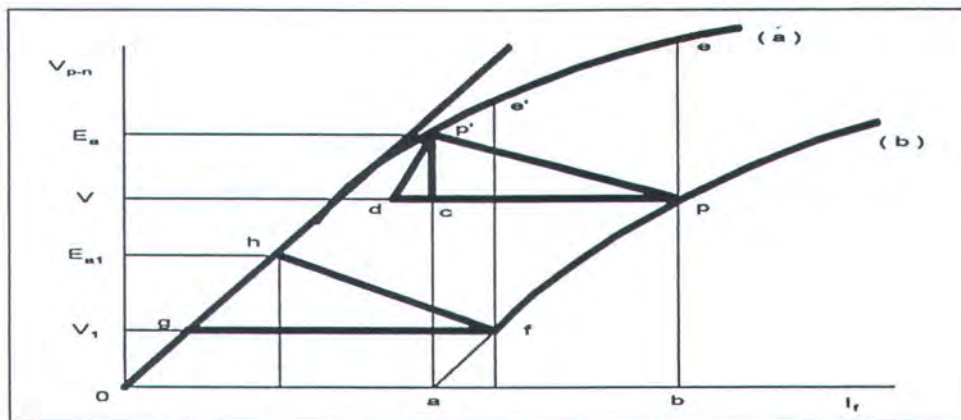


Gambar 1.4⁴⁾
 (a) Karakteristik Tanpa beban (b) Karakteristik Hubung Singkat

2.1.3 Reaktans Sinkron

Dari karakteristik tanpa beban E_0 sebagai fungsi arus medan (I_f), maka jika digambar dalam satu grafik akan didapat suatu bentuk kurva. Hubungan ini menghasilkan kurva pemagnetan dan dari kurva ini harga yang akan dipakai adalah harga liniernya *unsaturated*. Harga linier yang merupakan garis lurus adalah kelebihan arus medan pada keadaan jenuh sebenarnya dikompensasi oleh adanya reaksi jangkar. Jadi harga reaktans sinkron adalah : $X_s = \frac{E_0}{I_{hs}}$. Seperti diuraikan diatas reaktans sinkron X_s di peroleh dari harga liniernya atau dalam keadaan tidak jenuh *unsaturated*.

⁴⁾ Ibid, P. 54



Gambar 1.5⁵⁾

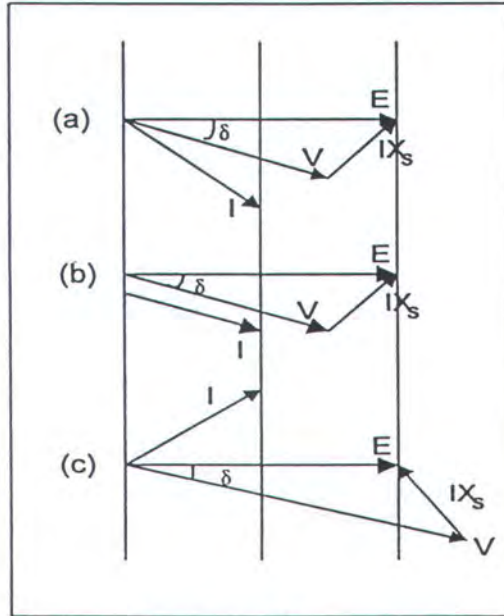
(a) karakteristik tanpa beban (b) karakteristik faktor kerja nol

Karena itu hasil yang diperoleh kurang teliti dan hanya dapat dipakai untuk perhitungan kasar. Untuk memperoleh harga Reaktans yang lebih tepat digunakan segitiga potier. Segitiga potier ditentukan dari karakteristik tanpa beban dengan karakteristik faktor kerja nol sebuah mesin. Seperti terlihat pada gambar 1.5 yaitu grafik segitiga potier.

2.1.4 Pengaturan Tegangan

Terjadinya perbedaan antara tegangan terminal V dalam keadaan berbeban dengan tegangan E_0 pada saat tidak berbeban, dipengaruhi selain oleh faktor kerja juga oleh besarnya arus jangkar yang mengalir. Dengan memperhatikan perubahan tegangan V untuk faktor kerja berbeda - beda seperti pada gambar 1.6 , karakteristik tegangan terminal V terhadap arus jangkar I dapat digambarkan dibawah ini.

⁵⁾ Ibid, P.54



Gambar 1.6⁶⁾
 (a) Power factor lagging (b) Power factor 1 (c) Power factor leading

Pengaturan tegangan adalah perubahan tegangan terminal alternator antara keadaan beban nol dengan beban penuh. Hal ini dinyatakan sebagai berikut :

$$\text{Pengaturan tegangan} = \frac{E_0 - V}{V} \dots\dots\dots(ii)$$

Untuk mendapatkan output tegangan dari generator agar tetap stabil hal ini dapat diatur dengan diketahui lebih dulu harga tahanan jangkar R_a , karakteristik beban nol, dan karakteristik hubung singkat.

Sedangkan untuk menentukan pengaturan tegangan tersebut ada tiga cara yaitu :

⁶⁾ Ibid, P 57

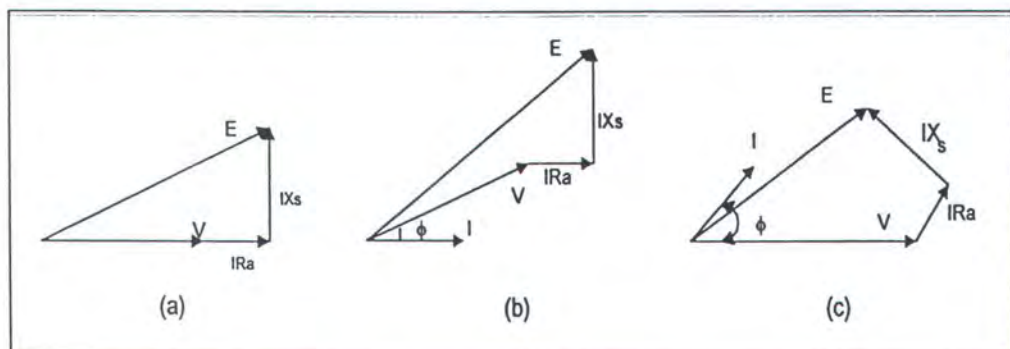
1. Impedansi sinkron atau metode gaya gerak listrik.

Pengaturan tegangan dengan menggunakan metode impedansi sinkron ada syarat - syarat yang harus dipenuhi yaitu :

- Menentukan harga impedansi sinkron dari karakteristik beban nol dan karakteristik hubung singkat.
- menentukan harga X_s atau reaktans sinkron seperti telah diuraikan sebelumnya.
- Menentukan harga tegangan dalam E_0 .
- Menentukan harga pengaturan tegangan.

2. Metode ampere lilitan atau metode gaya gerak magnet.

Pada cara ini reaktans bocor X_a diabaikan dan reaktansi jangkar diperhitungkan. Ampere lilitan yang diperlukan untuk membangkitkan tegangan V pada beban penuh adalah jumlah vektor adalah sebagai berikut



Gambar 1.7⁷⁾
(a) unity (b) lagging (c) leading

⁷⁾ Ibid, P.59

V adalah tegangan terminal yang jika dijumlahkan dengan tegangan jatuh $I_r a$ akan menghasilkan E_e . Pada pengujian hubung singkat arus medan disesuaikan sampai keadaan arus nominal dicapai, yang dalam hal ini adalah sebesar F_1 . Kemudian ditentukan harga F_2 untuk mendapatkan E_0 . Ditentukan pula harga prosentase pengaturan tegangan :

$$\frac{E_0 - V}{V} \times 100 \%$$

3. Metode faktor daya nol atau potier.

Metode ini didasarkan atas pemisahan dari reaktans bocor, rugi jangkar dan efek - efek reaksi jangkar. Metode ini memerlukan data - data percobaan :

- (i) Kurva beban nol.
- (ii) Kurva power faktor nol beban penuh.

2.2 Motor DC

Pada prinsipnya mesin listrik dapat berlaku sebagai motor maupun sebagai generator. Perbedaannya terletak pada konversi dayanya. Generator adalah suatu mesin listrik yang mengubah daya masuk mekanik menjadi daya keluar listrik, sedangkan sebaliknya motor mengubah daya masuk listrik menjadi daya keluar mekanik.

Motor dc terdiri dari kumparan medan pada stator dan kumparan jangkar pada stator. Kumparan terdiri dari beberapa belitan yang dihubungkan satu

dengan yang lainnya sehingga setiap kumparan menggelung kembali ke sisi kumparan berikutnya, maka hubungan ini disebut dengan belitan gelung. Sedangkan pada kumparan yang hubungan antara ujung kumparan yang satu dengan kumparan yang lainnya berbentuk gelombang maka jenis kumparan ini disebut belitan gelombang.

2.2.1 Prinsip Dasar

Jika sebuah arus dialirkan pada pada sebuah penghantar yang berada di dalam medan magnet , maka pada penghantar tersebut akan timbul gaya mekamis yang arah putarannya sesuai dengan prinsip tangan kiri fleming sehingga besarnya gaya pada konduktor tersebut adalah :

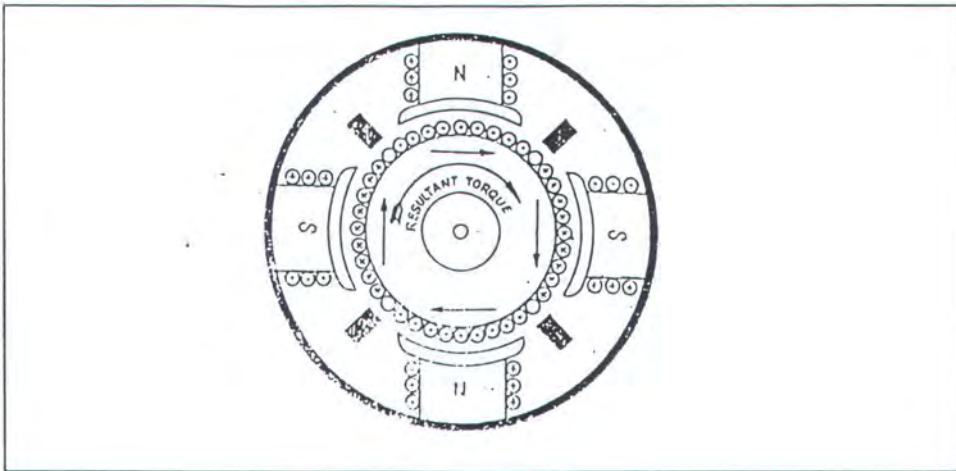
$$F = B I l \dots\dots\dots(iii)$$

Dimana : F = Gaya medan magnet (newton)

B = Kuat medan magnet (wb/m^2)

l = Panjang penghantar (meter)

Ketika motor dihubungkan dengan sumber tegangan dc, maka arus akan mengalir melalui sikat - sikat dan komutator ke dalam kumparan jangkar. Pada saat arus mengalir melalui komutator , arus dc tersebut dirubah menjadi arus ac sehingga rotor yang berada didalam kutub akan berputar sesuai dengan prinsip tangan kiri fleming.



Gambar 1.8⁸⁾
Motor dc 4 kutub

Pada gambar diatas merupakan motor dc empat kutub , ketika kumparan jangkar pada rotor dialiri arus dc, maka arah arus dalam kumparan jangkar keluar dibawah kutub N dan masuk dibawah kutub S demikian seterusnya untuk kutub - kutub berikutnya.

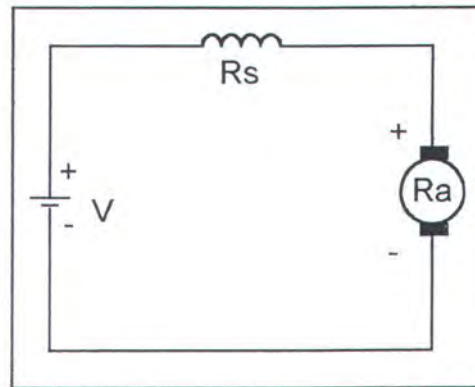
2.2.2 Jenis - jenis motor dc

Semua jenis motor dc selalu memerlukan eksitasi dari sumber luar oleh karena itu motor dc selalu dilengkapi dengan penguat atau eksitasi. Sehingga jenis - jenis motor dc didasarkan pada penguatan medannya. Jenis - jenis motor dc ada 3 (tiga) macam yaitu :

1. Motor dc seri

Adalah motor dengan kumparan medan dihubungkan seri dengan kumparan jangkar sehingga dalam penggambaran pada rangkaian ekivalen arus motor melalui kumparan stator menuju ke kumparan jangkar. Sperti pada gambar di bawah ini .

⁸⁾ Gupty, J.B , Katson Publishing House, 1980, P.113



Gambar 1.9⁹⁾
Rangkaian Ekuivalen Motor DC Seri

Besarnya emf lawan yang dibangkitkan sebesar :

$$E_b = V - I \cdot (R_a + R_s) \dots\dots\dots(iv)$$

Dimana : E_b = EMF lawan / back emf (Volt)

V = Sumber tegangan (Volt)

I = Arus yang mengalir (Amper)

R_a = Tahanan jangkar (Ω)

R_s = Tahanan seri (Ω)

Maka daya yang diperlukan sebesar :

$$\begin{aligned} P &= V I - I^2 (R_a + R_s) \\ &= I [V - I (R_a + R_s)] = E_b \cdot I \end{aligned}$$

2 Motor dc shunt

Adalah suatu motor yang mempunyai kumparan medan yang terhubung paralel dengan kumparan jangkar, sehingga arus yang

⁹⁾ Ibid, P. 116

diberikan oleh sumber arus di paralel ke kumparan medan dan kumparan jangkar. Seperti terlihat pada gambar berikut ini.

Besarnya arus line yang mengalir adalah :

$$I_L = I_a + I_{sh} \dots\dots\dots(v)$$

Dimana : $I_L =$ Arus line (ampere)

$I_a =$ Arus jangkar (ampere)

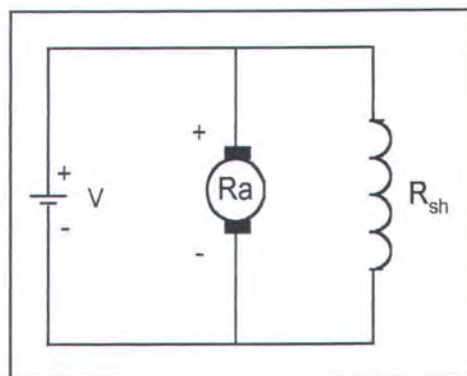
$I_{sh} =$ Arus medan shunt (ampere)

$$I_{sh} = \frac{V}{R_{sh}} \dots\dots\dots(vi)$$

EMF lawan , $E_b = V - I_a \cdot R_a$

Sehingga daya yang diperlukan sebesar :

$$\begin{aligned} P &= V \cdot I_L - I_a^2 \cdot R_a \\ &= V (I_L - I_{sh}) - I_a^2 \cdot R_a \\ &= V \cdot I_a - I_a^2 R_a = I_a (V - I_a \cdot R_a) \end{aligned}$$



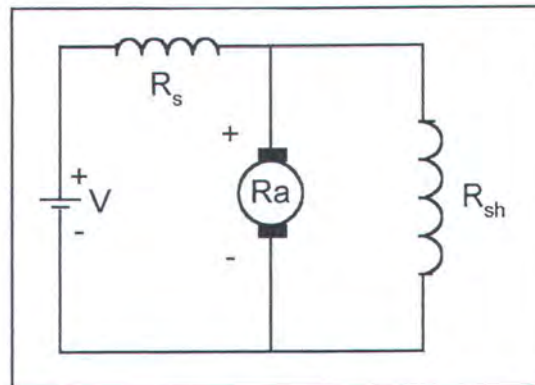
Gambar 1.10¹⁰⁾
Rangkaian Ekuivalen Motor dc shunt

¹⁰⁾ Ibid, P.117

3. Motor dc Compound

Adalah motor dc yang mempunyai dua buah kumparan medan yaitu penggabungan antara medan seri dengan medan shunt. Motor dc compound ada dua buah type yaitu : motor dc compound comulative dan motor dc compound differential.

Motor dc compound comulative adalah belitan kumparan seri searah dengan belitan kumparan shunt. Sehingga fluks medan seri memperkuat fluks medan shunt. Motor dc compound differential belitan kumparan seri berlawanan arah dengan belitan kumparan shunt. Sehingga fluks medan seri saling memperlemah terhadap fluks medan shunt.



Gambar 1.11¹¹⁾
Rangkaian Ekvivalen Motor DC Compound

2.2.3 Karakteristik Motor dc

Karakteristik motor dc dibagi dalam beberapa hubungan , yaitu :

¹¹⁾ Ibid, P. 118

1. Torsi dan arus jangkar , yaitu karakteristik yang menunjukkan hubungan antara torsi mekanik T dengan arus jangkar I_a atau biasa disebut dengan karakteristik listrik (T / I_a).
2. Kecepatan dan arus jangkar , yaitu karakteristik yang menggambarkan hubungan antara kecepatan N dengan arus jangkar I_a (N / I_a).
3. Kecepatan dan torsi , yaitu karakteristik yang menggambarkan hubungan antara kecepatan N dengan torsi mekanik T atau disebut karakteristik mekanik. Karakteristik ini diperoleh dari kedua kurva karakteristik diatas.

2.2.3.1 Karakteristik motor dc seri.

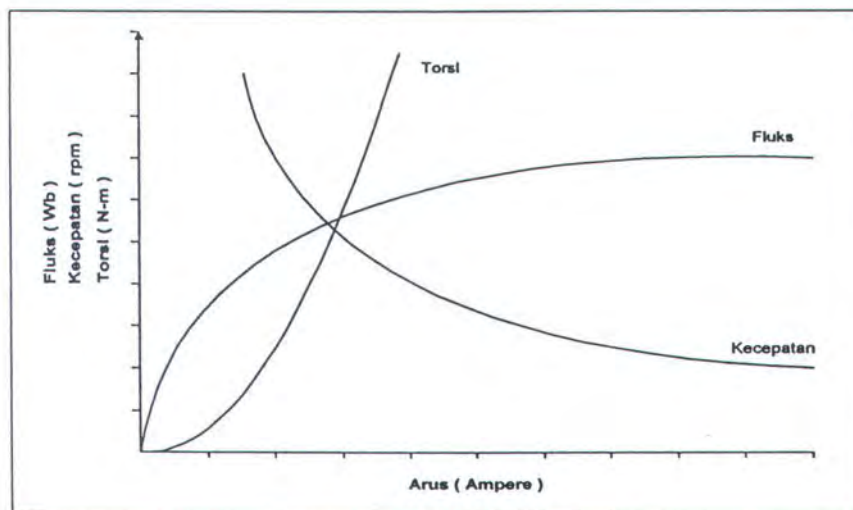
Karakteristik torsi dan arus iangkar (T / I_a)

Torsi mekanis motor dc dihasilkan oleh jumlah fluks per kutub Φ dan arus jangkar I_a . Pada titik saturasi fluks sebanding dengan arus Medan I_f , sebab arus medan sama dengan arus jangkar ($I_f = I_a$). Sehingga pada beban ringan torsi sebanding dengan arus jangkar ($T \propto I_a^2$). Setelah titik saturasi fluks tergantung oleh arus eksitasi sehingga torsi T sebanding dengan arus jangkar ($T \propto I_a$). Dari kurva torsi - arus jangkar terlihat bahwa medan motor tidak saturasi sehingga torsi sebanding dengan kuadrat arus jangkar, maka torsinya sangat tinggi.

Karakteristik kecepatan dan arus jangkar (N / I_a)

Kecepatan motor dc merupakan hasil perkalian antara tegangan dan berbanding terbalik dengan jumlah fluks per kutub. Jika perkalian tegangan konstan, maka kecepatan motor dc berbanding terbalik dengan fluks. Sehingga kurva fluks dan arus pada karakteristik kecepatan dan arus medan ini berbentuk hiperbola.

Pada keadaan tanpa beban start motor dc sangat tinggi yang akan menghasilkan gaya sentrifugal besar yang dapat merusak motor. Pada gambar berikut ini terlihat karakteristik kecepatan dan arus jangkar.



Gambar 1.12¹²⁾
Karakteristik Motor DC Seri

¹²⁾ Ibid, P.130

Karakteristik Kecepatan dan torsi (N / T)

Pada karakteristik ini terlihat bahwa kenaikan torsi akan menyebabkan penurunan kecepatan, sehingga motor dc seri sesuai untuk beban yang terhubung langsung seperti fan.

2.2.3.2 Karakteristik Motor dc shunt

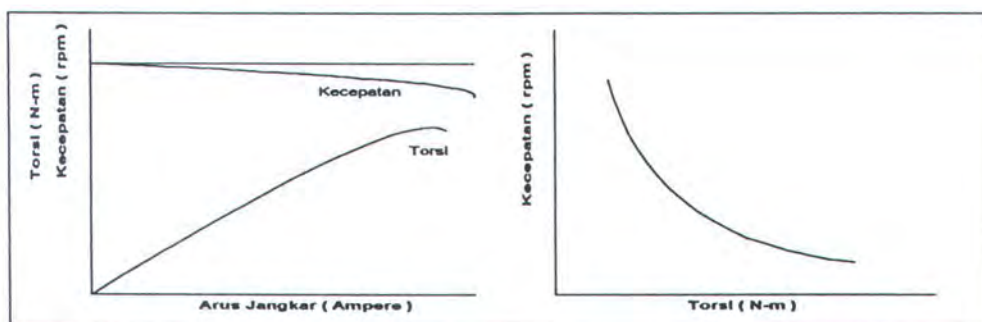
Karakteristik Torsi dan Arus Jangkar (T / I_a)

Torsi motor dc shunt sebanding dengan fluks dan arus jangkar. Pada motor dc shunt fluks diusahakan konstan sehingga kenaikan torsi dengan kenaikan arus menjadi linier.

Karakteristik Kecepatan dan arus jangkar (N / I_a)

Dengan supli tegangan konstan , maka arus medan menjadi konstan oleh sebab itu fluks mempunyai harga maksimum pada saat motor tidak berbeban tetapi reaksi jangkar perlahan akan turun.

Kecepatan N berbanding lurus dengan emf balik E_b dan berbanding terbalik dengan fluks Φ . Ketika fluks konstan dan dengan kenaikan arus beban , maka kecepatan mulai naik



Gambar 1.13¹³⁾
Karakteristik Motor DC Shunt

¹³⁾ Ibid, P.132

didalam drop tegangan didalam jangkar. Pada saar beban penuh drop tegangan yang timbul pada jangkar relatif kecil jika dibandingkan dengan suplai tegangan , sehingga kecepatan motor shunt relatif konstan.

Karakteristik Torsi Kecepatan dan Torsi (N / T)

Karakteristik ini diperoleh dari kedua karakteristik diatas, yaitu karakteristik torsi dan arus jangkar dan karakteristik kecepatan dan arus jangkar. Seperti terlihat pada kurva diatas.

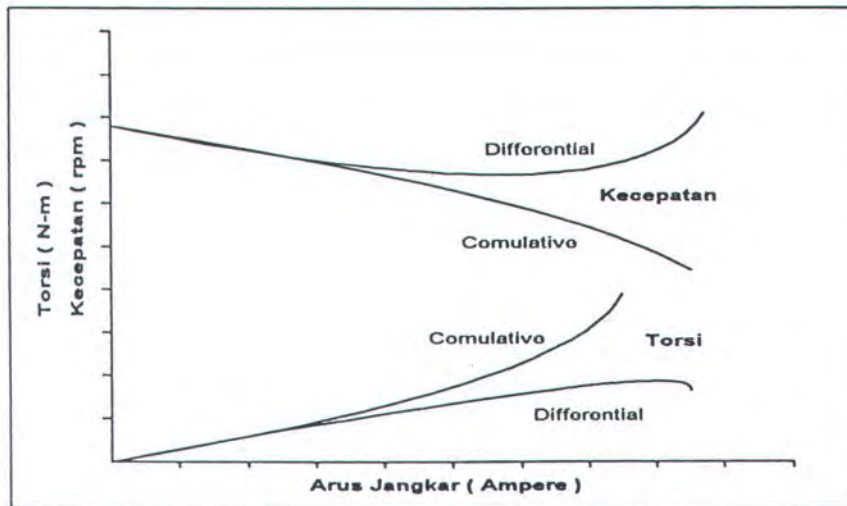
2.2.3.3 Karakteristik Motor dc Compound

Karakteristik motor dc compound comulative

Karakteristik ini merupakan penggabungan dari karakteristik motor dc shunt dan motor dc seri. Pada saat beban mulai ditambah fluks pada medan seri naik dan menyebabkan torsi lebih besar dari pada belitan medan shunt itu sendiri. Karena motor dc ini mempunyai torsi yang besar, maka motor jenis ini sesuai untuk beban - beban berat.

Karakteristik motor dc compound differential

Dengan kenaikan beban akan menyebabkan fluks turun tetapi kecepatan mendekati konstan Penurunan fluks dengan meningkatnya beban menyebabkan torsi menjadi lebih kecil dari pada torsi pada motor dc shunt. Karakteristik ini hampir sama dengan karakteristik motor dc shunt. Berikut ini kurva karakteristik motor dc compound.



Gambar 1.14¹⁴⁾
Karakteristik Motor DC Compound

2.2.4 Pengaturan Kecepatan Motor DC Shunt

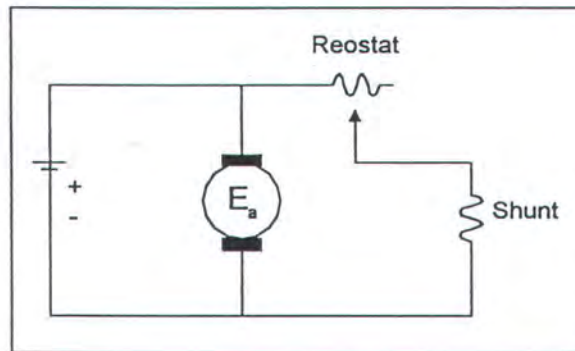
1. Metode Pengaturan Medan Shunt

Metode ini dilakukan dengan cara memberikan tahanan variabel yang dihubungkan seri dengan medan shunt, sehingga dapat diatur arus medan I_f dan fluks Φ . Cara ini sangat sederhana dan murah, selain itu rugi panas yang ditimbulkan kecil pengaruhnya. Karena besarnya fluks yang bisa dicapai oleh kumparan medan terbatas, maka kecepatan yang dapat diatur juga terbatas.

Kecepatan terendah didapat dengan membuat tahanan variabel sama dengan nol, sedangkan kecepatan tertinggi dibatasi oleh perencanaan mesin dimana gaya sentrifugal

¹⁴⁾ Ibid, P132

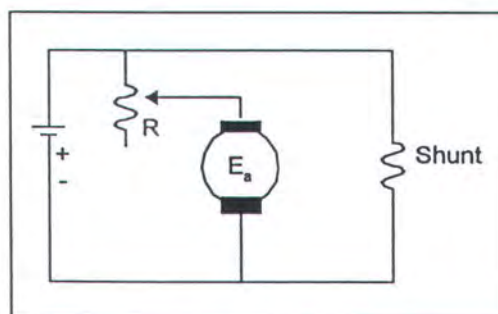
maksimum tidak sampai merusak rotor. Kopel maksimum didapat pada kecepatan terendah.



Gambar 1.15¹⁵⁾
Pengaturan Kecepatan Medan Shunt

2. Dengan Mengatur Tahanan Jangkar R_a

Dengan menyisipkan tahanan variabel secara seri terhadap tahanan jangkar, sehingga dengan demikian tahanan jangkar dapat diatur, berarti pula kecepatan motor dapat diatur. Cara ini jarang dipakai, karena penambahan tahanan seri terhadap tahanan jangkar menimbulkan rugi panas yang cukup besar.



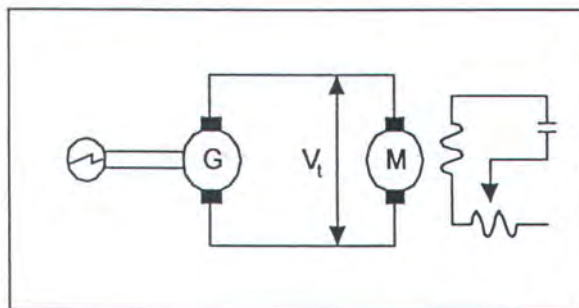
Gambar 1.16¹⁶⁾
Pengaturan Kecepatan Tahanan Jangkar R_a

¹⁵⁾ Ibid, P.150

¹⁶⁾ Ibid, P.154

3. Pengaturan Kecepatan Dengan Mengatur Tegangan V_t

Metode ini dikenal sebagai sistim ward leonard. Motor yang dipakai adalah motor berpenguatan bebas. Penggerak mula (biasanya motor induksi) digunakan untuk menggerakkan generator pada suatu kecepatan konstan. Perubahan tahanan medan akan mengubah tegangan V_t yang diberikan pada motor. Perubahan ini mempunyai batas yang cukup lebar. Metode ini akan menghasilkan suatu pengaturan kecepatan yang sangat halus dan banyak dipakai untuk lift, mesin bubut. Sedangkan kerugian sistim ini adalah biaya yang sangat tinggi



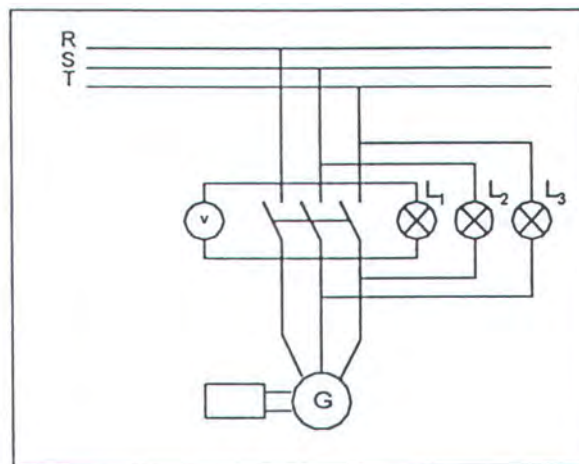
Gambar 1.17¹⁷⁾
Pengaturan Kecepatan Dengan Tegangan V_t

2.3 Kerja Paralel Generator

Untuk menjaga kontinuitas pelayanan beban listrik dengan menggunakan sumber dari generator dapat dilakukan dengan memparalel dua generator atau lebih untuk digunakan secara bersama - sama. Syarat yang harus dipenuhi untuk kerja paralel generator adalah :

¹⁷⁾ Op.cit, P.91

1. Tegangan Kedua generator harus sama
2. Frekuensi kedua generator harus sama
3. Fasa kedua generator harus sama
4. Urutan fasa kedua generator harus sama



Gambar 1.18¹⁸⁾
Kerja Paralel Generator dan Jala - Jala

Metode konvensional yang banyak digunakan yaitu dengan menggunakan lampu sinkronoskop hubungan terang. Benar tidaknya hubungan paralel tadi dapat dilihat dari lampu tersebut.

Seperti gambar diatas untuk memparalel generator dengan jala - jala, mula - mula generator diputar oleh penggerak mula mendekati putaran sinkron, lalu penguatan I_f diatur hingga tegangan terminal generator sama dengan tegangan jala- jala. Jika urutan fase sudah sama lampu L_1 , L_2 , L_3 akan hidup mati dengan frekuensi $f_1 - f_g$ cycle. Sehingga apabila semua lampu sudah

¹⁸⁾ Zuhail, Dasar Tenaga Listrik, ITB, 1986, P.61

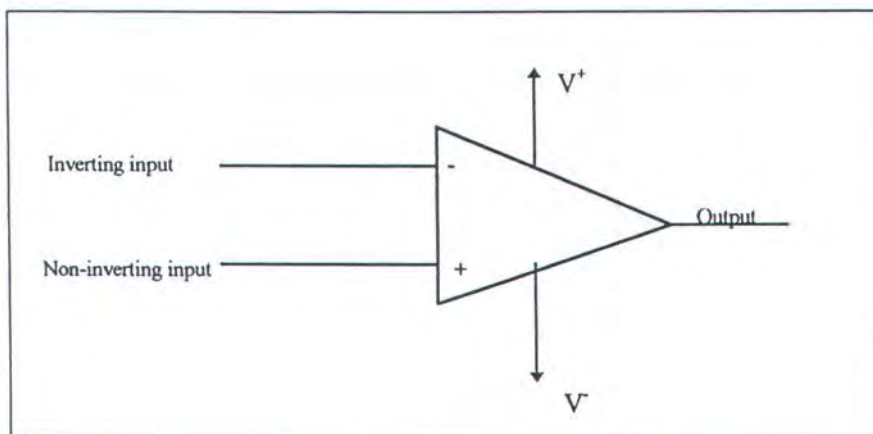
tidak berkedip berarti $f_1 = f_g$ atau frekuensi tegangan generator dan jala - jala sudah sama.

Untuk mengetahui bahwa kedua fase sudah sama maka lampu L_1 akan mati dan L_2, L_3 nyala terang. Frekuensi tegangan generator diatur oleh penggerak mula sedang besar tegangan diatur oleh penguatan medan.

2.4 Operational Amplifier

Operational Amplifier merupakan rangkaian terpadu linier yang mempunyai penguat diferensial berimpedansi input tinggi, penguat tegangan dengan gain yang tinggi, penguat output dengan impedansi yang rendah.

Operational Amplifier mempunyai lima terminal dasar : dua untuk suplai daya, dua untuk isyarat masukan, dan satu untuk keluaran, seperti ditunjukkan pada gambar berikut ini.



Gambar 1.19¹⁹⁾
Notasi Operational amplifier

¹⁹⁾ Herman Wododo, Penguat Operasional dan Rangkaian Terpadu Linier Erlangga, 1992, P.13

Terminal suplai daya Op-Amp

Terminal suplai daya op-amp ditandai dengan $+V$ dan $-V$ untuk menunjukkan suplai daya yang harus dihubungkan. Besarnya suplai daya bervariasi : $\pm 6\text{ V}$, $\pm 9\text{ V}$, $\pm 12\text{ V}$, $\pm 15\text{ V}$, sedangkan suplai tegangan maksimum bisa mencapai $\pm 18\text{ V}$. Op-amp pada pemakaian khusus dapat digunakan suplai tegangan tidak simetris seperti $+12\text{ V}$ dan -6 V . Arus yang kembali dari op-amp ke suplai harus kembali melalui elemen - elemen rangkaian luar seperti tahanan beban.

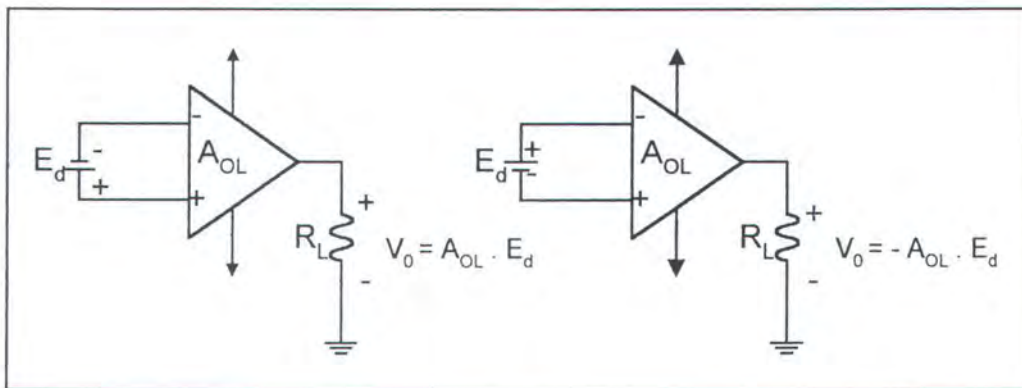
Terminal output Op-Amp

Terminal keluaran op - amp harus dihubungkan dengan tahanan beban R_L dan ujung dari R_L yang lain dihubungkan dengan ground. Jadi tegangan output diukur terhadap ground. Batas arus yang dapat dialirkan dari terminal output kurang dari 10 mA . Batas atas tegangan output disebut : $+V$ saturation ($+V_{\text{sat}}$), sedangkan batas bawah tegangan output disebut : $-V$ saturation ($-V_{\text{sat}}$). Jadi $\pm V_{\text{sat}}$: 1 sampai dengan 2 volt dibawah tegangan suplai atau 10% dibawah tegangan suplai. Misal $\pm 15\text{ volt}$ menjadi $\pm V_{\text{sat}} = \pm 14\text{ volt}$, $\pm 13\text{ volt}$, $\pm 13,5\text{ volt}$.

Terminal input Op-Amp

Terminal input diberi tanda $+$ dan $-$ yang disebut dengan terminal input diferensial karena tegangan output V_0 tergantung pada perbedaan tegangan antara kedua terminal itu, E_d dan gain amplifiernya, A_{OL} . Terminal output V_0 menjadi positif bila input ($+$) nya lebih positif terhadap input ($-$) nya. Dan

V_0 menjadi negatif bila input (+) nya lebih negatif terhadap input (-) nya. Polaritas V_0 hanya tergantung pada perbedaan tegangan antara input inverting dan input non-inverting, perbedaan tegangan ini dapat dicari dengan : $E_d =$ tegangan input (+) - tegangan input (-).



Gambar 1.20²⁰⁾

Polaritas V_0 tergantung polaritas tegangan input Diferensial E_d

Jika perbedaan tegangan input E_d cukup kecil, maka tegangan output V_0 akan ditentukan oleh E_d dan gain open loop A_{OL} . Gain open loop adalah gain tegangan untai terbuka yaitu membiarkan feedback output ke input dibiarkan terbuka. Sehingga

$$V_0 = E_d \times A_{OL} \dots \dots \dots (vii)$$

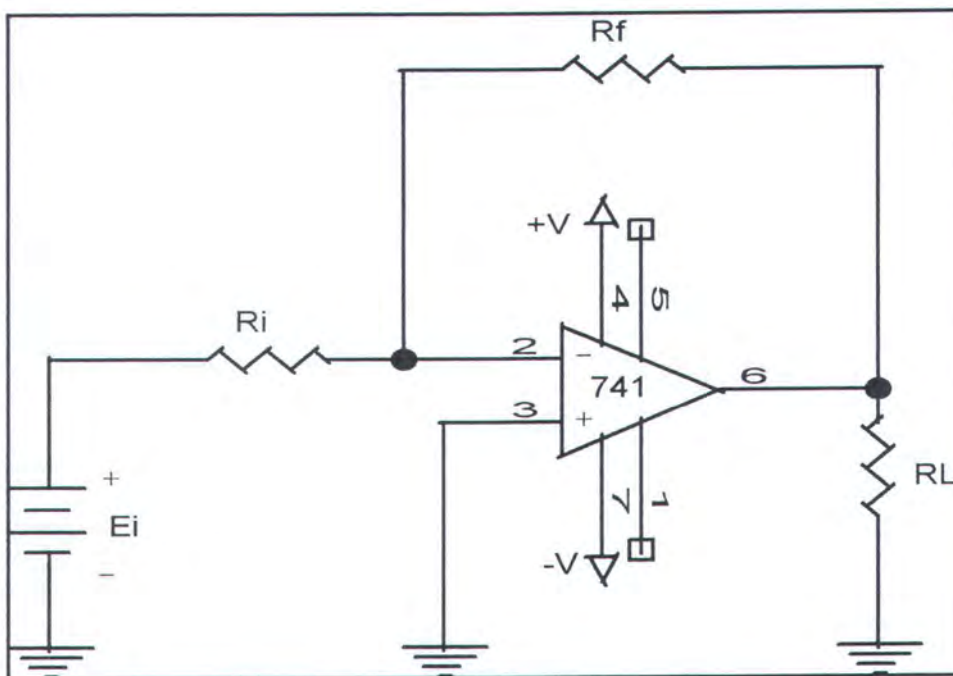
2.4.1 Inverting Amplifier

Rangkaian ini merupakan sebuah amplifier yang gain close loop-nya dari E_i ke V_0 ditentukan oleh R_f dan R_i , yang dapat memperkuat inputnya. Untuk memahami cara kerja rangkaian ini perlu dibuat dua permisalan penyederhanaan realistis yaitu : tegangan $E_d = 0$, dan arus

²⁰⁾ Ibid, P.15

yang dialirkan oleh terminal input (+) atau (-) diabaikan. Tegangan positif E_i dihubungkan dengan tahanan R_i ke input (-) op-amp. Feedback negatif berupa tahanan R_f . Arus I yang mengalir melalui R_i adalah :

$$I = \frac{E_i}{R_i} \dots\dots\dots (viii)$$



Gambar 1.21²¹⁾
Inverting Amplifier

Sedangkan impedansi input Z_{in} dari inverting amplifier adalah :

$$Z_{in} = \frac{E_i}{I} \dots\dots\dots (ix)$$

Seluruh arus input I mengalir melalui R_f , karena jumlah yang dialirkan oleh terminal input (-) nya dapat diabaikan. Sedangkan arus yang

²¹⁾ Ibid, P.33

melalui R_f ditentukan oleh R_i dan E_i . Penurunan tegangan yang melalui R_f adalah :

$$V_{Rf} = I \times R_f = \frac{E_i}{R_i} R_f \dots\dots\dots(x)$$

Pada gambar diatas terlihat , satu ujung R_f dan satu ujung R_L telah dihubungkan. Tegangan dari hubungan ini ke ground adalah V_0 . Ujung R_f dan R_i , yang lain berada pada potensial ground. Oleh sebab itu V_0 menyamai V_{Rf} . Untuk memperoleh polaritas V_0 perlu diketahui bahwa polaritas input E_i yang masuk ke terminal input (-) nya, V_0 lebih negatif dari E_i , maka tegangan output

$$V_0 = - E_i \frac{R_f}{R_i} \dots\dots\dots(xi)$$

Dengan memasukkan definisi bahwa gain close loop dari penguat tersebut sebagai A_{CL} , maka persamaan dapat ditulis sebagai berikut :

$$A_{CL} = \frac{V_0}{E_i} = - \frac{R_f}{R_i} \dots\dots\dots(xii)$$

Tanda minus pada persamaan diatas menunjukkan bahwa polaritas output V_0 terbalik terhadap E_i , maka rangkaian diatas disebut sebagai inverting amplifier. Untuk input negatif semua persamaan sama dengan input positif sedang yang membedakan adalah arah arus dan polaritas tegangan.

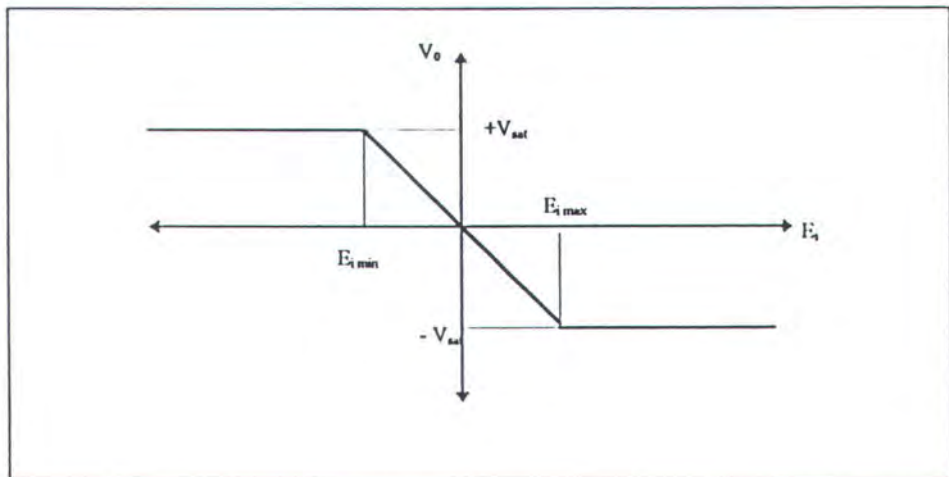
Impedansi output dari inverting amplifier merupakan perbandingan antara gain penguat tertutup dengan gain penguat terbuka yang dikalikan dengan impedansi output opamp.

$$Z_o = \frac{A_{cl}}{A_{ol}} \times Z_{oi} \dots\dots\dots(xiii)$$

Arus beban I_L yang mengalir melalui R_L hanya ditentukan oleh R_L dan V_o saja. Sehingga arus outputnya adalah :

$$I_o = I + I_L \dots\dots\dots(xiv)$$

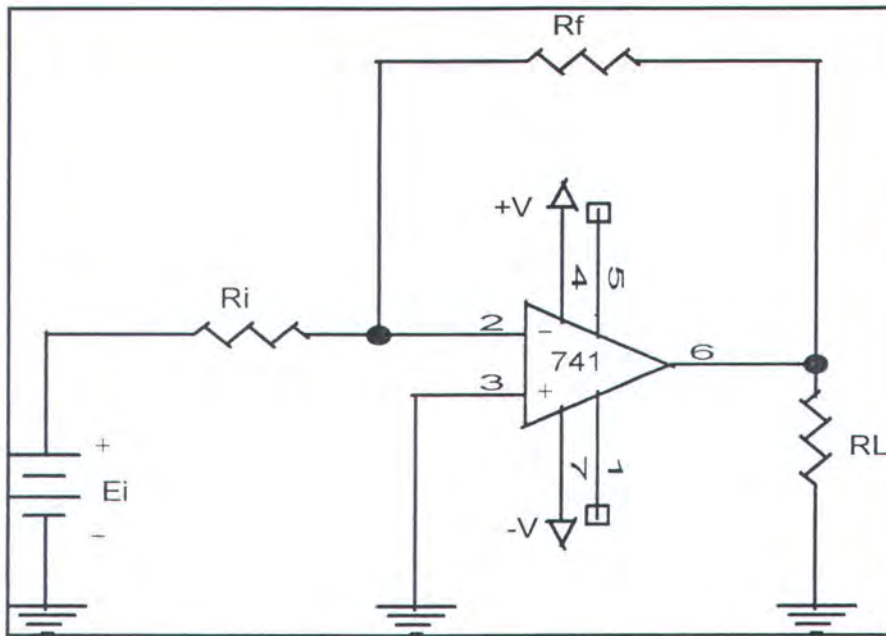
Harga maksimum dari I_o ditentukan oleh op-amp, besarnya antara 5 dan 10 mA. Karakteristiknya dapat digambarkan sebagai berikut :



Gambar 1.22
Karakteristik Inverting Amplifier

2.4.2 Non Inverting Amplifier

Dengan memberikan sumber tegangan E_i pada input (+) op-amp sehingga polaritas tegangan output V_o sama dengan tegangan input E_i . Karena tegangan antara input (+) dan input (-) dari op-amp adalah 0 V , dan berada pada potensial E_i yang sama , seperti terlihat pada gambar berikut ini.



Gambar 1.23²²⁾
Non Inverting Amplifier

Besarnya arus yang mengalir melalui tahanan R_1 :

$$I = \frac{E_i}{R_1} \dots\dots\dots (xv)$$

Arah arus I tergantung pada polaritas E_i . Karena arus yang masuk ke terminal negatif (-) diabaikan, maka I yang mengalir melalui R_f dan drop tegangan pada R_f dinyatakan sebagai berikut :

$$V_{R_f} = I \times R_f = \frac{R_f}{R_1} \times E_i \dots\dots\dots (xvi)$$

Impedansi input dinyatakan dengan :

$$Z_{in} = \frac{E_i}{I}$$

Tegangan outputnya diperoleh dengan menambahkan drop tegangan pada R_1 :

²²⁾ Ibid, P.47

$$V_o = E_i + \frac{R_f}{R_1} E_i$$

$$= \left(1 + \frac{R_f}{R_1}\right) E_i \dots\dots\dots (xvii)$$

Gain close loop non inverting amplifier A_{CL} adalah :

$$A_{CL} = \frac{V_o}{E_i}$$

$$= 1 + \frac{R_f}{R_1} \dots\dots\dots(xviii)$$

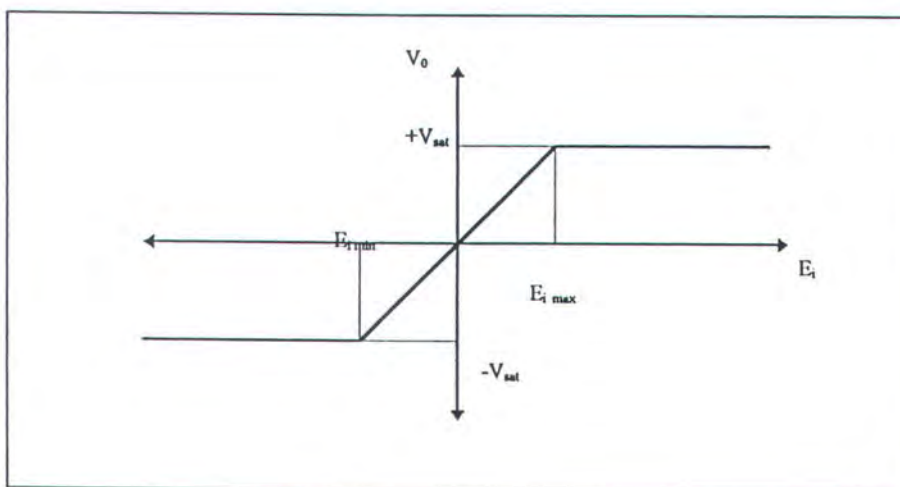
Arus beban I_o diperoleh dari V_o/R_L , maka besarnya arus output adalah

$$I_o = I + I_L \dots\dots\dots(xix)$$

Impedansi output dari non inverting a,plifier adalah :

$$Z_o = \frac{A_{CL}}{A_{OL}} \times Z_{oi} \dots\dots\dots(xx)$$

Karakteristik input / output sebagai berikut :

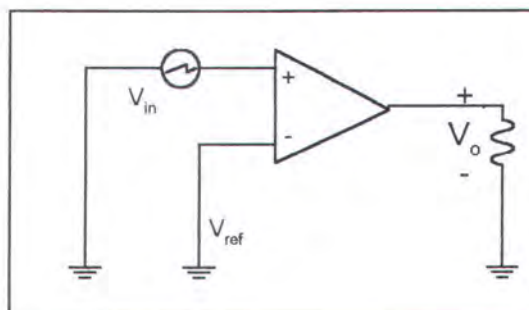


Gambar 1.24
Karakteristik Non Inverting Amplifier

Dari karakteristik diatas dapat dilihat bahwa untuk penguat non inverting polaritas output sama dengan polaritas input. Pada saat mencapai harga input maksimum, maka tegangan output mencapai saturasi.

2.4.3 Komparator

Komparator bekerja dengan cara membandingkan sinyal input dengan tegangan referensi. Sinyal input diterapkan pada salah satu masukan dari opamp sedangkan tegangan referensi diterapkan pada masukan lain.



Gambar 1.25
Non inverting komparator

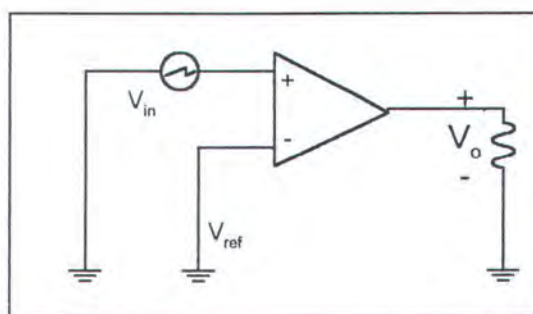
Jika sinyal masukan (V_{in}) lebih besar dari tegangan referensi, maka tegangan output (V_{out}) menjadi positif saturasi ($+V_{sat}$). Sedangkan jika sinyal masukan lebih kecil dari tegangan referensi, tegangan output menjadi negatif saturasi ($-V_{sat}$).

Komparator diatas mempunyai kelemahan yaitu jika sinyal input sedikit lebih sedikit lebih besar atau lebih kecil dari tegangan referensi maka akan berakibat tegangan output berosilasi antara $+V_{sat}$ dan $-V_{sat}$. Hal ini sangat riskan untuk sinyal input yang mengandung noise. Untuk

Dari karakteristik diatas dapat dilihat bahwa untuk penguat non inverting polaritas output sama dengan polaritas input. Pada saat mencapai harga input maksimum, maka tegangan output mencapai saturasi.

2.4.3 Komparator

Komparator bekerja dengan cara membandingkan sinyal input dengan tegangan referensi. Sinyal input diterapkan pada salah satu masukan dari opamp sedangkan tegangan referensi diterapkan pada masukan lain.



Gambar 1.25
Non inverting komparator

Jika sinyal masukan (V_{in}) lebih besar dari tegangan referensi, maka tegangan output (V_{out}) menjadi positif saturasi ($+V_{sat}$). Sedangkan jika sinyal masukan lebih kecil dari tegangan referensi, tegangan output menjadi negatif saturasi ($-V_{sat}$).

Komparator diatas mempunyai kelemahan yaitu jika sinyal input sedikit lebih sedikit lebih besar atau lebih kecil dari tegangan referensi maka akan berakibat tegangan output berosilasi antara $+V_{sat}$ dan $-V_{sat}$. Hal ini sangat riskan untuk sinyal input yang mengandung noise. Untuk

BAB III

TEORI LOGIKA FUZZY

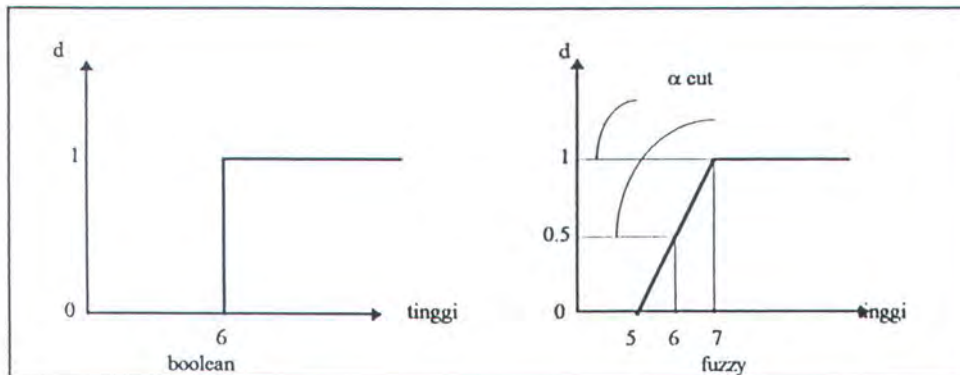
BAB III

TEORI LOGIKA FUZZY

3.1 Pendahuluan

Teori fuzzy pertama kali dikemukakan oleh seorang peneliti dari California University di Berkeley pada tahun 1965. Teori ini merupakan generalisasi dari logika multi nilai dan logika konvensional atau logika boolean dalam kasus - kasus tertentu. Didalam perkembangannya teori ini banyak digunakan untuk aplikasi praktis seperti kontrol pada otomatisasi alat elektronik.

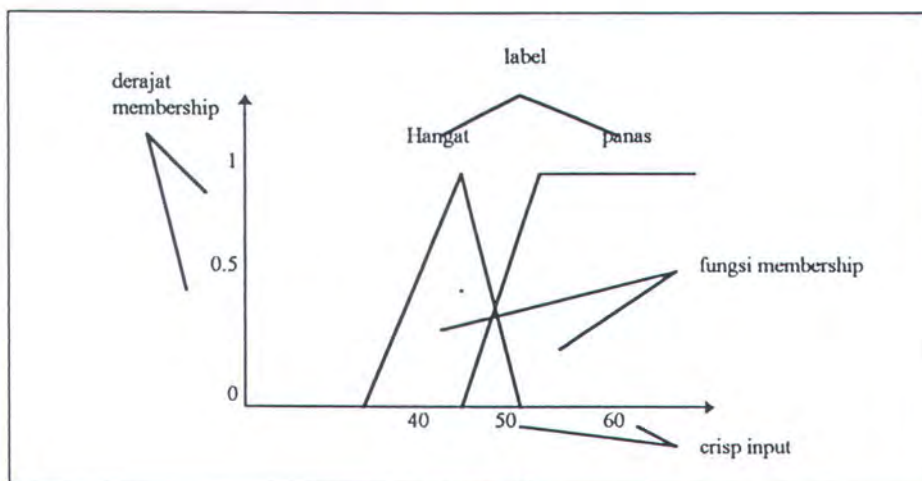
Pada aplikasi kontrol otomatis fungsi utama dari fuzzy adalah dengan mendefinisikan term dan rule sebagai pengganti fungsi matematis yang kompleks dan non linier. Dengan kata lain logika fuzzy merupakan pendekatan dari penalaran manusia. Yang membedakan antara logika fuzzy dengan logika konvensional terletak pada proses pengendalian proses berlangsung. Dengan menggunakan logika fuzzy pengenalan terhadap input tidak hanya sebatas rendah atau tinggi, dingin atau panas , benar atau salah tetapi lebih dari itu bisa memberikan derajat keanggotaan dari beberapa himpunan serta range yang terus menerus. Pada teori probabilitas , suatu elemen secara pasti hanya mempunyai dua kemungkinan untuk terjadi yaitu “ Ya atau Tidak “. Tetapi dalam teori fuzzy elemen ini dapat mempunyai nilai keanggotaan (*degree of membership*) yang terletak antara 0 dan 1, seperti terlihat pada gambar 3.1 berikut ini.



Gambar 3.1²³⁾
Fungsi membership boolean dan fuzzy

3.2 Fungsi Membership

Untuk menyatakan hubungan sebuah input dengan sebuah himpunan fuzzy diperlukan fungsi membership yang didefinisikan sendiri oleh pemakai. Didalam sebuah semesta pembicaraan dapat didefinisikan lebih dari satu fungsi keanggotaan, dengan antara fungsi membership satu dengan yang lain dapat terjadi saling tumpang tindih (*overlapping*).



Gambar 3.2²⁴⁾
Istilah dalam fungsi membership

²³⁾ ----, FUZZY MICROCONTROLLER DEVELOPMENT SYSTEM, American Neuralogic, Inc, 1992, P.5.1

²⁴⁾ ----, Ibid, P.5.8

Untuk memberikan membership suatu input ke dalam himpunan fuzzy ada dua cara yaitu :

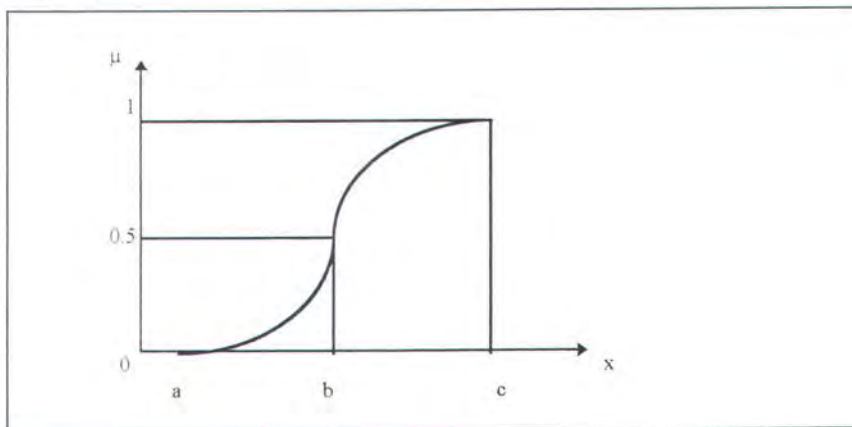
(1). Numerik

Membership yang didefinisikan secara numerik dalam himpunan fuzzy tergantung pada jumlah anggota dalam himpunan atau sebanyak level diskrit di dalam semesta pembicaraan.

(2). Fungsi

Tingkat keanggotaan yang didefinisikan didalam semesta pembicaraan dihitung secara fungsional, sehingga semua input yang berada dalam semesta pembicaraan akan dapat dicari atau dihitung keanggotaannya dengan fungsi yang telah ditentukan. Macam - macam fungsi standar yang sering digunakan adalah :

⇒ Fungsi S



Gambar 3.3²⁵⁾
Fungsi S

Fungsi S didefinisikan dengan :

$$S(x; a, b, c) = 0 \quad x \leq a$$

²⁵⁾ Jun Yan et.al., USING FUZZY LOGIC (Prentice Hall Int, 1994), P.18

$$= 2\left(\frac{x-a}{c-a}\right)^2 \quad a \leq x \leq b$$

$$= 1 - 2\left(\frac{x-c}{c-a}\right)^2 \quad b \leq x \leq c$$

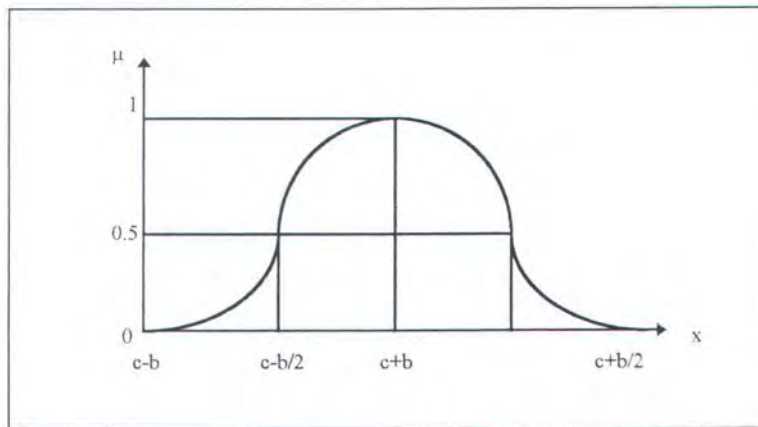
$$= 1 \quad x \geq c$$

⇒ Fungsi Π

Fungsi ini didefinisikan dengan :

$$\Pi(x; b, c) = S(x; c-b, c-b/2, c) \quad x \leq c$$

$$= 1 - S(x; c, c+b/2, c+b) \quad x \geq c$$



Gambar 3.4²⁶⁾
Fungsi Π

⇒ Fungsi T

Fungsi ini didefinisikan sebagai :

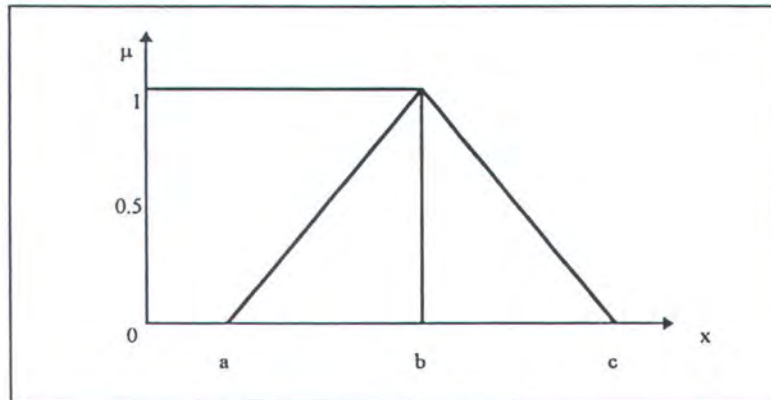
$$T(x; a, b, c) = 0 \quad x \leq a$$

$$= \frac{x-a}{b-a} \quad a \leq x \leq b$$

$$= \frac{c-x}{c-b} \quad b \leq x \leq c$$

$$= 0 \quad x \geq c$$

²⁶⁾ Jun Yan et.al, Ibid, P.19

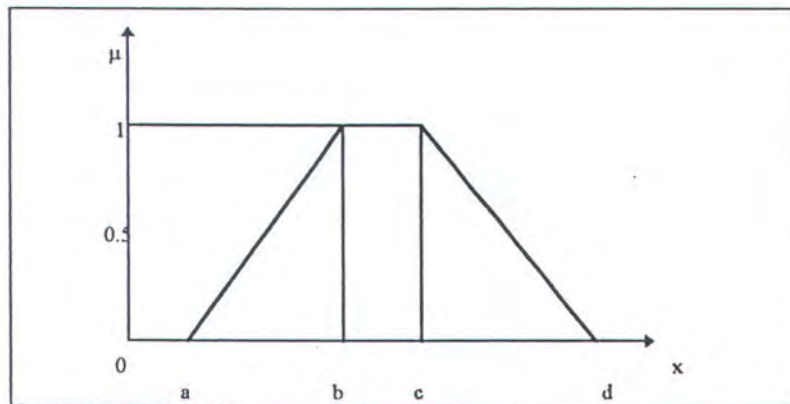


Gambar 3.5²⁷⁾
Fungsi T

⇨ Fungsi Trapezium

Fungsi ini didefinisikan sebagai :

$$\begin{aligned}
 T_P(x; a, b, c, d) &= 0 && x \leq a \text{ dan } x \geq d \\
 &= (x - a) / (b - a) && a \leq x \leq b \\
 &= 1 && b \leq x \leq c \\
 &= (d - x) / (d - c) && c \leq x \leq d
 \end{aligned}$$

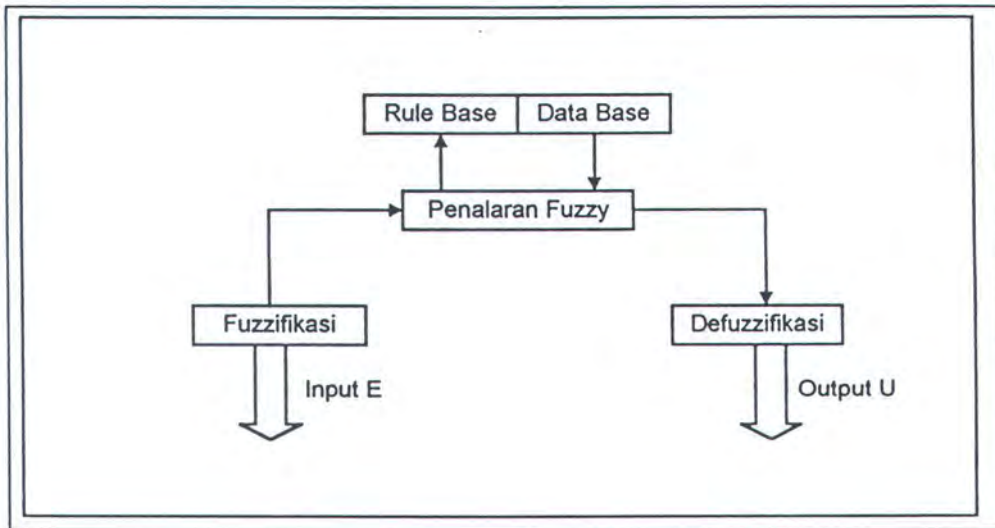


Gambar 3.6²⁸⁾
Fungsi Trapezium

²⁷⁾ Jun Yan et all, Ibid, P.19

²⁸⁾ Ibid, P.20

3.3 Struktur Dasar Pengaturan Logika fuzzy



Gambar 3.7²⁹⁾
Struktur Dasar Logika Fuzzy

Dalam pemecahan permasalahan dengan menggunakan logika fuzzy ada tiga tahapan yang harus dilakukan, yaitu : proses fuzzyfikasi (*fuzzyfication*), proses pengambilan keputusan (*rule evaluation*), serta proses defuzzyfikasi (*defuzzyfication*).

3.3.1 Fuzzifikasi (*Fuzzification*)

Tahap awal yang dilakukan dalam proses logika fuzzy adalah dengan melakukan pemetaan (*mapping*) crisp input ke dalam himpunan fuzzy, proses ini disebut dengan fuzzifikasi. Data crisp yang sudah dipetakan diubah menjadi variabel label dari fungsi membership yang sesuai dengan nilai fuzzy input. Definisi fuzzifikasi :

$$x = \text{fuzzifier}(x_0)$$

²⁹⁾ Yan Jun et all, Ibid, P. 47

dimana : X_0 = crisp input

x = himpunan fuzzy

fuzzifier : fuzzyfikasi yang memetakan

3.3.2 Pengambilan Keputusan (*Rule Evaluation*)

Proses ini dimaksudkan untuk mencari nilai aksi (action) sebagai tanggapan atas setiap input atau kombinasi input yang diberikan dengan memberi bobot pada setiap aturan yang diberikan. Didalam proses ini terdapat dua komponen yaitu : himpunan aturan (rule set) dan metode evaluasi aturan.

Himpunan aturan (rule set) adalah semua aturan yang diperlukan untuk menentukan tanggapan terhadap input atau kombinasi yang diberikan. Aturan ini bersifat linguistik dan mempunyai bentuk “ jika ... maka...” (if... then ...)

Metode evaluasi aturan adalah metode yang digunakan dalam mengevaluasi aturan yang sering dipakai seperti mini rule (mamdani), product rule (larsen), max - min rule (zadeh), arithmetic rule (zadeh) dan boolean.

3.3.3 Defuzzifikasi (*Defuzzification*)

Tahapan selanjutnya yang harus dilakukan untuk pengaturan logika fuzzy adalah mengubah variabel fuzzy yang terbentuk dari pengambilan keputusan menjadi variabel crisp. Defuzzifikasi dapat didefinisikan sebagai berikut :

$$y_o = \text{defuzzifier}(y)$$

dimana : y = nilai output fuzzy

y_o = nilai non fuzzy

defuzzifier = proses defuzzifikasi

Metode yang digunakan pada unit difuzzifikasi ini ada dua yaitu :

⇒ Rata - rata output maksimum (*Mean of Maximum / MOM*)

Metode ini menghasilkan nilai output rata - rata dari harga output maksimum fungsi membership.

⇒ Pusat area (*Centre of Area*)

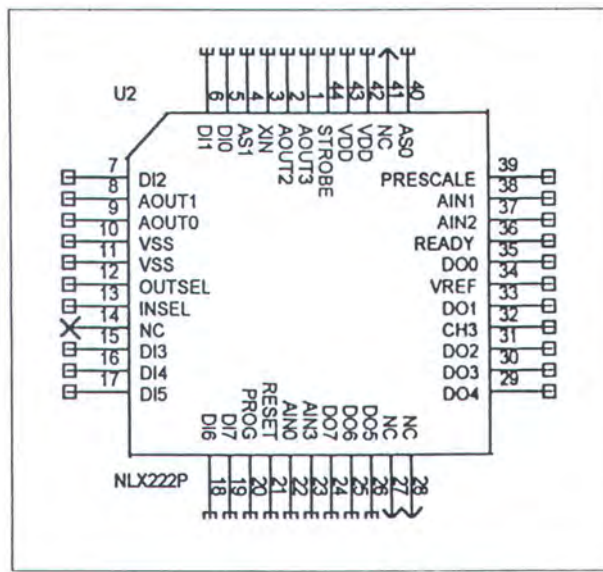
Metode ini menghasilkan nilai output yang merupakan gravity distribusi / pentebaran nilai output fungsi membership.

3.4 Chip Fuzzy NLX 222 P

IC FLC 222 P adalah suatu chip yang berfungsi memproses input dengan menggunakan metode logika fuzzy untuk menghasilkan output yang diinginkan. IC NLX 222 P merupakan controller yang berdiri sendiri (stand alone controller). Bentuknya PLCC dengan pin sejumlah 44 buah dan mempunyai spesifikasi sebagai berikut :

1. Memiliki empat buah input analog, empat buah input digital serta empat buah output analog dan empat buah output digital.
2. Memiliki enam buah type fungsi membership dan memori sebesar 256 byte.

3. Dapat mengelolah sebanyak 111 buah variabel fuzzy dan maksimal 56 buah rule.
4. Mampu memproses lebih dari 500.000 rule per detik.



Gambar 3.8³⁰⁾
 FLC NLX 222 P

Diskripsi Pin :

PIN	FUNGSI
Input :	
RESET	Untuk menginisialisasi device dengan sinyal aktif low. Harus tetap aktif hingga sedikitnya 8 clock untuk memastikan operasi yang lama telah habis. Dapat diaktifkan dengan rangkaian delay power up. Dengan reset akan mengaktifkan mode low power.
DI (7 ; 0)	Data input digital
XIN	Clock input, boleh dipakai eksternal input clock

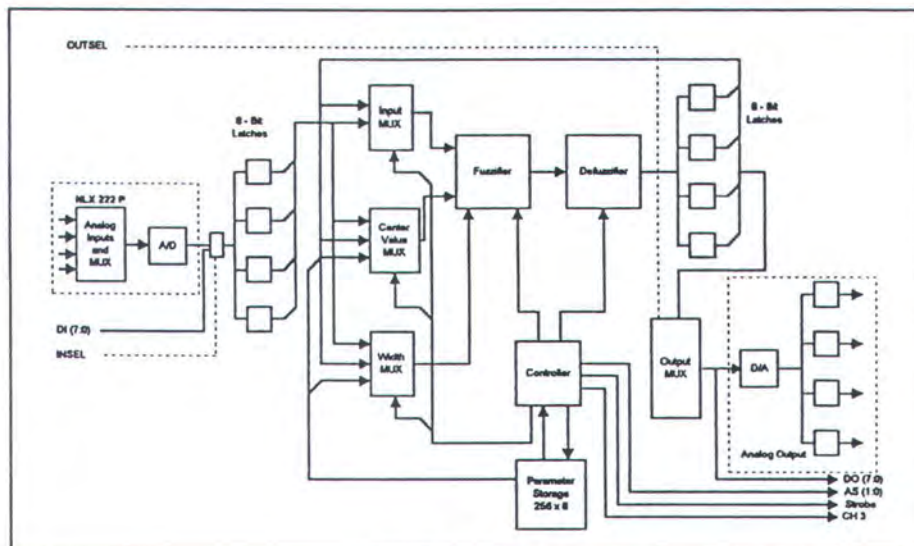
³⁰⁾ ---, STAND-ALONE FUZZY LOGIC CONTROLLERS, (Neuralogic , 1994), P.1

	atau dengan kristal, dimana ujung satunya dihubungkan ke ground.
PROG	Untuk saat pemrograman NLX 222 P saat operasi harus digroundkan.
PRESCALE	Input logika "1" menandakan dalam mode prescale dan "0" dalam operasi normal. Pin ini digroundkan saat mode prescale tidak pernah digunakan atau dihubungkan dengan READY untuk operasi kontinyu. Mode juga bisa dipanggil selama pengoperasian oleh logika eksternal setelah RESET diaktifkan PRESCALE input harus dipertahankan pada logika rendah sedikitnya 4 clock.
AIN (3 ; 0)	Input data analog, dikonversikan ke 8 bit secara internal. Input yang tidak dipakai harus digroundkan.
INSEL	Untuk memilih data input dari input analog atau digital yang lainnya.
OUTSEL	Untuk memilih output data dari output analog atau digital yang lainnya.
Output	
AOUT (3 ; 0)	Data output analog, 8 bit data digital dikonversikan secara internal.
DO (7 ; 0)	Data output digital

AS (1 ; 0)	Pemilihan alamat, pemilihan alamat untuk pengkodean I/O digital multiplaxer.
STROBE	Alamat STROBE, menunjukkan validitas data dalam AS (1 ; 0), DO (7 ; 0) dan DI (7 ; 0).
READY	Setelah reset pin ini menandakan device mulai mensample dan memproses data. Pin ini seharusnya tidak dihubungkan dengan prescale selama pengoperasian.
CH3	Sebuah bit sebagai indikator bahwa chanel 3 aktive. Untuk aplikasi dimana input tiga rendah atau output analog, most significant input dan output digunakan bus digital ketika CH3 dihubungkan ke INSEL dan OUTSEL

3.4.1 Arsitektur NLX 222 P

Pada gambar 3.9 menunjukkan bahwa bagian utama dari FLC NLX 222 P adalah : *fuzzifier* , *defuzzifier* dan *controller*. *Fuzzifier* berfungsi untuk mengkonversi data input ke data fuzzy. *Fuzzifier* bekerja bersama dengan kontroler, mengolah data fuzzy sesuai dengan sekelompok rule yang menunjukkan bagaimana sistim akan dikontrol. Setelah rule di evaluasi semua, *defuzzifier* mengubah port output yang dipilih dengan nilai aksi rule yang menang.



Gambar 3.9³¹⁾
Blok Diagram NLX 222 P

3.4.2 Membership Function

Membership function pada NLX 222 P yang tersedia sebanyak enam tipe dengan kemiringan (slope) konstan. Ke enam membership function tersebut adalah fungsi left inclusive, symmetrical inclusive , right inclusive dan lawannya yaitu fungsi exclusive.

Nilai tengah dan lebar pada membership function umumnya disimpan dengan nilai tetap di memory, tetapi NLX 222 P menyediakan fasilitas floating membership function dimana nilai tengah dan lebar dapat berubah secara dinamis. Pada tipe floating membership function, nilai tengah dan lebar dapat diambil dari salah satu input atau output.

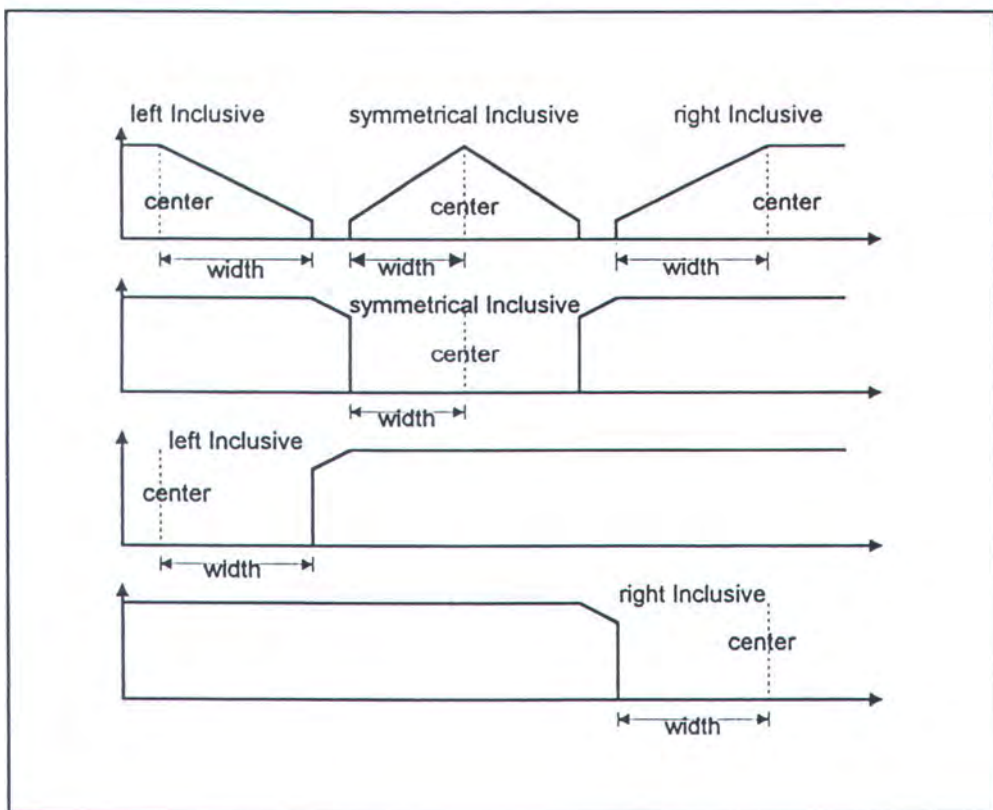
Keuntungan dari tipe floating membership function adalah :

1. Kemampuan untuk mengukur secara langsung perbedaan dua input.

³¹⁾ Ibid, P.4

2. Kemampuan untuk mendapatkan nilai turunan dari nilai input sekarang dengan nilai input sebelumnya yang telah disimpan pada output latch terlebih dulu.
3. Menghemat pemakaian memori.

Tipe - tipe membership function dapat dilihat pada gambar 3.10 dibawah ini.



Gambar 3.10³²⁾
Tipe - tipe Membership Function

3.4.3 Variabel Fuzzy

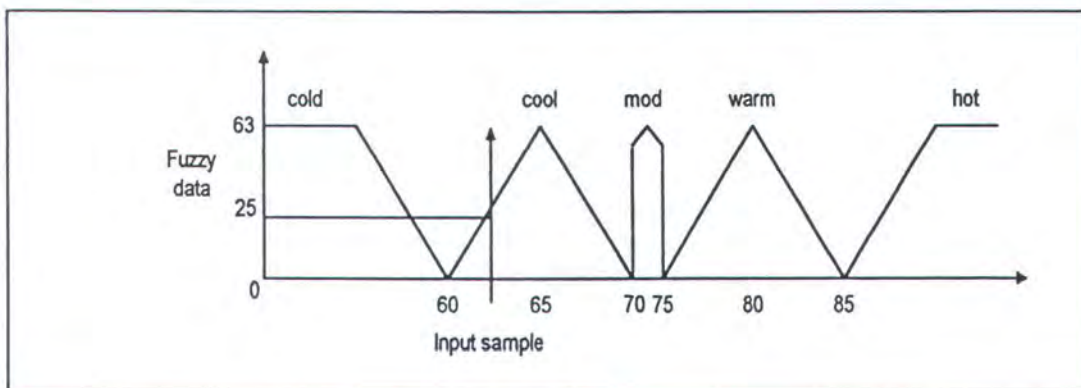
Untuk mengekspresikan secara linguistik hubungan input dengan membership function disebut dengan variabel fuzzy. Hubungan ini

³²⁾ Ibid, P.5

diperoleh dari proses fuzzifier dan menghasilkan input fuzzy yang mempunyai tingkat membership tertentu untuk menggambarkan tingkat ke fuzzian input dengan variabel fuzzy tersebut. Sebagai contoh variabel fuzzy adalah : “ **Temperatur Dingin** “.

Temperatur sebagai input dan Dingin sebagai membership function.

Gambar 3.11 menunjukkan contoh evaluasi variabel fuzzy.



Gambar 3.11³³⁾
Fuzzifikasi input temperatur

3.4.4 Rule

Sebuah rule terdiri dari beberapa variabel fuzzy dan nilai aksi pada output. Rule fuzzy digunakan untuk memberitahu kontroler bagaimana merespon perubahan pada data input. Pada sistim yang memerlukan umpan balik, pembuatan rule dapat memanfaatkan variabel fuzzy output yang di feedback ke input. Untuk membuat rule dan menuliskannya ke kontroler digunakan software bantu yaitu Insight.

³³⁾ Ibid, P. 6

Ada beberapa cara untuk mengevaluasi rule fuzzy logic, diantaranya yang digunakan pada NLX 222 P adalah Max of Min.

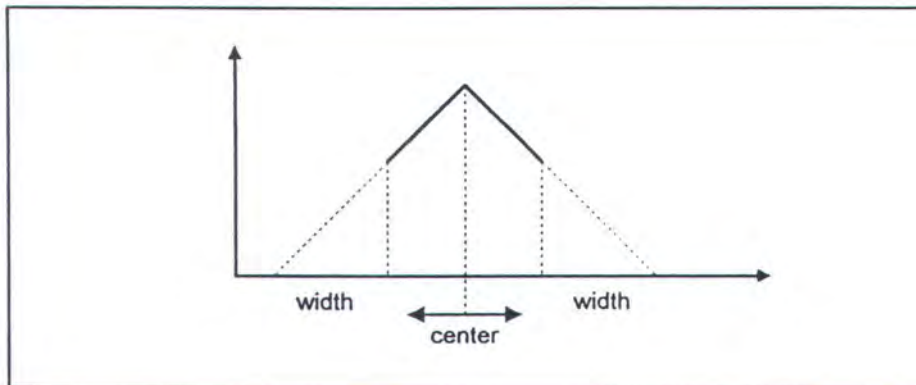
Langkah pertama (Min) , semua nilai variabel fuzzy pada sebuah rule dibandingkan dan nilai terendah mewakili rule tersebut. Semakin rendah nilai rule tersebut berarti tingkat korelasi rule tersebut terhadap data input semakin rendah. Langkah kedua, (Max) semua nilai rule yang berhubungan dengan output yang sama dibandingkan dan rule yang mempunyai nilai tertinggi diambil sebagai pemenang. Nilai aksi pada output tersebut tergantung nilai aksi rule yang menang. Proses Max menggambarkan rule yang mempunyai korelasi paling tinggi terhadap input adalah aturan yang paling dapat dipercaya untuk merespon data input tersebut.

3.4.5 Floating Membership Function

Floating membership function yang dimiliki oleh NLX 222 P dengan nilai tengah dan lebar yang sangat dinamis. Biasanya nilai tengah dan lebar mempunyai nilai tetap yang disimpan dalam memory. Pada nilai floating membership function ini berasal dari beberapa input atau output. Beberapa membership function dapat dikelompokkan sebagai floating selama pemasukan perencanaan. Perubahan nilai tengah dan lebar dipengaruhi dari pemilihan perubahan input dan output.

Dalam fuzzifikasi, sebuah input merupakan subtract dari tengah sebuah membership function dan nilai mutlak hasil perubahan

pengukuran terdekat yang mendekati nilai tengah. Floating membership function digunakan oleh variabel fuzzy pada pengukuran langsung antara dua input yang berbeda.



Gambar 3.12³⁴⁾
Floating Membership Function

Floating membership function digunakan pada variabel fuzzy pengukuran langsung perbedaan antara dua input. Metode ini dapat digunakan untuk kalibrasi sensor yang sudah berubah.

3.4.6 Operational Device

Proses pemasukan data pada NLX 222 P ada beberapa tahapan . Pertama Pengambilan data yang disimpan pada latch input. Data digital diambil langsung dari input. Pada NLX 222 P data analog pertama harus diubah ke digital sebelum diambil. Selanjutnya fuzzy membandingkan isi input latch dengan variabel fuzzy untuk mendapatkan nilai untuk variabel fuzzy.

³⁴⁾ Ibid, P.6

Fuzzy selalu menampilkan penghitungan Max of Min untuk mendapatkan rule pemenang. Akhirnya defuzzifier dihitung dari nilai aksi rule pemenang dan diambil untuk dikonversi ke dalam output analog atau internal feedback.

Fuzzifier

Fuzzifier membandingkan latch dat input dengan mebership function untuk mendapatkan nilai variabel fuzzy. Pada saat penghitungan Min ditampilkan dalam semua variabel fuzzy dalam sebuah rule. Nilai ini selanjutnya disimpan dalam rule. Ketika penghitungan Max ditampilkan dalam semua referensi rule output selanjutnya nilai aksi rule pemenang dilewatkan ke defuzzifier.

Pembaharuan Output Latch

Ketika rule atau grup rule berpengaruh terhadap evaluasi output dan selanjutnya memasukkan rule sebagai referensi output yang lain. Compiler secara otomatis memasukan code untuk rule terakhir yang menyebabkan pembaharuan output latch dengan nilai aksi rule pemenang. Data latch selanjutnya difeedback. Jika setelah proses rule mempengaruhi output lainnya , controler mendapatkan rule lain atau grup rule sebagai referensi dari output sebelumnya, maka controler akan memperbaharui output latch lagi.

Deffuzifier

Nilai aksi rule pemenang dan data mode dimasukkan ke dalam block defuzzifier. Data digital dari defuzzifier dilatch untuk di drive ke

output atau looback internal. Pada NLX 222 P output analog dan digital tersedia. Jika semua rule dalam sebuah grup sebagai referensi output adalah nol, sehingga output tidak dapat merubah nilainya. Metode defuzzifikasi ada dua macam, yaitu : metode acumulate dan immediate. Fungsi mode immediate adalah sebagai tanda nilai aksi pada rule pemenang untuk digunakan pada output. Accumulate mode merupakan akumulasi pengurangan dan penambahan keberadaan output oleh nilai aksi sebagai rule pemenang. Output merupakan fungsi dari arus aksi dan output. Accumulate defuzzifikasi dapat digunakan sebagai penstabil output ketika sistim dibawah kendali.

3.4.7 Organisasi Memory

NLX 222 P mempunyai memori sebesar 256 byte untuk menyimpan parameter aplikasi. Tiag puluh dua byte terakhir digunakan untuk menyimpan nilai tengah dan width yang tetap dari membership function. Sisanya sebesar 224 byte digunakan untuk menyimpan rule. Setiap rule memerlukan dua byte ditambah dengan dua byte setiap penggunaan satu variabel fuzzy. Organisasi memori ditunjukkan pada tabel berikut ini.

Tabel 3.1³⁵⁾
Organisasi Memori

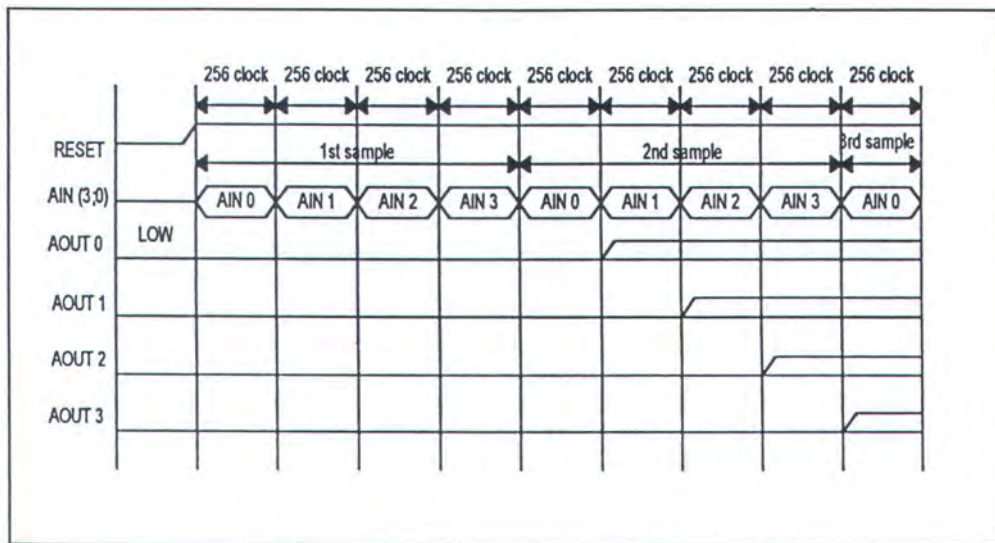
Desimal Address	Hexa Address	Fungsi
0	00	Rules
↔	↔	↔
223	DF	Rules
224	E0	Center
↔	↔	↔
239	EF	Center
240	F0	Width
↔	↔	↔
255	FF	Width

Rule organisasi sebagai grup dari satu atau lebih fuzzy variabel. Setiap variabel fuzzy dibentuk dari dua byte, seperti ditunjukkan pada tabel 3.1 Byte pertama digunakan untuk menyimpan address genap dan byte kedua pada address ganjil.

3.4.8 Timing (Pewaktu)

Kecepatan pemrosesan adalah fungsi dari rating clock dan jumlah clock (1024) yang diperlukan untuk pengambilan data secara lengkap dan cycle proses. Rating clock maksimum NLX 222 P adalah 10 MHz dan minimum 1 MHz. Semakin cepat clock maka proses juga akan semakin cepat dan semakin banyak pula sampling data yang dapat diproses. Berikut ini gambar timing diagram NLX 222 P.

³⁵⁾ Ibid, P.8

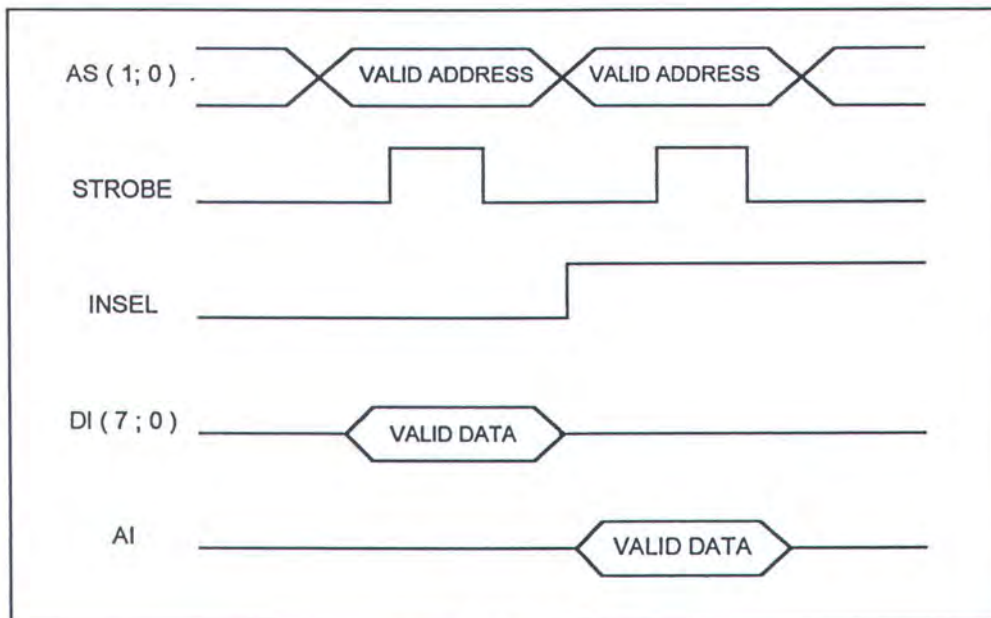


Gambar 3.13³⁶⁾
Timing I/O NLX 222 P

Saat mulai bekerja, pin reset diaktifkan sehingga semua latches direset menjadi low. Saat pin reset di nonaktifkan, NLX 222 P mulai mensampling data pertama. Setiap port input membutuhkan 256 clock cycle untuk sampling data, sehingga untuk keempat port input yang ada dibutuhkan 1024 clock cycle, port input yang berasal dari internal feedback tidak memerlukan waktu sampling tambahan karena saat output dihasilkan maka hasil tersebut akan difeedback dan di latch diinput. Pada saat pengambilan sampling data berikutnya dilakukan proses data sebelumnya. Waktu yang diperlukan untuk memproses data adalah 1024 clock cycle dan tidak tergantung dari banyaknya rule yang digunakan. Setelah hasil proses diketahui maka output akan dikeluarkan ke port output yang sesuai.

³⁶⁾ Ibid, P.10

Pengambilan data input dan memperbaharui data output dilakukan secara time division multiplexed. Sinyal kontrol yang berfungsi mengatur pemilihan channel yang akan disampling adalah AS (1 ; 0) dan STROBE. Sinyal strobe saat tebing naik (rising edge) maka data input sudah siap (valid) untuk disampling sesuai pemilihan AS bus. Dan saat tebing turun (falling edge) sinyal strobe maka hasil output telah valid dan siap di-*latch* oleh rangkaian luar sesuai pemilihan AS bus. Pemilihan sumber input / output untuk NLX 222 P dilakukan melalui pin INSEL dan OUTSEL. Pada bagian input, data hanya bisa dipilih antara analog atau digital. Untuk memilih sumber input data analog maka pin INSEL diberi input high. Demikian sebaliknya jika diinginkan input data digital maka INSEL diberi logika low.

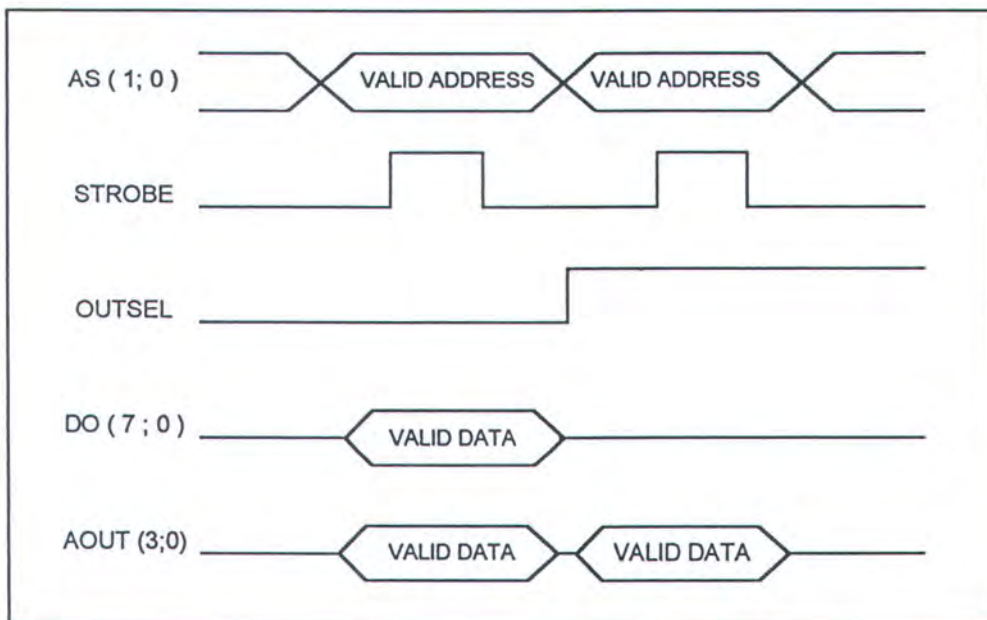


Gambar 3.14³⁷⁾
Timing Input Diagram NLX 222 P

³⁷⁾ Ibid , P.11

Input analog dirubah menjadi data digital dan di-*latch* di dalam periode 256 clock yang berurutan. Diperlukan 1024 clock untuk memproses keempat input analog. Pada clock maksimum kecepatan sampling untuk masing - masing input sebesar 10 KHz atau 100 mikrodetik.

Data output selalu muncul pada output analog. Pin OUTSEL memilih sumber data untuk output yaitu analog saja atau digital. Jika OUTSEL low maka data juga di-*latch* dan muncul pada bus DO. Pada gambar berikut ini ditunjukkan timing output NLX 222 P.



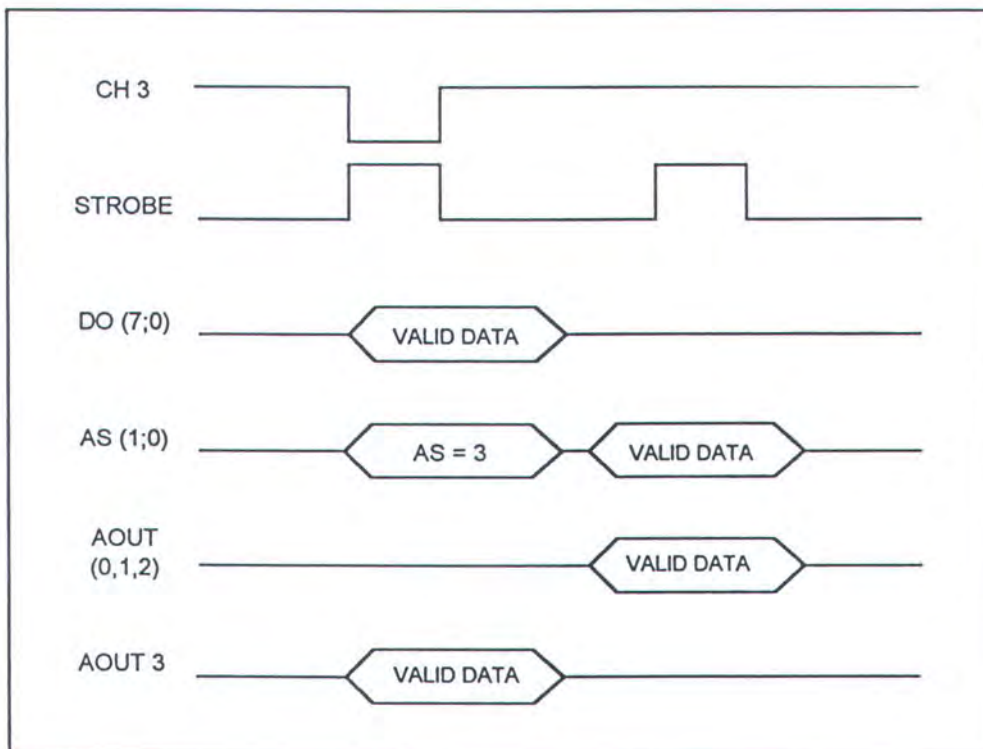
Gambar 3.15³⁸⁾
Timing Output Giagram NLX 222 P

Pin CH3 adalah alternatif selain sinyal bus AS untuk aplikasi yang memerlukan tiga chanel analog I/O dan satu chanel digital I/O.

³⁸⁾ Ibid , P.11

Pada mode yang tetap ini diperoleh keuntungan yaitu tidak diperlukan perangkat keras luar karena tidak diperlukan pengkodean alamat. Pin CH3 dapat dihubungkan ke OUTSEL untuk mengontrol sumber output atau INSEL untuk memilih sumber input analog atau digital.

Mode prescale digunakan untuk mengatur kecepatan sampling data secara internal hardware. Lokasi terakhir pada memori, yang biasanya digunakan untuk menyimpan nilai counter untuk keperluan operasi prescale. Saat counter masih berjalan, NLX 222 P non aktif selama 1024 clock cycle setiap satu hitungan.



Gambar 3.16³⁹⁾
Timing Output Chanel CH3

³⁹⁾ Ibid, P.11

BAB I V

PERENCANAAN ALAT

BAB IV

PERENCANAAN ALAT

4.1 Perencanaan Perangkat Keras

Didalam pembuatan alat auto sinkron generator perlu diperhatikan jenis generator yang digunakan sehingga pengaturan yang dikehendaki dapat dicapai. Pada tugas akhir ini digunakan generator sinkron (*alternator*) dengan penggerak mula (*prime over*) berupa motor dc. Penguatan yang diberikan pada rotor untuk mendapatkan eksitasi merupakan jenis pengut terpisah yaitu dengan memberikan sumber dc sebesar 0 - 25 VDC, 25 A. Sedangkan motor dc yang digunakan merupakan jenis motor dc shunt dengan tegangan nominal 220 VDC.

Data spesifikasi generator-set :

Alternator syncrone :

Mark : Hampden

Armaturn Voltage : 220 / 380 V

Armaturn ampere : 8,3 / 4,8 A

Frequency : 50 Hz

Phase : 3 Phase

Hp : 2 Hp

RPM : 1500 RPM

Motor DC :

Mark : Hampden

Armature Voltage : 220 VDC

Armature Ampere : 9 A

Shunt Field Voltage : 220 VDC

Shunt Field Ampere : 0,25 A

Hp : 2 Hp

Kw : 1,5 Kw

RPM : 1500 RPM

4.1.1 Sistem Autosinkron Generator - PLN

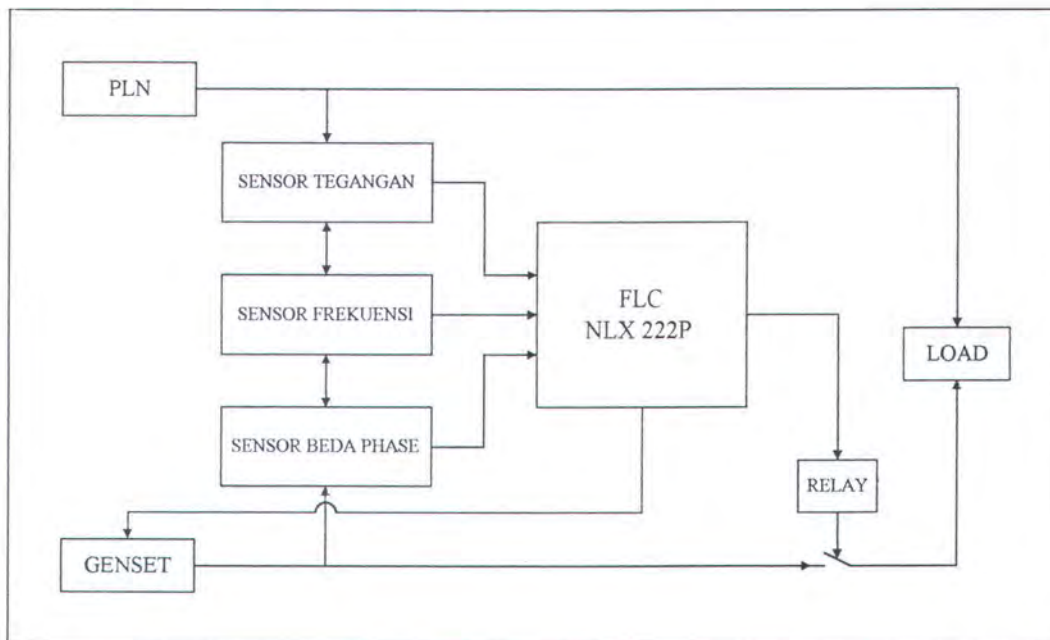
Kerja paralel antara generator dengan sumber PLN dimaksudkan untuk mendapatkan daya yang lebih. Syarat yang harus dipenuhi dalam kerja paralel adalah :

1. Urutan phase harus sama ($R_G = R_P ; S_G = S_P ; T_G = T_P$).
2. Tegangan PLN harus sama dengan tegangan generator.
3. Frekuensi PLN harus sama dengan frekuensi generator.

Jika ketiga parameter tersebut sudah dipenuhi maka genertaor tersebut dapat diparalel dengan jala - jala PLN.

Urutan phase harus disamakan atau dipastikan sama terlebih dulu sebelum generator diparalel. Hal ini dapat dilakukan dengan pengujian pada alat pendeteksi phase, dengan demikian urutan phase keduanya sama. Untuk menaikkan dan menurunkan tegangan generator maka eksitasinya diatur,yaitu dengan jalan menambah tegangan pada medan rotor untuk menaikkan tegangan. Sedangkan untuk menurunkan tegangan generator yaitu mengurangi sumber tegangan pada medannya.

Frekuensi generator diatur dari penggerak mula (*prime over*) yaitu motor dc. Dengan menaikkan kecepatan motor dc maka frekuensi yang akan dihasilkan oleh generator akan semakin tinggi, demikian sebaliknya. Pada gambar 4.1 ditunjukkan blok diagram sistim auto sinkron generator - PLN.



Gambar 4.1
Blok Diagram Sistim Autosinkron

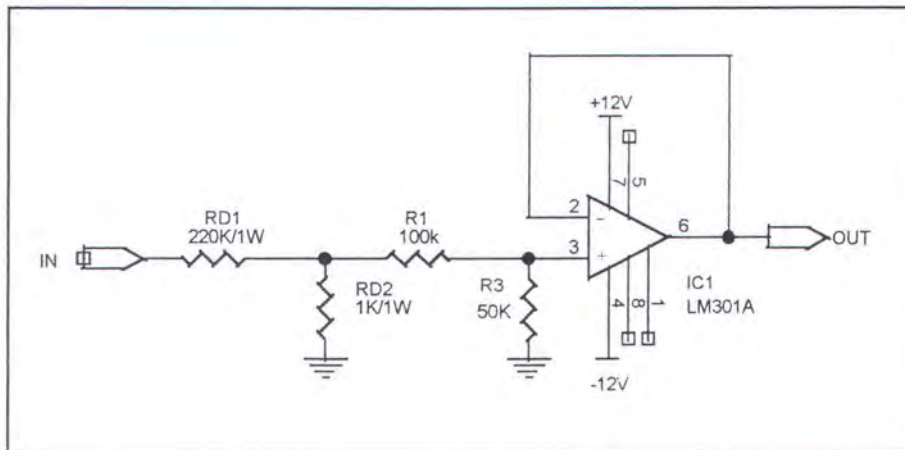
Cara kerja rangkaian sebagai berikut :

1. Sebagai sumber listrik utama adalah PLN, sedangkan GENSET merupakan sumber cadangan yang dipersiapkan untuk penambahan daya.
2. Sistim Tegangan dari PLN 3 phase 200 volt, frekuensi 50 Hz dihubungkan ke beban.
3. Generator 3 phase dihidupkan, kemudian dilihat urutan phase yaitu : phase R, phase S, dan phase T.

4. Setelah urutan phase sudah sesuai R,S,T maka tegangan output diset sebesar ± 200 volt dengan frekuensi ± 50 Hz.
5. Sensor tegangan akan mendeteksi besar tegangan antara PLN dan GENSET. Tegangan PLN sebagai referensi diset pada posisi 200 volt akan dibandingkan dengan tegangan GENSET.
6. Jika tegangan dari GENSET kurang dari 200 volt maka FLC NLX 222P akan mengontrol dan memberikan sinyal tegangan pada rangkaian eksitasi untuk menambahkan tegangan sehingga dicapai tegangan pada output GENSET sebesar 200 volt. Dan jika tegangan dari GENSET lebih dari 200 volt maka controller akan memberikan sinyal pada rangkaian eksitasi untuk mengurangi atau menurunkan tegangan pada eksitasi hingga output GENSET mencapai 200 volt.
7. Frekuensi GENSET sebesar ± 50 Hz dibandingkan dengan frekuensi dari PLN melalui sensor frekuensi ke tegangan.
8. Jika frekuensi GENSET kurang dari 50 Hz maka FLC NLX 222P akan mengontrol dan memberikan output pada rangkaian pengaturan kecepatan motor dc untuk menambahkan kecepatannya sehingga dicapai frekuensi sebesar 50 Hz. Apabila frekuensi GENSET lebih dari 50 Hz maka controller akan memberikan sinyal tegangan pada rangkaian sensor pengaturan kecepatan motor dc untuk mengurangi kecepatannya sehingga dicapai frekuensi sebesar 50 Hz.
9. Setelah semua parameter atau syarat untuk kerja paralel generator sudah terpenuhi maka controller akan memberikan sinyal tegangan

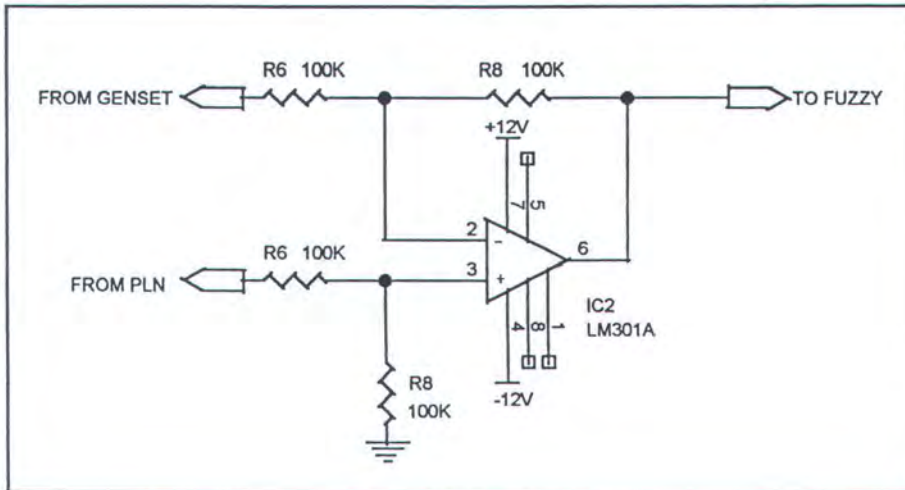
ke relay untuk menghubungkan (menggerakkan) magnetik kontaktor pada posisi hubung (*closing*) dengan PLN.

4.1.2 Rangkaian Sensor Tegangan



Gambar 4.2
Sensor Tegangan

Untuk mendeteksi tegangan output generator maupun tegangan jala - jala dari PLN, maka diperlukan rangkaian sensor tegangan seperti pada gambar 4.2 diatas. Rangkaian sensor tegangan ini mendapatkan input 220 VAC langsung dihubungkan dengan pembagi tegangan R_{D1} dan R_{D2} yang kemudian dimasukkan pada pengikut tegangan *voltage follwer* dengan opamp LM 301A. Output dari LM 301A dimasukkan kedalam rangkaian penguat diferensial. Rangkaian diferensial seperti pada gambar 4.3 berikut ini. Pada rangkaian diferensial output dari generator dimasukkan pada terminal (-) opamp LM301 sedangkan output dari PLN dimasukkan pada terminal (+) sehingga selisih tegangan antara V_+ dan V_- merupakan inputan bagi NLX 222P.



Gambar 4.3
Rangkaian Diferensial Amplifier

4.1.3 Rangkaian Sensor Frekuensi

Untuk mengetahui besarnya frekuensi baik dari jala - jala PLN maupun generator, maka diperlukan rangkaian pendeteksi frekuensi. Pada perancangan ini digunakan opamp IC LM 2907, yaitu IC yang mempunyai fungsi sebagai perubah dari input frekuensi menjadi output tegangan (*Frequency to voltage converter*). IC ini mempunyai gain yang sangat tinggi dan sangat mudah dalam penggunaannya. Pada gambar 4.4 berikut ini ditunjukkan rangkaian sensor frekuensi.

Besarnya frekuensi yang terukur oleh IC LM 2907 dirubah menjadi tegangan dc. Proses konversi ini dipengaruhi oleh komponen - komponen antara lain : pewaktuan kapasitor, output resistor, dan sebuah integrator. Besarnya tegangan output yang dihasilkan dinyatakan dengan rumus sebagai berikut ;

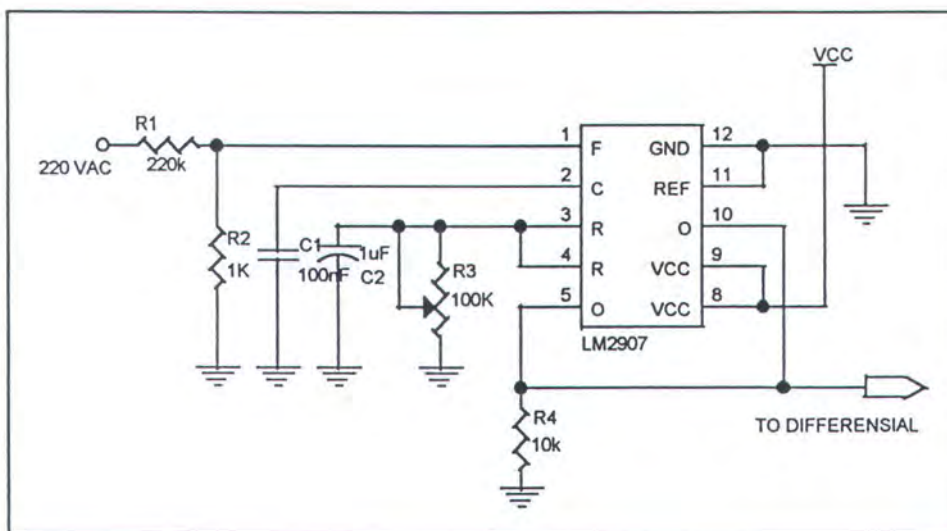
$$V_O = f_{IN} \times V_{CC} \times R_1 \times C_1$$

Dimana : V_O : Tegangan output (volt)

f_{IN} : Frekuensi input (Hz)

V_{CC} : Tegangan kolektor

C_1 : Capacitor (F)



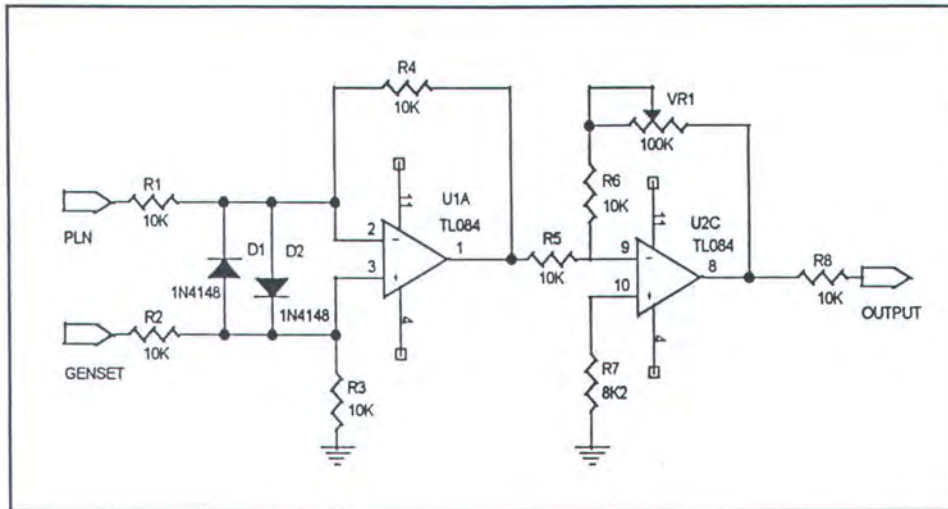
Gambar 4.4
Rangkaian Sensor Frekuensi

Selisih tegangan antara output dari PLN dengan generator dari penguat diferensial merupakan analog input bagi NLX 222P.

4.1.4 Rangkaian Sensor Phase

Phase atau beda phase merupakan salah satu parameter yang harus dikontrol selain kedua parameter diatas. Phase dari generator dibandingkan dengan phase dari jala - jala PLN, sehingga tegangan antara generator dengan PLN menjadi se-phase. Untuk itu maka perlu adanya rangkaian sensor phase untuk mengetahui perbedaan atau selisih

phase antara generator dengan PLN. Output dari penguat diferensial ini dimasukkan ke analog input NLX 222P.



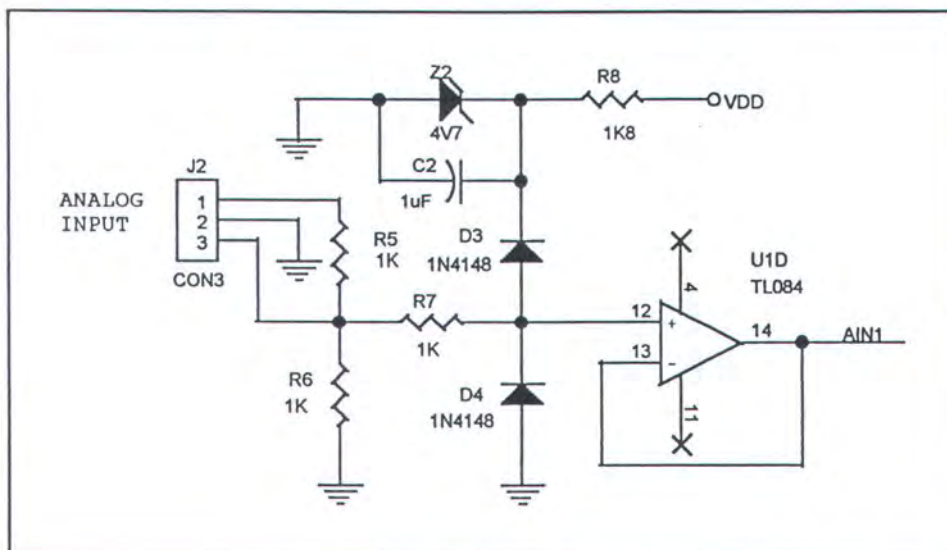
Gambar 4.5
Rangkaian Sensor Phase

4.1.5 Kontroler

NLX 222P memiliki empat buah input analog, empat buah input digital serta empat buah output analog dan empat buah output digital. Pada perancangan tugas akhir ini hanya menggunakan input analog saja sedangkan input digital tidak digunakan.

Pemilihan kanal input yang aktif dilakukan oleh dekoder alamat (*Channel input*). Address selector (*AS 1:0*) yang dibangkitkan oleh NLX 222 P digunakan untuk memilih kanal input atau output yang aktif. Pulsa STROBE dari NLX 222 P digunakan untuk mengaktifkan dekoder alamat saat data valid pada data bus input untuk dibaca pada kanal input atau data valid pada data bus output untuk dikirimkan pada kanal output

Pada input analog diberikan suatu rangkaian proteksi dan buffer sebelum masuk ke input analog AIN (3;0). Rangkaian ini diberikan untuk masing - masing input analog dan digunakan untuk membatasi tegangan sinyal input sehingga tidak melebihi kemampuan maksimum input ADC internal NLX 222 P sebesar $V_{cc} - 0,5$ volt. Sedangkan rangkaian buffer digunakan agar tidak membebani ADC internal NLX 222 P karena impedansi input analog sebesar $150\text{ K}\Omega$. Berikut ini gambar rangkaian proteksi dan buffer.



Gambar 4.5
Rangkaian proteksi dan buffer

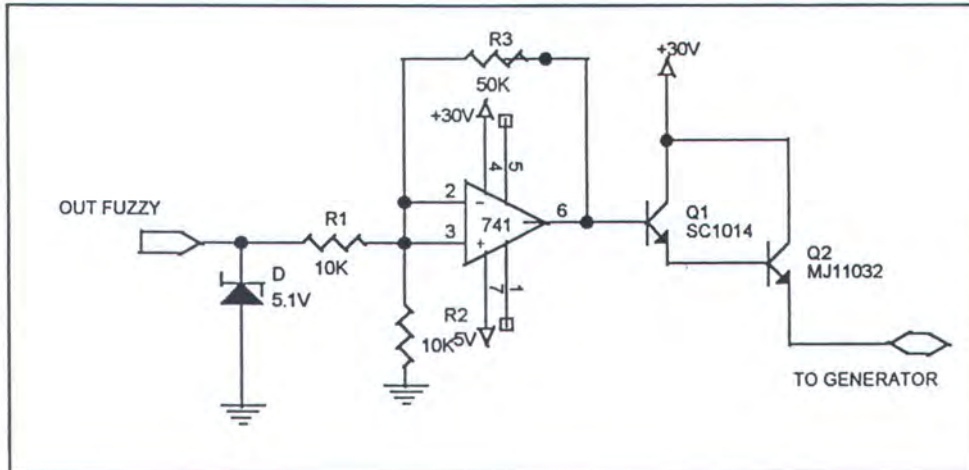
Karena pada bagian input hanya diperlukan data analog saja, maka pin INSEL perlu diberi logika high yaitu dengan dihubungkan ke V_{cc} . Sedangkan pada bagian output selain output analog juga diperlukan output digital, maka pin OUTSEL perlu diberi logika low yaitu dengan dihubungkan ke ground. Berikut ini gambar rangkaian kontroller fuzzy NLX 222 P

4.1.6 Rangkaian Driver

Output dari controller NLX 222P digunakan untuk mengatur tegangan output, frekuensi, dan phase generator, penghubung switch (*closing switch*) serta tampilan berupa display LCD.

Pengaturan tegangan generator

Tegangan yang dihasilkan dari generator tergantung pada berapa besar eksitasi yang diberikan pada kumparan medan. Eksitasi yang diberikan berupa tegangan dc sebesar 0 - 25 Volt 25 Amper. Pengaturan tegangan ini dilakukan oleh NLX 222P melalui rangkaian transistor seperti pada gambar berikut ini.

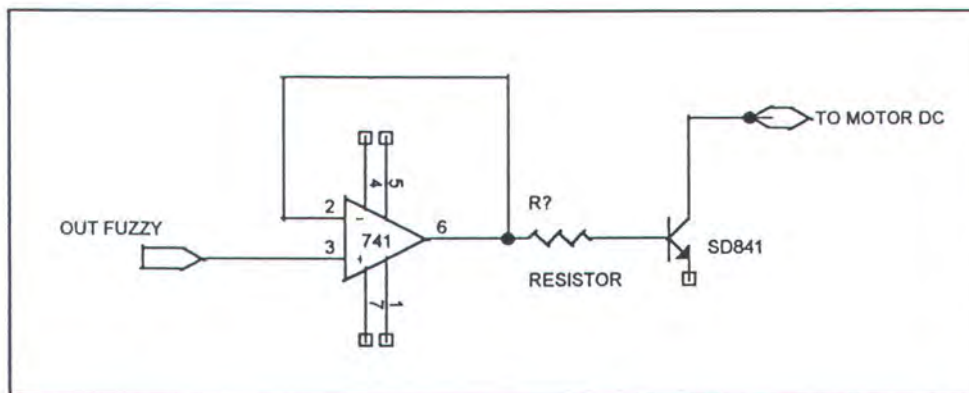


Gambar 4.7
Rangkaian Driver Eksitasi

Pengaturan frekuensi generator

Frekuensi yang dihasilkan oleh generator tergantung pada penggerak mula (motor dc). Dengan mengatur kecepatan putar motor dc maka frekuensi yang dihasilkan dapat berubah - ubah. Untuk

mengatur kecepatan motor dc dilakukan dengan mengatur tegangan input. Semakin besar tegangan yang diberikan maka semakin tinggi pula kecepatan putarnya. Tegangan nominal motor dc yang digunakan sebesar 220 Volt. Rangkaian driver kecepatan berupa transistor yang dihubungkan seri dengan kumparan shunt. Rangkaian driver seperti pada gambar 4.8 berikut ini.



Gambar 4.8
Rangkaian Driver Kecepatan

Driver switch

Setelah semua parameter diatas terpenuhi maka output dari NLX 222P akan men-driver relay untuk menghubungkan tegangan output generator 3 phase dengan tegangan jala - jala PLN. Rangkaian ini menggunakan transistor 2N3055 dua buah dirangkai secara darlington yang berfungsi sebagai switch. Untuk melindungi transistor dari arus balik kumparan maka dipasang dioda sebagai pengaman.

4.2 Perencanaan Perangkat Lunak

Dalam perancangan software fuzzy logic controller NLX 222 P berupa aturan - aturan (*rules*) fuzzy yang berfungsi untuk mengontrol proses sinkronisasi

generator dengan PLN. Dalam pembuatan aturan fuzzy ini dilakukan langkah

- langkah sebagai berikut :

4.2.1 Menentukan input / output yang diperlukan

Input yang dimiliki oleh fuzzy logic controller NLX 222 P sebanyak empat buah kanal input yang dapat dipilih analog atau digital.

Input yang digunakan dalam perencanaan ini adalah :

AIN0 : Input Voltage (Tegangan)

AIN 1 : Input Freq (Frekuensi)

AIN 2 : Input Phase (Beda Phase)

Input internal sebanyak 3 input diambilkan dari *feedback* dari output :

Speed

Relay

Frek OK

Output analog yang digunakan adalah :

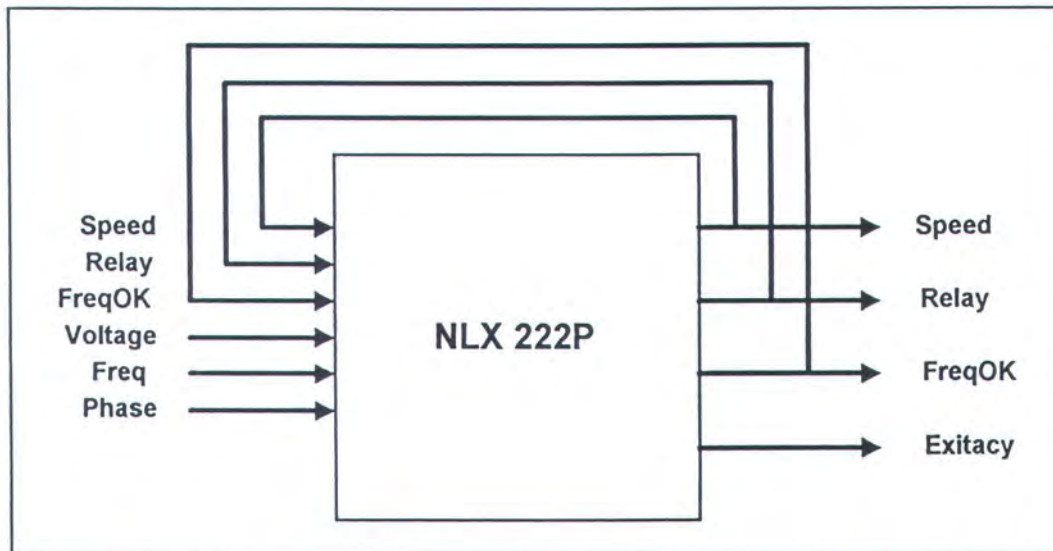
AOUT0 : Exitacy

AOUT1 : Speed

AOUT2 : Relay

AOUT3 : FreqOK

Gambar 4.9 berikut ini menunjukkan hubungan input - output NLX 222P.



Gambar 4.9
Hubungan Input Output NLX 222P

4.2.2 Pembuatan Fuzzy Set

Untuk menentukan variable fuzzy dalam penulisan software insight maka perlu dilakukan inisialisasi sebagai berikut :

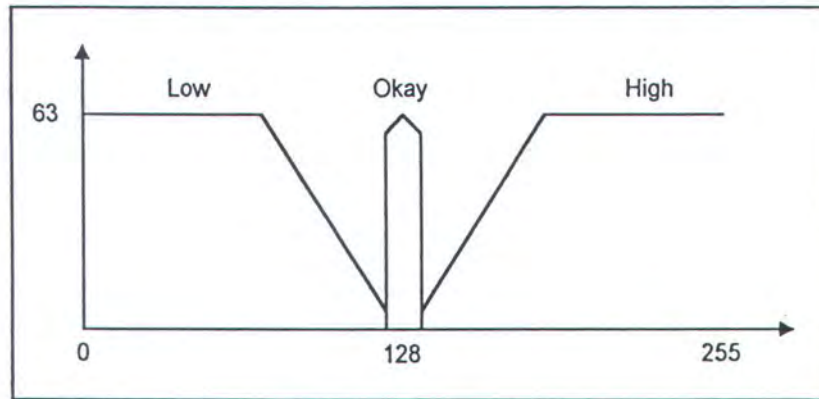
< antecedent > is < fuzzy set > (center, width, membership functions) antecedent yang digunakan adalah :

Input	Output
Voltage (Sensor Tegangan)	Exitacy (Pengaturan Tegangan Genset)
Freq (Sensor Frekuensi)	Speed (Pengaturan Frekuensi Genset)
Phase (Sensor Phase)	Relay (Driver closing)

➤ Antecedent Voltage, Variabel fuzzy :

1. Voltage is VolHigh (128 , 15 , Left Exclusive)

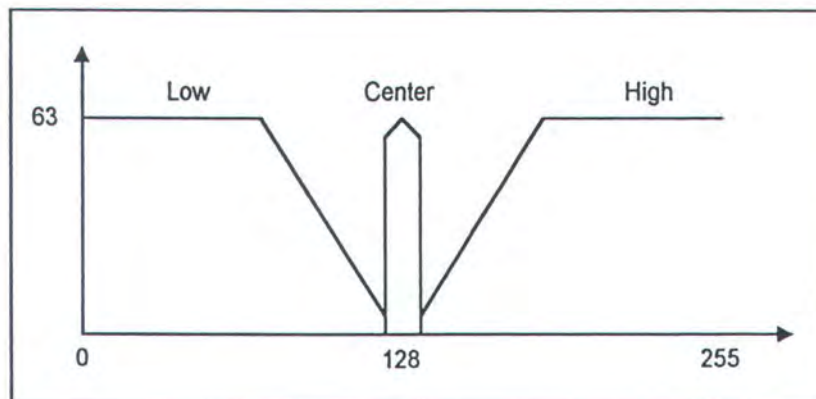
2. Voltage is VolLow (128 , 15 , Right Exclusive)
3. Voltage is VolOkay (128 , 15 , Symetric Inclusive)



Gambar 4.10
Variabel Fuzzy Untuk Antecedent Voltage

➤ **Antecedent Freq , Variabel Fuzzy :**

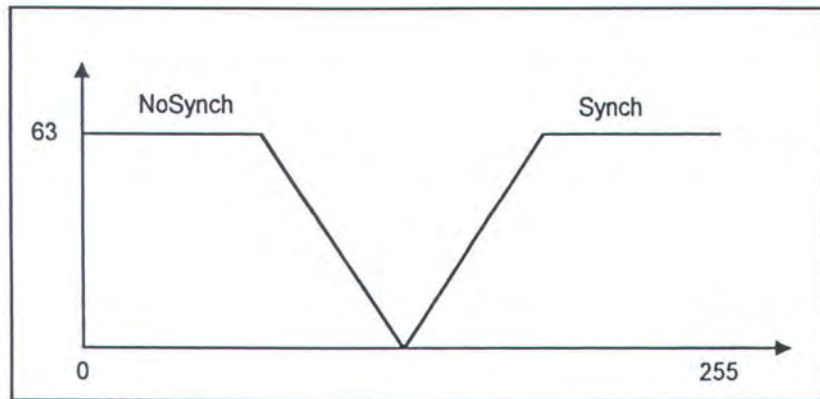
1. Freq is FreqLow (128 , 10 , Right Exclusive)
2. Freq is FreqHigh (128 , 10 , Left Exclusive)
3. Freq is Tepat (128 , 10 , Symetric Inclusive)



Gambar 4.11
Variabel Fuzzy Untuk Antecedent Freq

➤ **Antecedent Phase , Variabel Fuzzy :**

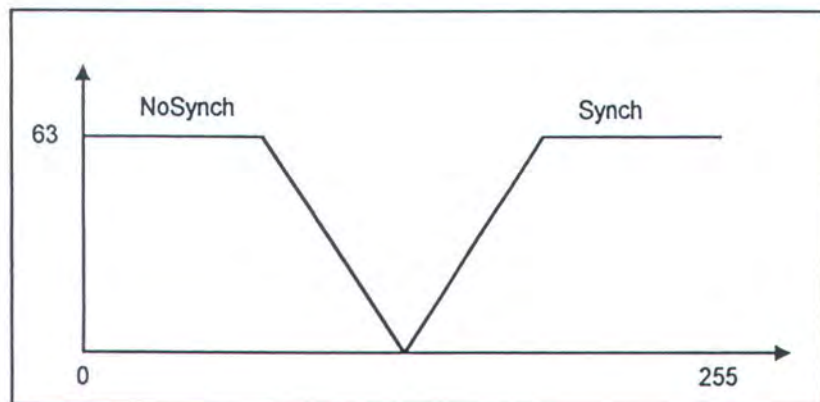
1. Phase is PhaseLow (128 , 10 , Symetric Exclusive)



Gambar 4.12
Variabel Fuzzy Untuk Antecedent Phase

➤ **Antecedent Relay , Variabel Fuzzy :**

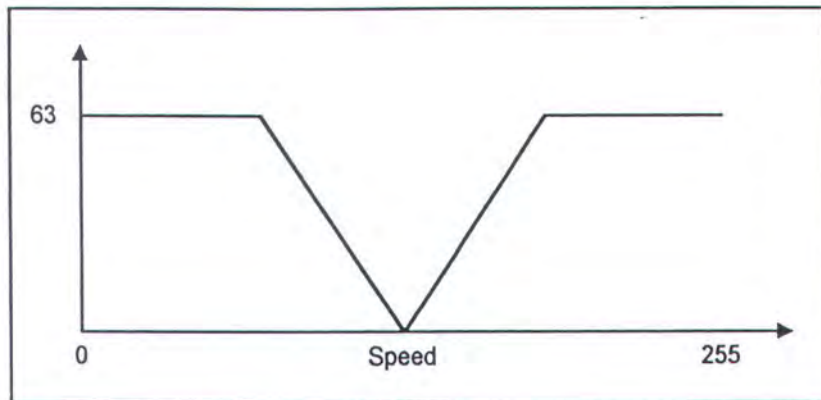
1. Relay is NoSynch (128 , 0 , Right Exclusive)
2. Relay is Synch (128 , 0 , Left Exclusive)



Gambar 4.13
Variabel Fuzzy Untuk Antecedent Relay

➤ **Antecedent FreqOK , Variabel Fuzzy :**

1. FreqOK is Okay (Speed , 0 , Symetric Inclusive)
2. FreqOK is NoOkay (Speed , 0 , Symetric Exclusive)



Gambar 4. 14
Variabel Fuzzy Untuk Antecedent FreqOK

4.2.3 Pembuatan Aturan Fuzzy (*rule set*)

Tahapan terakhir dalam pembuatan software adalah membuat kumpulan aturan (*rule set*). Proses pembuatan rule dengan software Insight sebagai berikut :

Rules

If Relay is NoSynch and Freq is FreqLow
then Speed +1

If Freq is FreqHigh is Relay is NoSynch
then Speed + - 1

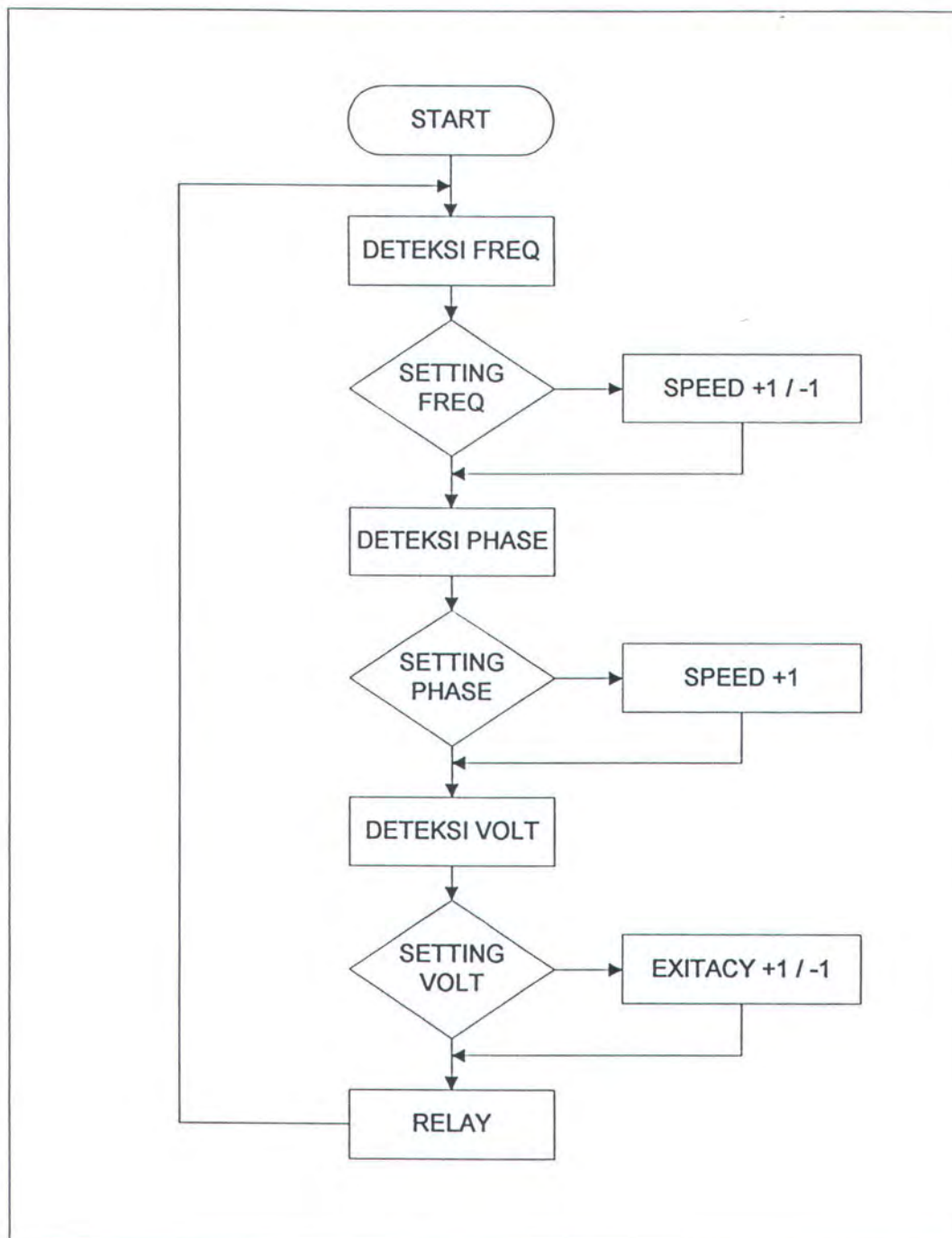
If Phase is PhseLow and Relay is NoSynch and FreqOK is Okay
then Speed + 1

If Relay is NoSynch and Freq is Tepat
then FreqOK = Speed

If Voltage is VolHigh and FreqOK is NoOkay and Freq is Tepat
then Exitacy + - 1

If Voltage is VolLow and Relay is NoSynch and Freq is Tepat
then Exitacy + 1

If Voltage is VolOkay and Relay is NoSynch
then Relay = 255



Gambar 4.15
Diagram Alir Kumpulan Aturan Fuzzy



BAB V

PENGUJIAN DAN PENGUKURAN

BAB V

PENGUJIAN DAN PENGUKURAN

5.1 Pengukuran Tegangan Generator

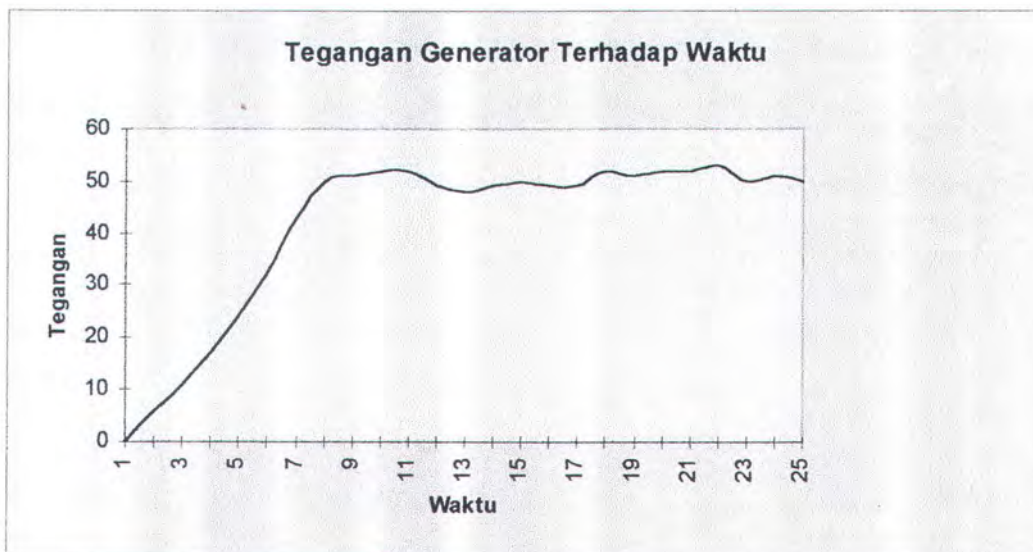
Tegangan line (V_L) dari PLN di set pada tegangan 50 volt, sehingga tegangan dari output generator harus sama dengan tegangan PLN atau toleransi sebesar 5 % (± 2 volt). Hal ini dikarenakan keterbatasan komponen yang ada di pasaran. Untuk mengetahui kinerja dari alat ini khususnya untuk driver tegangan (excitacy), maka dilakukan pengukuran tegangan output generator terhadap waktu pada sisi tegangan PLN sebesar 50 volt. Dari hasil pengukuran didapat tabel sebagai berikut :

Tabel 5.1
Hasil Pengukuran Tegangan Generator

NO	V_{P-P} PLN	V_{P-P} Generator	T (detik)
1.	50	0	0
2.	50	6	5
3.	50	11	10
4.	50	17	15
5.	50	24	20
6.	50	32	25
7.	50	43	30
8.	50	52	35
9.	50	51	40
10.	50	52	45
11.	50	52	50
12.	50	49	55
13.	50	48	60
14.	50	49	65
15.	50	50	70
16.	50	49	75
17.	50	49	80

18.	50	52	85
19.	50	51	90
20.	50	52	95
21.	50	52	100
22.	50	53	105
23.	50	50	110
24.	50	51	115
25.	50	50	120

Dari tabel diatas dapat di gambarkan grafik tegangan generator terhadap waktu seperti gambar dibawah ini. Tegangan generator mencapai 50 volt pada waktu ± 30 detik, setelah itu terjadi fluktuasi berkisar antara 48 volt sampai dengan 53 volt. Jadi selisih tegangan antara tegangan generator dengan tegangan PLN sebesar ± 3 volt atau sebesar 6 % pada saat sinkron (tegangan generator dianggap sama dengan tegangan PLN).



Gambar 5.1
Tegangan Generator Terhadap Waktu

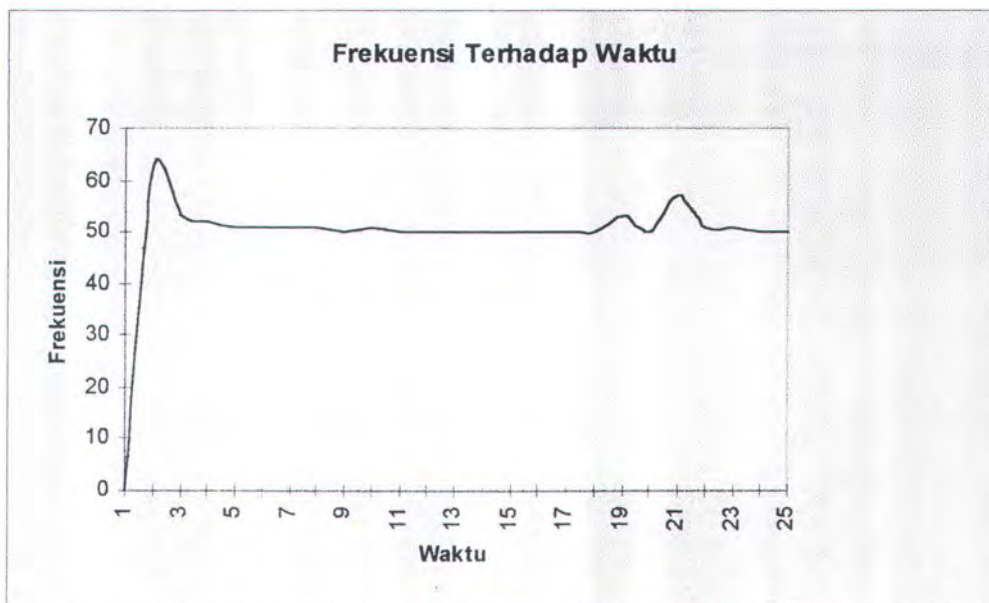
5.2 Pengukuran Frekuensi Generator

Frekuensi dari PLN sebesar 50 Hz merupakan frekuensi referensi bagi generator untuk mencapai nilai sinkron yang diinginkan. Pada saat pertama

menurunkan kecepatan putar motor dc untuk mendapatkan frekuensi sebesar 50 Hz. Dari pengukuran yang dilakukan terhadap waktu besarnya frekuensi antara 50 - 57 Hz. Sedangkan frekuensi dikatakan sinkron (dianggap sama dengan frekuensi PLN) sebesar 50 - 51 Hz. Berikut ini hasil pengukuran yang dicapai sebagai berikut :

Tabel 5.2
Hasil Pengukuran Frekuensi Generator

NO	f_{PLN} (Hz)	$f_{\text{Generator}}$ (Hz)	T (detik)
1.	50	0	0
2.	50	63	5
3.	50	53	10
4.	50	52	15
5.	50	51	20
6.	50	51	25
7.	50	51	30
8.	50	50	35
9.	50	51	40
10.	50	50	45
11.	50	50	50
12.	50	50	55
13.	50	50	60
14.	50	50	65
15.	50	50	70
16.	50	50	75
17.	50	50	80
18.	50	53	85
19.	50	50	90
20.	50	57	95
21.	50	50	100
22.	50	51	105
23.	50	51	110
24.	50	50	115
25.	50	50	120



Gambar 5.2
Frekuensi Generator Terhadap Waktu

Dari grafik diatas terlihat bahwa pada saat fuzzy mendapat input, maka kecepatan motor ditambah sampai mendekati frekuensi sinkron, yaitu pada saat waktu baru 5 detik frekuensi langsung menunjukkan 63 Hz kemudian secara berangsur - angsur turun mendekati frekuensi sinkron. Dan pada saat detik ke 40 frekuensi menunjuk 50 Hz ini berarti kondisi sinkron untuk frekuensi sudah tercapai.

5.3 Pengujian Generator dengan Beban

Pada saat kerja paralel Generator - PLN diberi beban berupa motor induksi 3 phase 0,25 Kw sebagai beban induktif dan lampu pijar 220V / 125W sebagai beban resistif, maka hasil pengujian sebagai berikut :

Tabel 5.3
Hasil Pengukuran Generator beban Induktif

T (detik)	V _{P-P} (Volt)	Frekuensi (Hz)	Arus (A)	Cos φ
180	49	51	0,15	0.98

Tabel 5.4
Hasil Pengukuran Generator Beban Resistif

T (detik)	V_{P-P} (Volt)	Frekuensi (Hz)	Arus (A)	Cos ϕ
180	49	51	0,082	1

Dari pengukuran diatas waktu yang diperlukan untuk tercapainya proses sinkronisasi tersebut cukup lama, hal ini disebabkan oleh driver eksitasi atau rangkain pengendali arus eksitasi yang tidak stabil.

BAB VI

PENUTUP

BAB VI

PENUTUP

6.1 Kesimpulan

Dalam pengujian dan pengukuran yang telah dilakukan terhadap fungsi dari alat tersebut, maka dapat diambil kesimpulan sebagai berikut :

- ☑ Pengaturan tegangan generator sinkron dengan menggunakan Transistor MJ15003 sangat tidak stabil, sehingga tagangan generator tidak stabil.
- ☑ Waktu yang diperlukan untuk tercapainya sinkronisasi sangat lama, hal ini disebabkan oleh tercapainya phase yang sama antara generator dan PLN cukup lama.
- ☑ Fuzzy Logic Controller NLX 222 P , merupakan *stand alone controller* yang sangat fleksibel untuk aplikasi pengaturan motor.

6.2 Saran

Untuk pengembangan lebih lanjut alat autosinkron generator - PLN agar dapat digunakan secara luas :

- ☑ Untuk penggunaan transistor sebagai pengendali arus eksitasi agar diperhatikan kestabilan komponen terhadap panas akibat arus yang besar.
- ☑ Untuk proteksi terhadap kerusakan kontroler setelah proses sinkron terjadi perlu ditambahkan, hal ini untuk menghindari kerusakan pada generator.

DAFTAR PUSTAKA

DAFTAR PUSTAKA

Coughlin, Robert F, Frederick, F. Driscoll, OPERATIONAL AMPLIFIER LINEAR INTEGRATED CIRCUITS, Prentice Hall Inc, Englewood Cliffs, New York, 1982.

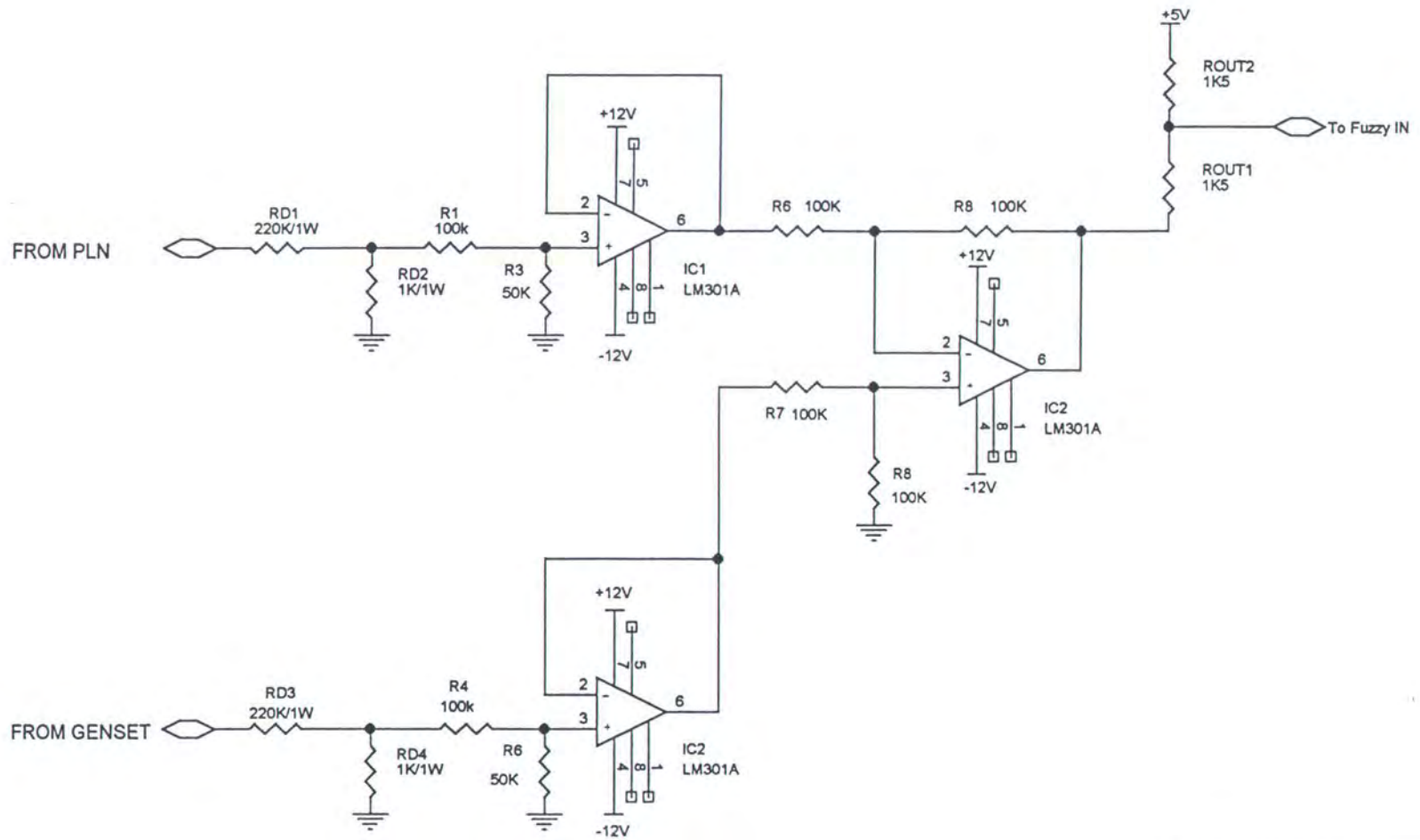
Jun Yan, Michael Ryan, James Power. USING FUZZY LOGIC. Prentice Hall, 1994.

Neuralogic. FUZZY MICROCONTROLLER DEVELOPMENT SYSTEM, American Neuralogic, Inc, 1994.

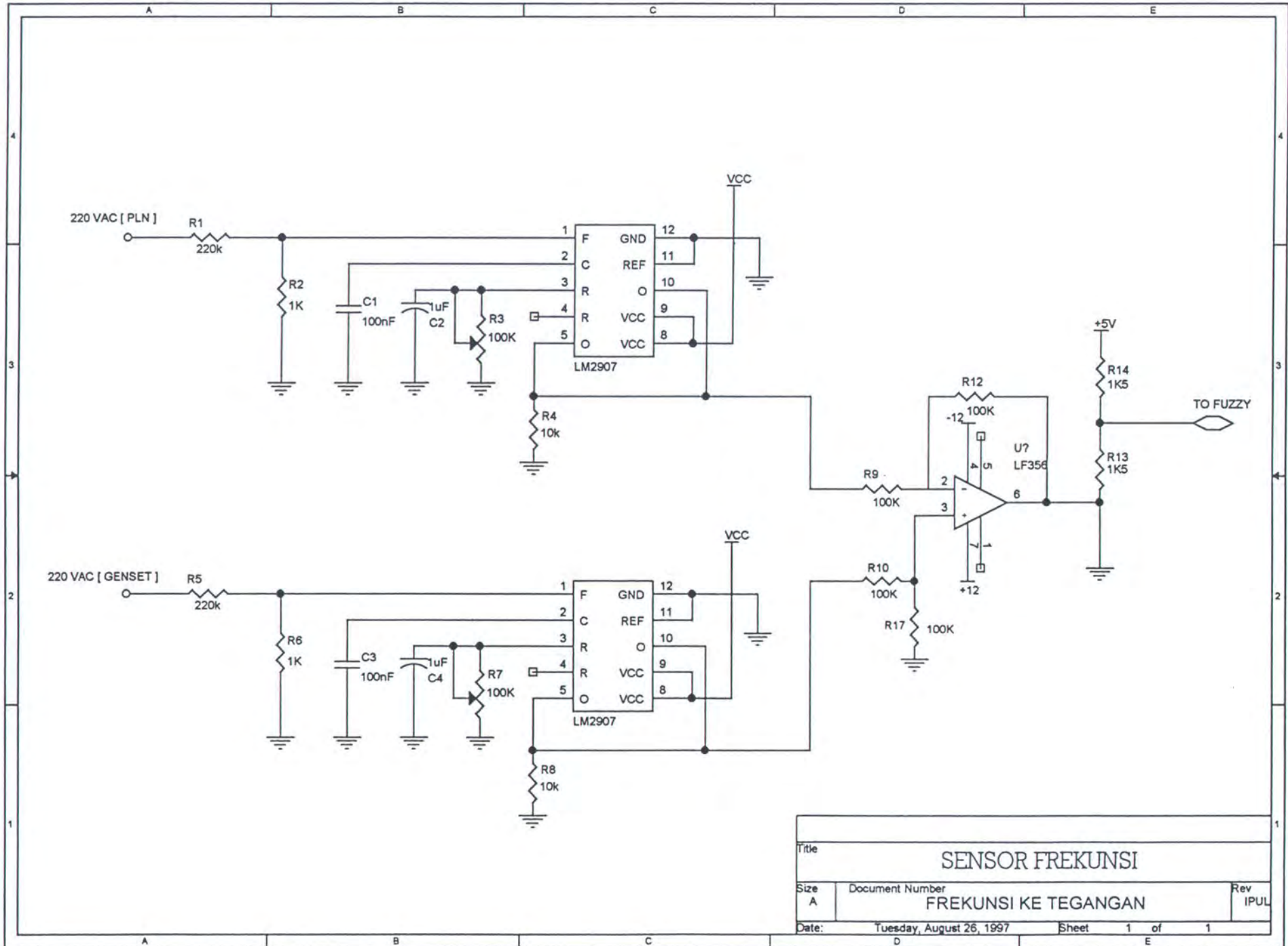
Zuhal, DASAR TENAGA LISTRIK, ITB, 1986

Gupta J.B, ELECTRICAL MACHINES - I, Katson Publishing House, 1980

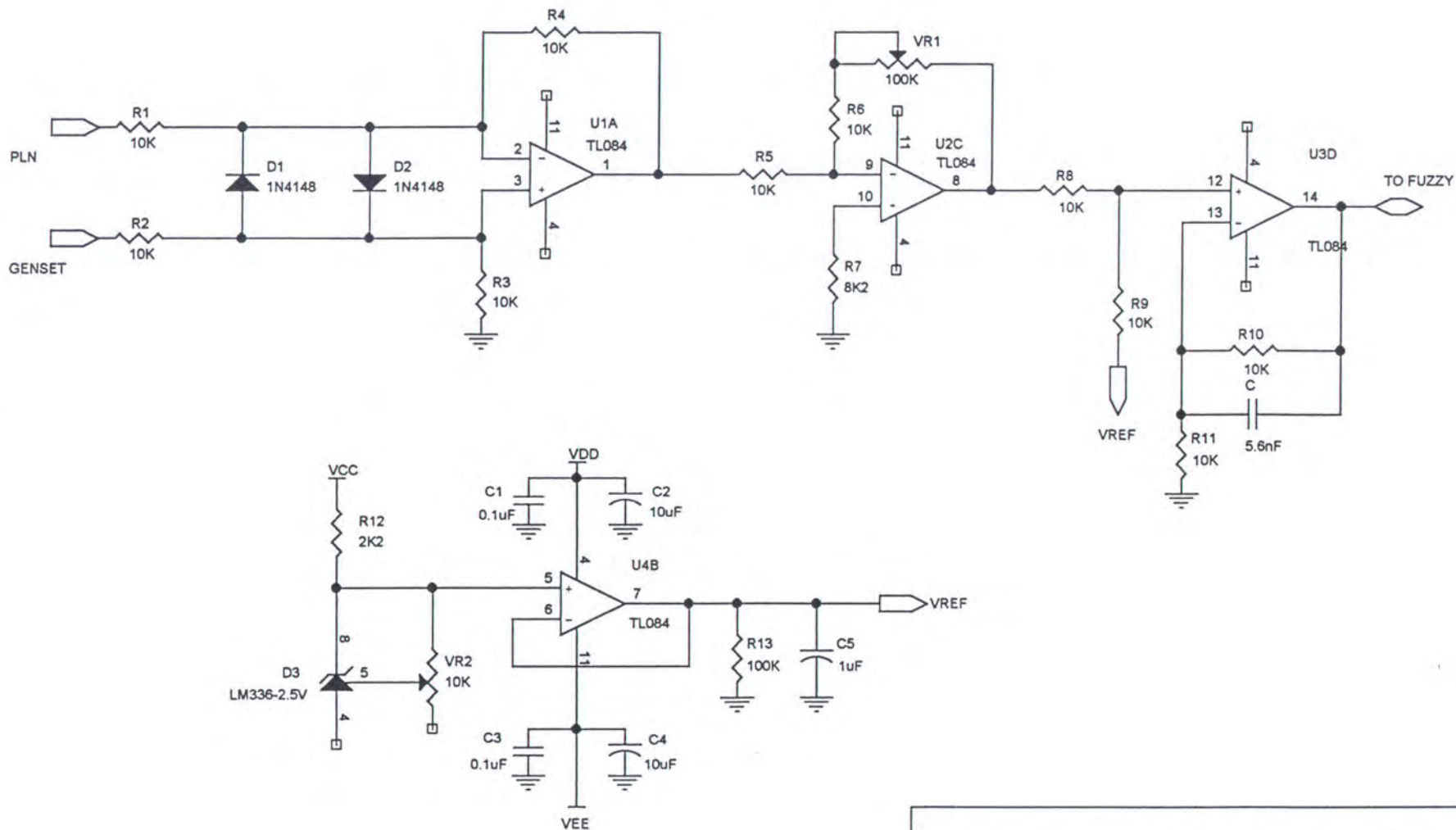
LAMPIRAN



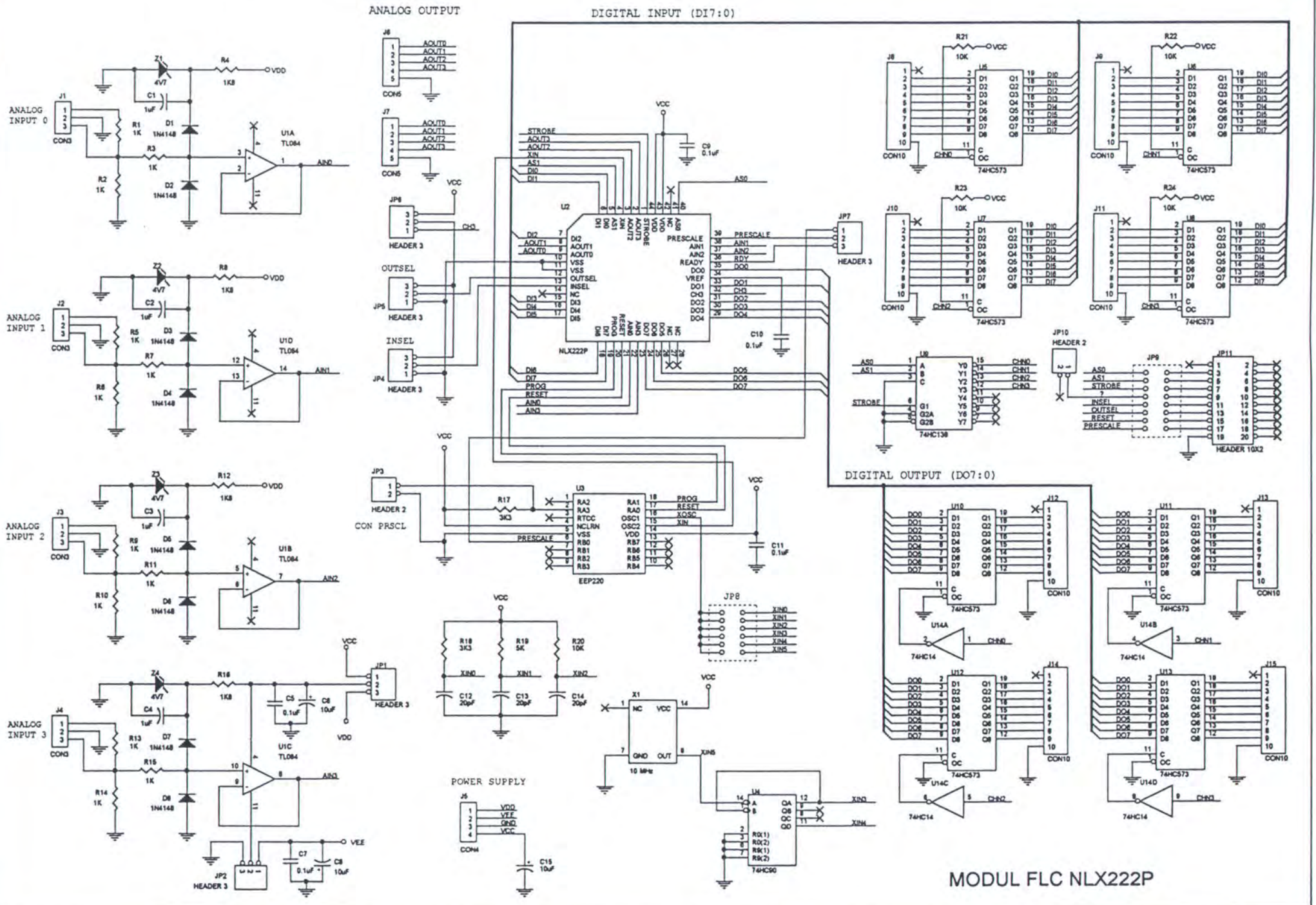
Title		
RANGKAIAN INPUT TEGANGAN		
Size	Document Number	Rev
A		
Date:	Sheet 1 of 1	



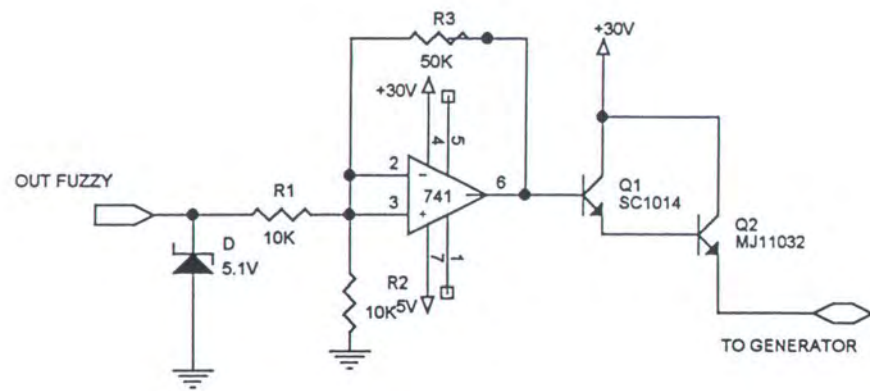
Title		
SENSOR FREKUNSI		
Size	Document Number	Rev
A	FREKUNSI KE TEGANGAN	IPUL
Date:	Tuesday, August 26, 1997	Sheet 1 of 1



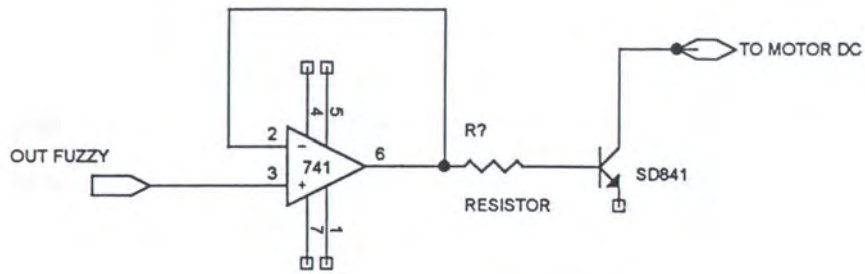
Title		
SENSOR BEDA PHASE		
Size	Document Number	Rev
A	{Doc}	IPUL
Date:	Wednesday, August 27, 1997	Sheet 1 of 1



MODUL FLC NLX222P



Title		
DRIVER EKSITASI		
Size	Document Number	Rev
A		IPUL
Date:	Tuesday, September 02, 1997	Sheet 1 of 1



Title		
DRIVER SPEED		
Size	Document Number	Rev
A		IPUL
Date:	Tuesday, September 02, 1997	Sheet 1 of 1



NLX221, NLX221P NLX222, NLX222P Stand-Alone Fuzzy Logic Controllers Preliminary Data

Features

- Complete, Single-Chip Fuzzy Controller
- Flexible, Self-Adapting Control
- EEPROM or OTP Storage
- Analog and Digital Inputs
- Analog and Digital Outputs
- Six Types of Membership Functions
- 111 Fuzzy Variables
- Up to 50 Rules
- PC-Based Development System
- PLCC Package (NLX222P 44-Pin, NLX221P 28-Pin)

Applications

- Power and Battery Management
- Motor Control
- Heater Control
- Automotive
- Industrial Control

Description

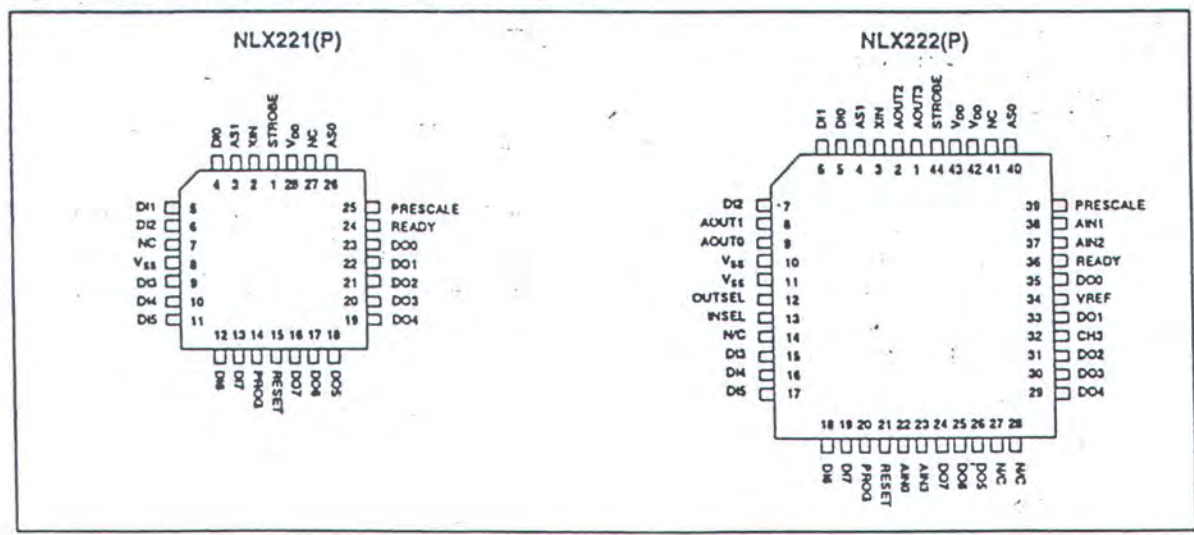
Fuzzy logic is a powerful processing methodology that accommodates imprecise input data and system nonlinearities easily for rapid development of robust control systems.

The methodology uses linguistic descriptions of systems, making it intuitive and simple to use. Fuzzy logic can be used to inexpensively add intelligence to a wide variety of products. Fuzzy logic can improve performance, add features, and increase efficiency.

The NLX221 and NLX222 are inexpensive, high-performance, stand-alone fuzzy logic controllers. The devices perform fuzzy logic calculations directly in hardware. Because they are dedicated controllers, the NLX221 and NLX222 offer superior ease-of-use, performance, features, and robustness in harsh operating environments.

Both devices have separate eight-bit input and output busses. The input bus is multiplexed to sample data over four time slots and may sample up to eight separate sources of data at a time. The NLX222 also has four analog inputs and four analog outputs. In any sampling time period, either analog or digital data can be used as input.

Figure 1. NLX221P and NLX222P Package Pin Assignments



8

Both devices have an internal clock generator allowing them to use a crystal for a clock input. The devices consume very little power during normal operation and have a power-down mode that reduces power by a factor of ten.

The field programmable NLX221P and NLX222P are available for prototype development and limited production. The pin compatible NLX221 and NLX222 use OTP technology for storage and are suitable for volume production.

The memory stores fuzzy membership and rule parameters. The memory organization is flexible and efficiently adapts to the requirements of the application. The devices store 111 fuzzy variables that are organized into rules as required.

The devices support six different types of membership functions to meet the requirements of any application. Membership functions are constant-slope and need only the type, width, and center specified.

The NLX221 and NLX222 offer floating membership functions. The center and width of any membership function can be made to "float" or vary dynamically. Floating membership functions can be used to calculate derivatives, build timers, or adjust to drift in sensors.

Two methods of defuzzification are available, immediate and accumulate. The immediate mode drives an output with a specific value. Accumulate adds to the output's previous value.

Applications information is easily entered using the INSIGHT™ development system running under Windows. Little knowledge of fuzzy logic is needed to use the devices or system.

The NLX221 and NLX221P are available in a 28-pin PLCC package. The NLX222 and NLX222P come in a 44-pin PLCC package. The devices are ideal for a wide range of applications including appliances, motor control, automotive, and industrial systems.

Patents Pending

Pin Description

Inputs

RESET An active-low signal that initializes the device. RESET should remain active for at least eight clock cycles to ensure proper operation. RESET can be driven by a power-up delayed circuit. Asserting RESET causes the NLX221/222 to enter low-power mode.

DI(7:0) Digital input data.

XIN Clock input. May be driven by an external clock or by a crystal whose other lead is connected to ground.

PROG Used for programming the NLX221P/222P. In operation the pin should be connected to ground.

PRESCALE A logic level one puts the device into prescale mode while a zero causes normal operation. The pin can be grounded if prescale mode is never used, or it can be connected to the READY pin for continuous use. The mode can also be invoked during operation by external logic. After RESET is deasserted, the PRESCALE pin must be held to a logic low for at least four clock cycles.

AIN(3:0) (NLX222 only) Analog input data. The data is converted to eight-bit digital internally. Unused inputs should be connected to ground.

INSEL (NLX222 only) Selects incoming data from either the analog or digital input.

OUTSEL (NLX222 only) Selects outgoing data from either the analog or digital outputs.

Outputs

AOUT(3:0) Analog output data. The data is converted from eight-bit digital internally.

DO(7:0) Digital output data.

AS(1:0) Address select. Encoded address select for time multiplexed digital I/O.

STROBE Address strobe. Indicates valid data on AS(1:0) and DO(7:0) and when data must be valid on DI(7:0).

READY After a reset, the pin signals that the device is starting to sample and process data. The pin should be left unconnected or tied to PRESCALE during operation.

CH3 (NLX222 only) A single-bit indicator that Channel three is active. For applications where the lower three inputs or outputs are analog; the most significant input and output use the digital buses when CH3 is connected to INSEL and OUTSEL.

Table 1. Absolute Maximum Ratings $T_A = 25^\circ\text{C}$

Parameter	Min	Max	Units
V_{DD} to GND	-0.5	7.0	V
V_{SS} to GND	0	0	V
Digital Input	0	V_{DD}	V
Analog Input	0	V_{DD}	V
Power Dissipation		100	mW
Storage Temperature	-50	150	$^\circ\text{C}$

Table 2. Analog Conversion Specifications

Parameter	Value	Units
Resolution	1	BIT
Zero Code Error	1±	LSB
Full Scale Error	1±	LSB
Signal-to-Noise Ratio	45	dB min
Slew Rate, Tracking	1.6	V/mS max
Sampling Rate	10 kHz	Per Channel

Table 3. Specifications and Recommended Operating Conditions

Parameter	Min	Norm	Max	Units
V _{DD} Supply Voltage	4.75	5.0	5.25	V
I _{DD} Supply Current				mA
I _{OL} Digital Output Low-Level Current			15	mA
I _{OH} Digital Output High-Level Current			-40	μA
F Clock Frequency	1		10	MHz
V _L Digital Input Low-Level Voltage	0		0.8	V
V _H Digital Input High-Level Voltage	3.5		V _{DD}	V
I _{IL} Digital Input Low-Level Current			-40	μA
I _{IH} Digital Input High-Level Current			1	μA
Z _{IN} Analog Input Impedance	100	150	250	kΩ
V _{IN} Analog Input Voltage Range	0		V _{DD} -0.5	V
V _O Analog Output Voltage Range	V _{SS} +0.5		V _{DD} -0.5	V
I _O Analog Output Current	-5		5	mA
T _W Reset Pulse Width	100			mS
T _{SV} Reset Inactive Before Clock	10			mS
T _A Operating Ambient Temperature	0		70	°C

The NLX221 and NLX222

The devices are dedicated, stand-alone controllers. They perform all calculations in hardware and do not require software. Inputs can be directly connected to sensors or switches. Outputs can be connected to analog or digital devices and used for control functions.

Device Architecture

Diagrams of the devices are shown in Figure 2. The main elements are the Fuzzifier, Defuzzifier, and controller. The Fuzzifier converts input data into fuzzy data. The Fuzzifier, in conjunction with the controller, evaluates fuzzy data through a user-defined set of rules that describe how the system is to be controlled. When the rules have been evaluated, the Defuzzifier modifies the selected output with an action value.

Developing a Fuzzy Logic System

To understand the operation of the devices, you need to understand how to enter a fuzzy logic model and how to perform fuzzy logic calculations. The following sections explain the concepts underlying a fuzzy system.

Membership Functions

Membership functions are used to divide into sections the range over which an input can vary. Membership functions are compared with input data to see where the data falls on them. They have names selected by the designer, such as Hot, Fast, or Tall, that classify data.

A household thermometer can be used to illustrate the concept of membership functions and show how fuzzy logic works like human reasoning. A person asked to divide the range of a thermometer according to comfort might designate temperatures as follows:

- Below 60°F = Cold
- 60°F to 70°F = Cool
- 70°F to 75°F = Moderate
- 75°F to 85°F = Warm
- Above 85°F = Hot

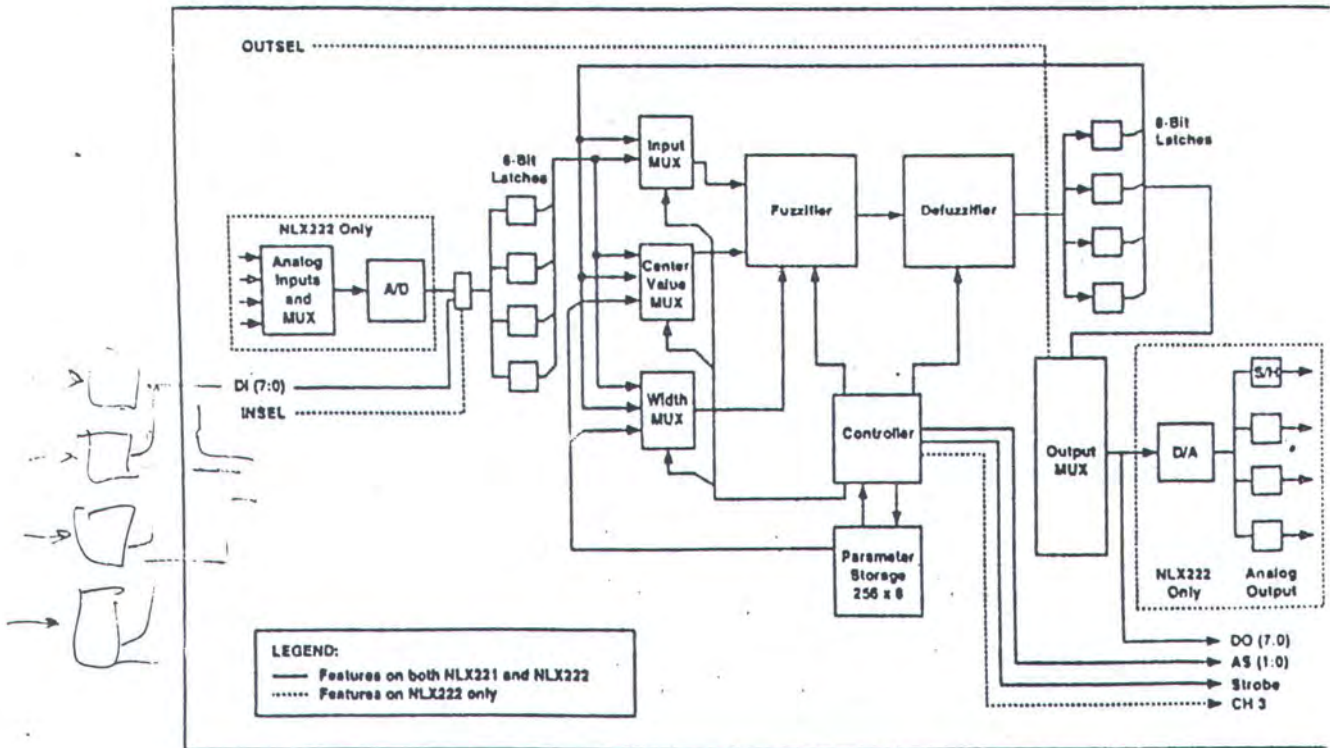
These divisions are an intuitive way for a person to consider temperature because they are based on the senses. A person could describe a room at 62°F as being cool. In fuzzy logic the five divisions are called membership functions and are represented as shown in Figure 3. The membership functions can be separate, as shown, or they can overlap. That allows for data falling in the overlapped area to be a member of both functions. A temperature, for example, may be described as somewhat cool and somewhat cold.

The NLX221 and NLX222 support six different, constant-slope, membership functions as shown in Figure 4. They consist of Left, Symmetrical and Right Inclusive functions and their inverses, Exclusive functions. In an application, they are defined with a type specifying a shape, and with numerical values for the center and width.

Careful selection of membership functions simplifies the description of many models. For example, single right or left inclusive membership functions are used to cover large ranges of values at the ends of the range of input variation. In the thermometer example, Cold would be represented by a left inclusive membership function and Hot by a right inclusive membership function.

Precise control about the desired operating point can be provided by narrow symmetrical inclusive membership functions. An application could be a motor control, which may require such precision. An example of a mixture of different types and widths of membership functions used to monitor the velocity of a motor is given in Figure 5.

Figure 2. NLX221 and NLX222 Block Diagram



Membership functions can be used to process digital data as individual bits or as collections of bits. For example, a single, one-wide symmetrical inclusive membership function can serve to detect the state of an individual bit sensing the position of a switch. Any combination of bits can be detected by a rule that checks all the bits.

Values that are greater than a specified number can be detected by eight right inclusive membership functions as shown in Figure 6.

Membership functions can be overlapped to create new shapes such as trapezoids as shown in Figure 7. The trapezoid is formed by overlaying a left and a right inclusive membership function. Inputs falling into the trapezoid are members of both functions.

Figure 3. Temperature Membership Functions

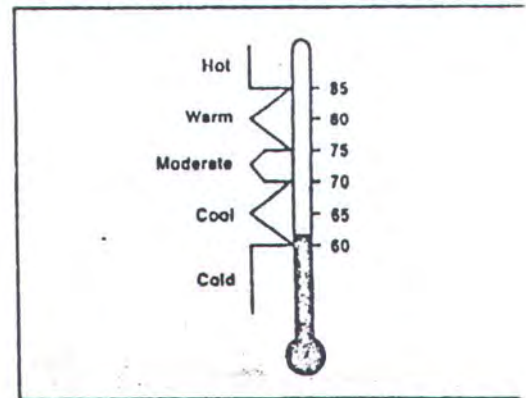


Figure 4. Supported Membership Function Types

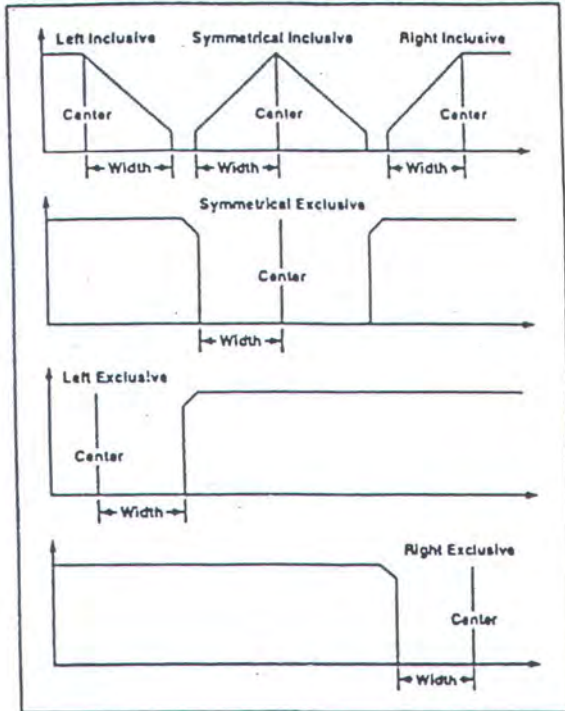


Figure 5. Velocity Membership Functions

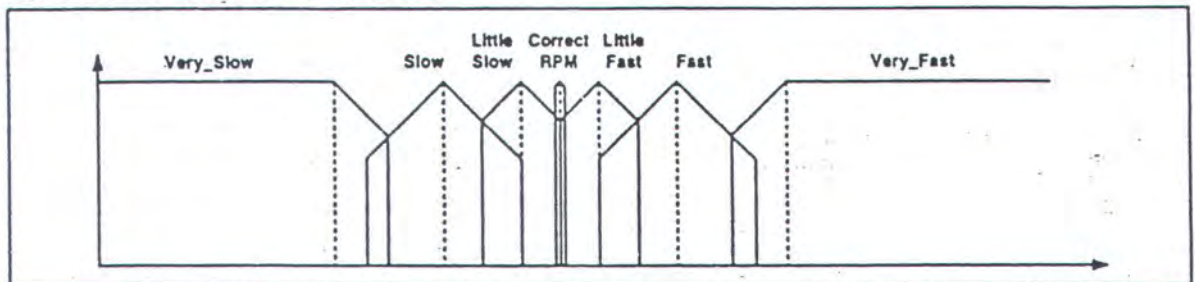


Figure 6. Right Inclusive Membership Functions for Digital Data

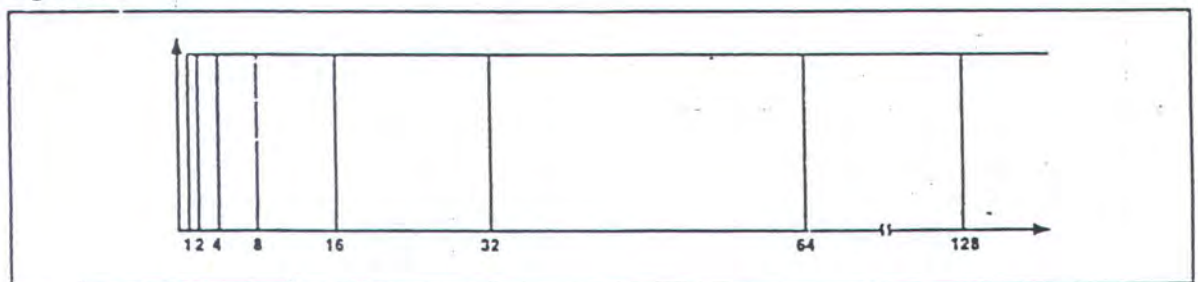
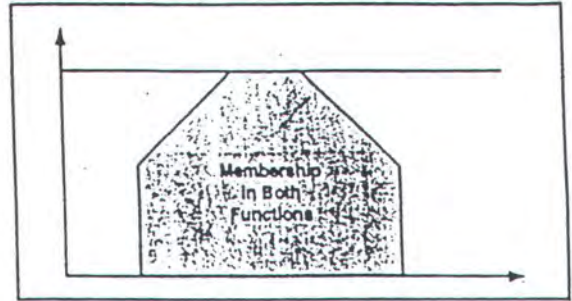


Figure 7. Overlapped Membership Functions



Fuzzy Variables

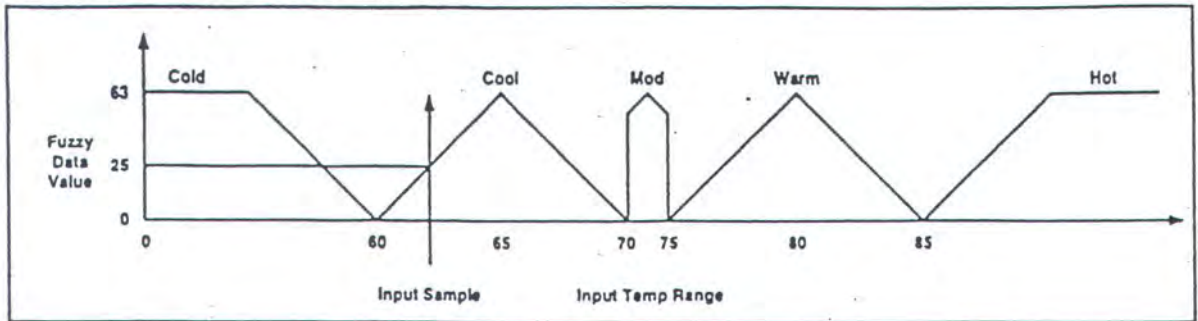
A fuzzy variable is a linguistic expression representing the association of an input value against the membership functions covering an axis. Fuzzy variables reference a membership function and an input variable. An example of a fuzzy variable is as follows:

If Temperature is Cool

In example 'Temperature' refers to an input and 'Cool' to a membership function.

The association is performed by the Fuzzifier. The result is a fuzzy data value that represents the degree to which the input data matched the membership function. Fuzzy data values are numerical and range from 0 to 63 in the devices. Figure 8 illustrates an example of a fuzzy variable evaluation.

Figure 8. Fuzzification of Input Temperature



Rules

A Rule consists of one or more fuzzy variables and an action output value. Rules are used to tell the controller how to respond to changes in input data.

In the examples below, both rules contain two fuzzy variables. Rules are entered into the INSIGHT development system in the following format:

Output -5 If Velocity Is Fast and Acceleration Is Positive
Output +5 If Velocity Is Little_Slow and Acceleration Is Zero

In the first rule the first fuzzy variable is 'Velocity is Fast' and the second fuzzy variable is 'Acceleration is Positive.' The actions '+5' and '-5' could be applied to an output to slow down or speed up a motor. In the examples below, the \pm sign is used to show that outputs may be increased or decreased when using the accumulate mode.

Rule Evaluation

There are several methods for evaluating fuzzy logic rules. The NLX221 and NLX222 evaluate rules using the two-step MAX-of-MINs technique.

In the first step (MIN), all the values for the fuzzy variables in a rule are compared and the lowest value represents the rule. In the second step (MAX), the values for the rules are compared and the rule with the highest value wins.

The way membership functions, fuzzy variables, and rules are defined and organized depends on the requirements of the application. The physical properties of the system to be controlled must be understood before entering the fuzzy model. With that knowledge, however, entering a model is a straightforward process.

Floating Membership Function

A unique feature of the devices is the floating membership function. As shown in Figure 9, floating membership functions have center and width values that vary dynamically. In ordinary membership functions the center and width are fixed values stored in memory. In a floating membership function these values come from any of the inputs or outputs.

Any membership function can be specified as floating during design entry. The floating membership function changes its center or width value as data from a selected input or output changes.

For example, two fuzzy variables with their membership functions described parenthetically could be defined conventionally as follows:

IN1 is small (0, 25, Symmetrical inclusive)
IN2 is small (0, 25, Symmetrical inclusive)

where the first number, zero, refers to the center and the second, 25, to the width of the membership function.

The two variables can be combined into a rule as in:

Output ± 1 If IN1 is small and IN2 is small

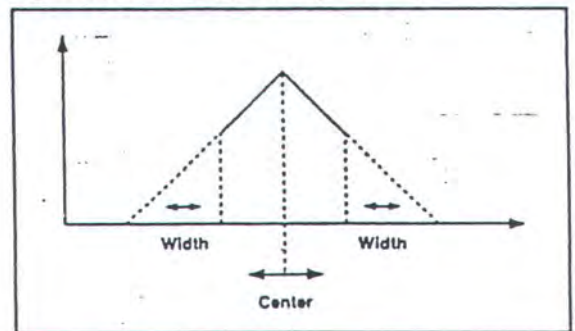
where the fuzzy variable 'IN1 is small' compares input IN1 against the conventional membership function 'small.'

Floating membership functions make the same description more concisely in the following fuzzy variable and rule:

IN1 is small_difference (IN2, 0, Symmetrical Exclusive)
Output ± 1 If IN1 is small_difference

In the fuzzy variable, the center of the membership function small_difference is defined by the value of IN2 stored in the input's latch.

Figure 9. Floating Membership Function



uzzification, an input is subtracted from the center of a membership function and the absolute value of the result is used to measure how closely it matches the center value. The device Fuzzifies a membership function with a float. If the center, it subtracts one input from another.

Using floating membership functions allow the use of a fuzzy variable that directly measures the difference between two inputs. This technique can be used, as in the example, to calibrate a sensor over time.

A sensor's quiescent value is compared to a set voltage. Calibration rules check the degree of mismatch and store a correction value in an output latch. If the inputs are in calibration, the outputs will match and the correction value is zero. Large mismatches will store large corrections.

The correction is used to adjust the floating center of a membership function in rules that process sensed data.

Using floating membership functions can be combined with a floating action output value to obtain the derivative of an input. A rule can reference an input as a floating action value and have it be passed directly to an output latch.

Using the next sample of the input, the output latch value is the membership function center value, which has the effect of subtracting the previous input value from the current one. The difference, divided by the sampling interval, is the derivative value that can be referenced in a rule.

An example of the use of an input/action value would be in controlling the acceleration of a motor. A rule that stores an input value into an output latch could be written as follows:

```
VALUE_T0 = IN1 IF IN1 IS MUST_WIN (0, 0, Right Inclusive)
```

This rule references IN1 as an action value. The membership function MUST_WIN is a Right Inclusive type that begins at 0, so that, regardless of the value of IN1, the rule must win the value of IN1 stored in the output latch.

A second rule calculates the derivative and adjusts the output that drives the motor.

```
ACCEL ± IF IN1 IS VALUE_T1 (VALUE_T0, 25, Symmetrical Inclusive)
```

This rule determines whether the input's value at T1 is within a range of its value at T0. In an actual application, there would be other membership functions to determine the polarity of the derivative and other rules to cover larger adjustments to larger variations.

As in the above examples of floating membership functions are straightforward. In an actual application, floating membership functions can be used extensively to save memory because they use fewer fuzzy variables and rules to detect differences between inputs than conventional functions do.

Device Operation

Processing data involves several steps. First, sampled data is stored in an input latch. Digital data is latched directly from inputs. In the NLX222 analog data must first be converted to digital before being latched. Next, the Fuzzifier compares the contents of the input latches with the fuzzy variables to find a value for the fuzzy variable. The Fuzzifier also performs the MAX-of-MIN calculation to determine the winning rule. Finally, the Defuzzifier determines the winning rule's action value and latches it for conversion to an analog output or internal feedback.

Fuzzifier

The Fuzzifier compares latched input data with membership functions to calculate a fuzzy variable value. When the MIN calculation has been performed on all the fuzzy variables in a rule, the value representing the rule is stored. When the MAX calculation has been performed on all the rules referencing an output, the winning rule's action value is passed to the Defuzzifier.

Updating Output Latches

Rules are evaluated in the order they are entered. Any rule can reference any output. Outputs can be referenced repeatedly in a rule set.

When a rule or group of rules affecting an output has been evaluated and the next rule entered references another output, the compiler automatically inserts the code for the Last Rule causing the output latch to be updated with the action value of the winning rule. Latched data is available immediately as feedback.

If, after processing rules that affect other outputs, the controller encounters another rule or group of rules referencing the previous output, then it will update the output latch again. An output latch may be updated as many times during a processing cycle as there are separate groups of rules referencing it.

As mentioned previously, input sampling is continuous. Output latch values are also updated continuously. During the course of a processing cycle, a fuzzy variable may use a data sample from the previous sample cycle or from the current cycle depending on where the input sampling cycle is relative to the processing cycle. Should more than one group of rules reference the same input and output, then the output value may change more than once during a processing cycle based on different input data.

Defuzzifier

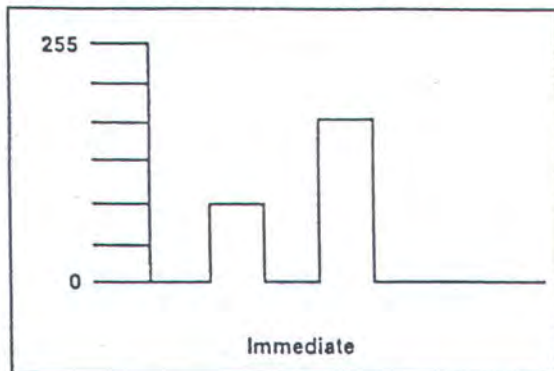
The winning rule's action value and mode data are passed to the Defuzzifier block. Digital data from the Defuzzifier is latched to drive the outputs or looped back internally. In the NLX222, both analog and digital outputs are available.

If all the rules in a group referencing an output evaluate to zero, then the output will not change its value. If more than one rule evaluates to the same highest nonzero value, then the first of those rules entered will win and its action will determine the output.

Defuzzification Methods

Defuzzification causes the action value of the winning rule to drive an output. The device supports two methods of defuzzification, Immediate and Accumulate. The two modes are depicted graphically in Figures 10 and 11.

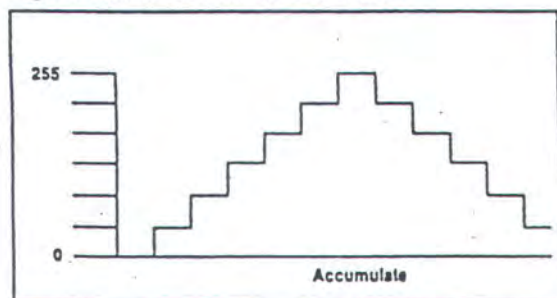
Figure 10. Immediate Defuzzification



Immediate Mode The Immediate mode functions like a lookup table, where the action value assigned to the winning rule during entry is applied to an output.

Immediate defuzzification is useful when the output value must be absolute.

Figure 11. Accumulate Defuzzification



Accumulate Mode The Accumulate mode increments or decrements the existing output by the action value for the winning rule. The output is a function of the current action and the previous output. Accumulate defuzzification can be used for subtle changes to outputs when the system under control is near a desired operating point. It is also useful for timing functions.

Memory Organization

The devices contain a 256-byte OTP memory for applications parameter storage. The last 32 bytes store fixed membership function Center and Width values. The remaining 224 bytes are organized as one or more rules with one or more fuzzy variables per rule.

Each rule requires two bytes, plus an additional two bytes for each fuzzy variable in that rule. A rule containing five fuzzy variables, for example, would use 12 bytes.

The memory is organized into three sections, defined as Rule/Fuzzy Variable storage, Center storage, and Width storage. Memory organization is illustrated in Table 4.

Table 4. Memory Organization

Dec Address	Hex Address	Function
0	00	Rules
↔	↔	↔
223	DF	Rules
224	E0	Centers
↔	↔	↔
239	EF	Centers
240	F0	Widths
↔	↔	↔
255	FF	Widths

Rule and Fuzzy Variable Storage

Rules are organized as groups of one or more fuzzy variables. Each fuzzy variable is made up of two bytes as described in Tables 4 and 5. The first byte is stored at even addresses and the second at odd addresses.

The bytes are divided into fields that control how data is processed. The three least significant bits of the even byte define either the membership function type or whether the previous fuzzy variable was the last of the rule or the last fuzzy variable of the last rule referencing the output.

When the least significant field selects a membership function type, the five most significant bits select the input source for the fuzzy variable. The five-bit field is subdivided into a three-bit field that selects the input source from one of the four input pins or output latches. The remaining two most significant bits define whether the center and width of the membership function are floating or fixed.

Table 5. Command Byte (Even Addresses)

7	6	5	4	3	2	1	0
WF	CF	I/O CONT	I/O SELECT		TYPE 2-7		
AF	MODE				TYPE 1		
AF	MODE		OUTPUT SELECT		TYPE 0		

Key:

Type	2 1 0	
	000	Last Term of Last Rule of given output
	001	Last Term of Current Rule
	010	MF, Symmetrical, Inclusive
	011	MF, Symmetrical, Exclusive
	100	MF, Left, Inclusive
	101	MF, Left, Exclusive
	110	MF, Right, Inclusive
	111	MF, Right, Exclusive
I/O Select	4 3	
	00	I/O Port 0 as Input
	01	I/O Port 1 as Input
	10	I/O Port 2 as Input
	11	I/O Port 3 as Input
I/O Control	5	
	0	Select from Inputs
	1	Select from Outputs
Mode	6	
	0	Immediate, Output equals ACTION
	1	Accumulate, Output equals current output plus two's complement action (-128 to +127)
AF	7	
	0	Select Action from Select Byte (fixed)
	1	Select Action from I/O via Select Byte (float)
Output Select	4 3	
	00	ACTION from current RULE set to Output 0
	01	ACTION from current RULE set to Output 1
	10	ACTION from current RULE set to Output 2
	11	ACTION from current RULE set to Output 3
CF	6	
	0	Select Center from Memory via Select Byte (fixed)
	1	Select Center from I/O via Select Byte (float)
WF	7	
	0	Select Width from Memory via Select Byte (fixed)
	1	Select Width from I/O via Select Byte (float)

Table 6. Select Byte (Odd Addresses)

7	6	5	4	3	2	1	0
CENTER SELECT				WIDTH SELECT			
	I/O CONT	I/O SELECT CENTER		I/O CONT	I/O SELECT WIDTH		
ACTION							
				I/O CONT	I/O SELECT ACTION		

Key:

Width Select	(3:0)	Used as Address Index (E0-EF) for Fixed 6-bit WIDTH Value when Type = 2-7 and WF = 0	→ E0 - FF
Center Select	(7:4)	Used as Address Index (F0-FF) for Fixed 8-bit CENTER Value when Type = 2-7 and CF = 0	→ E0 - EF
I/O Select Width	10		
	00	I/O Port 0 as Width (Type = 2-7 and WF = 1)	
	01	I/O Port 1 as Width (Type = 2-7 and WF = 1)	
	10	I/O Port 2 as Width (Type = 2-7 and WF = 1)	
	11	I/O Port 3 as Width (Type = 2-7 and WF = 1)	
I/O Control	2		
	0	Select from Inputs (Type = 2-7 and WF = 1)	
	1	Select from Outputs (Type = 2-7 and WF = 1)	
I/O Select Center	54		
	00	I/O Port 0 as Input (Type = 2-7 and CF = 1)	
	01	I/O Port 1 as Input (Type = 2-7 and CF = 1)	
	10	I/O Port 2 as Input (Type = 2-7 and CF = 1)	
	11	I/O Port 3 as Input (Type = 2-7 and CF = 1)	
I/O Control	6		
	0	Select from Inputs (Type = 2-7 and CF = 1)	
	1	Select from Outputs (Type = 2-7 and CF = 1)	
ACTION	7-0	8-Bit Action value to be applied to an output due to a winning Last Term of a Rule (TYPE = 1) or Last Term of Last Rule of a given Output (Type = 0), and AF = 0 (Fixed).	
I/O Select Action	10		
	00	I/O Port 0 as Action (Type = 1-0 and AF = 1)	
	01	I/O Port 1 as Action (Type = 1-0 and AF = 1)	
	10	I/O Port 2 as Action (Type = 1-0 and AF = 1)	
	11	I/O Port 3 as Action (Type = 1-0 and AF = 1)	
I/O Control	2		
	0	Select from Inputs (Type = 1-0 and AF = 1)	
	1	Select from Outputs (Type = 1-0 and AF = 1)	

The Type code Last Fuzzy Variable (001) signals that the last fuzzy variable of the rule has been processed. When this occurs, only the two most significant bits (MSB) of the five-bit field are used. The MSB selects whether the action value comes from a fixed memory location or from an I/O latch. The next MSB specifies the output mode, immediate or accumulate.

The code (000) indicates Last Fuzzy Variable of Last Rule. The two most significant bits are used as described in the paragraph above. In addition, the two bits above the Type Select field are used to select the output.

The second byte always occurs on an odd address, and contains the Center and Width address index fields if the previous byte specified a membership function type and fixed center and width values. If either the center or the width were specified as floating, then their respective nibble in the odd byte is used to select the input or output.

When the first byte's Type is Last Fuzzy Variable or Last Fuzzy Variable of Last Rule and the action is fixed, the second byte contains the action value. If action is floating, then the odd byte selects the input or output that provides the action value.

Timing

Figure 12 illustrates I/O timing for the devices. The three architectural blocks that impact timing include the multiplexed input sampling, the fuzzy controller, and the multiplexed output D/A converter.

Processing speed is a function of the clock rate and the number of clocks (1024) required to complete data sampling and processing cycles. The clock maximum rate is 10 MHz and the minimum is 1 MHz.

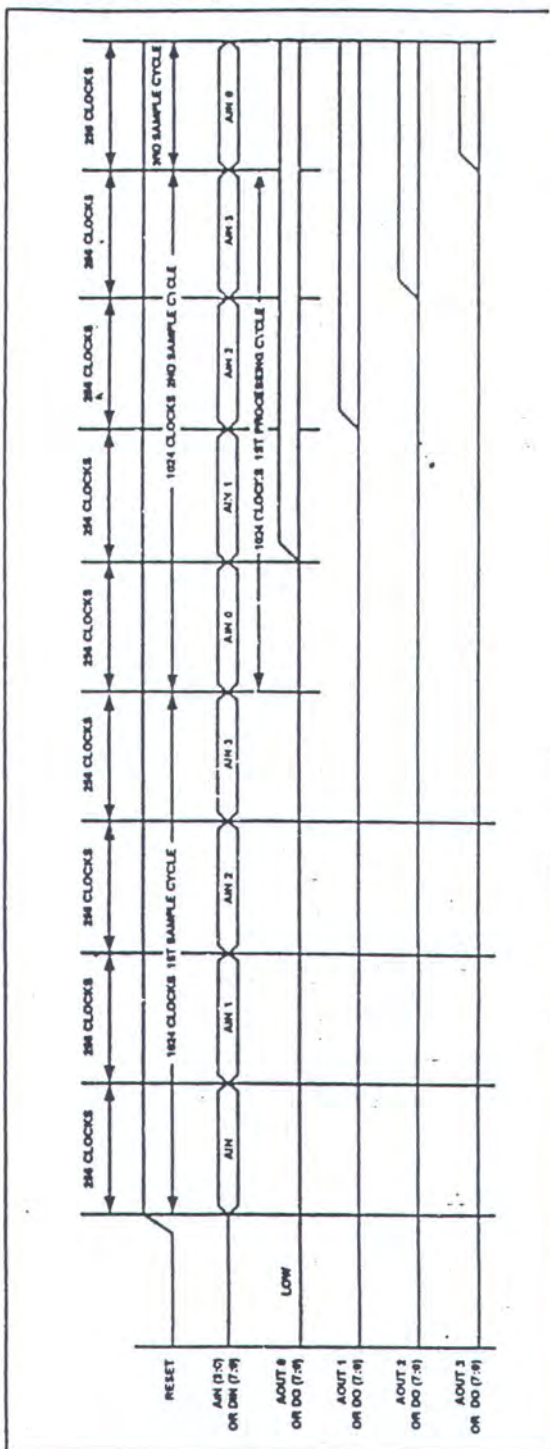
Operating Timing

Reset When the RESET pin is active all the latches are cleared, the digital outputs are logic low, and the NLX222 analog outputs hold at the level they were at prior to the assertion of reset. If RESET is active for one hundred clocks or more, the analog inputs will be zero when sampling resumes. If RESET is active for less than one hundred clocks, there may be some residual of the last sampled data still present on the analog inputs when sampling resumes. When RESET is deactivated, the device begins sampling inputs during the first 1024 clock cycle.

I/O Selection Code Input sampling and output updating are time division multiplexed. The AS (1:0) bus specifies the source and destination of data according to the following code:

I/O	AS1	AS0
0	0	0
1	0	1
2	1	0
3	1	1

Figure 12. I/O Timing

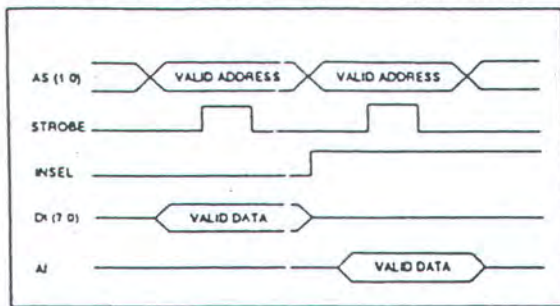


Digital Input Data Timing Timing for sampling digital input data is shown in Figure 13. The rising edge of STROBE shows when data must be valid for sampling the input addressed by the AS bus.

Digital Output Data Timing Timing for sampling digital output data is shown in Figure 14. The falling edge of STROBE indicates when output data is valid. The STROBE can be used to latch output data in an external device selected by the AS bus.

NLX222 I/O Data Source Selection and Conversion The NLX222 allows for any input channel to be either analog or digital data. Output data is always available as analog and can also appear digitally. The INSEL pin selects whether the source of data for an input sample is analog or digital. Timing for when INSEL must be asserted (high for analog, low for digital) is based on when the STROBE signal is active as shown in Figure 13.

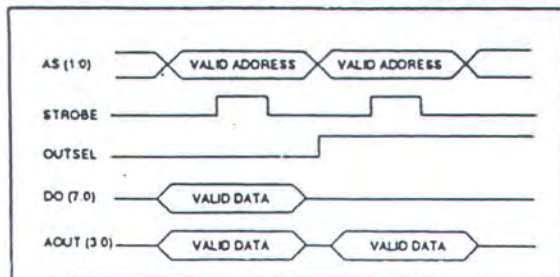
Figure 13. Time Division Multiplexed Input Timing



Input analog values are converted to digital data and latched internally in successive periods of 256 clocks each. A total of 1024 clock cycles are required to convert all four inputs after which the conversion process repeats. At the maximum clock, the sampling rate for each input is 10 KHz, or 100 microseconds.

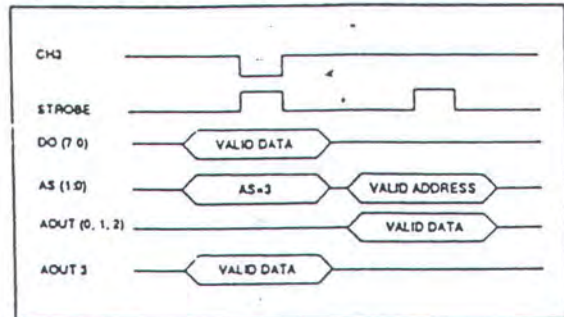
Output data always appears on the analog outputs. The OUTSEL pin selects whether the source of data for an output is analog only or also digital as shown in Figure 14. If the OUTSEL pin is low, the data is also latched internally and passed to the DO bus. Timing for when OUTSEL must be asserted (low for both, high for analog only) is based on when the STROBE signal is active.

Figure 14. Time Division Multiplexed Output Timing



NLX222 Fixed Mixed Signal Operation The CH3 signal alone can be used as an alternative to the AS bus signals for applications requiring three analog I/O and one digital I/O channel. The fixed mode operation saves external hardware because it doesn't require address decoding. It can be connected to OUTSEL to control the output source or to INSEL to select analog or digital inputs. Timing is shown in Figure 15.

Figure 15. Output Timing Using CH3 Option



Controller Timing

The first 1024 clock processing cycle begins after the first input conversion cycle has completed. Processing cycles consist of 1024 clock cycles regardless of the number of fuzzy variables and rules used.

Fuzzy variable and rule evaluations require four clocks each. For example, a rule with two fuzzy variables would require 12 clocks to process. During a processing cycle either a fuzzy variable or rule is being processed each four-clock period, except for a 64-clock latency period at the end of the processing cycle.

Internal Loopback Delay

When data in the output latch is internally looped back as inputs, they lag the analog inputs by the 1024 clocks of the initial sampling cycle. After that, as the output latches are updated during processing the data feedback is used as inputs.

Output Timing

Outputs are updated on successive 256-byte boundaries after processing begins as shown in Figure 15. Each output pin is updated once every 1024 clocks. Output update timing is largely invariant.

Output latches are updated immediately after a relevant rule evaluation is complete.



Prescaled Operation

The device contains a loadable, eight-bit prescale counter that allows it to be inactive for periods of time. The feature is used to vary the rates of sampling and processing. The last location in the memory, which normally stores fixed membership function width data, may instead store a value to be loaded into the counter. The PRESCALE pin selects normal or prescaled operation.

In prescale mode, the controller is inactive for periods of 1024 clocks after which the counter is incremented. When the counter rolls over, the controller is activated for a single 1024 clock period to perform fuzzy computations and the counter is loaded again. Outputs remain unchanged during periods of inactivity.

You set the scaling by entering the complement of the number of 1024 clock intervals you wish between sampling and pro-

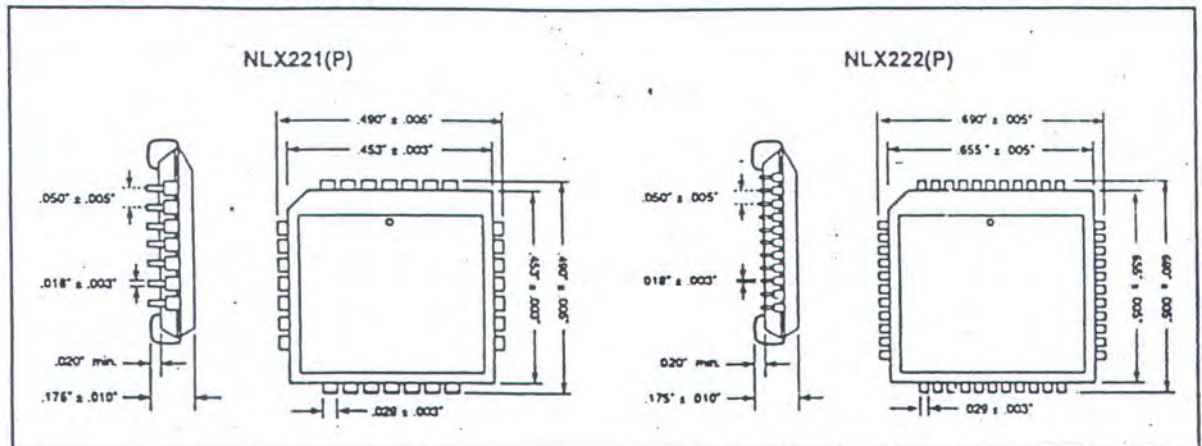
cessing cycles. For example, you specify sampling separated by two intervals by entering FD. Prescale intervals are entered during compilation of the design file.

The pin can be tied low when not used or tied to the READY pin for continuous prescale operation. External logic can also be used to operate the pin allowing the prescale function to be asserted or not during different periods of operation.

Inactive Mode

Power consumption can be reduced from that of the operating mode to standby mode by holding the clock pin high. Stopping the clock suspends processing and leaves digital outputs at their last setting. Analog outputs will leak to zero over time. Processing continues when the clock resumes. While the clock is stopped it should be held at logic level one.

Figure 16. Package Mechanical Details



NeuraLogix reserves the right to make changes in this document without notice.

RIWAYAT HIDUP

Penulis lahir di Surabaya, 17 Nopember 1968 dengan nama SYAIFUL SYAHRI terlahir sebagai anak ke lima dari lima bersaudara, dari Bapak M.ANAFIE dan Ibu SALAMAH..Pendidikan formal yang telah ditempuh yaitu: Sekolah Dasar Negeri Waru I tahun 1976 - 1982, Sekolah Menengah Pertama Negeri Waru I tahun 1982 - 1985, Sekolah Menengah Atas Negeri Taman tahun 1985 - 1988, Politeknik Universitas Brawijaya Malang Jurusan Teknik Listrik tahun 1988 - 1991, Institut Teknologi Sepuluh Nopember Surabaya tahun 1994 - 1997.

Penulis pernah kerja sebagai pegawai di PT. WIJAYA KARYA tahun 1992 - 1994.