

# Peningkatan Performa Jaring Distribusi Radial Tiga Fasa Tidak Seimbang dan Terdistorsi Harmonisa Melalui Penempatan Optimum Kapasitor Menggunakan DSA

Happy Aprillia<sup>1,2\*</sup>, Jai Govind Singh<sup>2</sup>, Ontoseno Penangsang<sup>1</sup>, Adi Soeprijanto<sup>1</sup>

Institut Teknologi Sepuluh Nopember, Surabaya, Indonesia<sup>1\*</sup>  
heprillia@gmail.com  
Asian Institute of Technology, Pathumthani, Thailand<sup>2</sup>

## Abstrak

Jaring Distribusi Radial adalah jaring yang paling banyak digunakan untuk distribusi listrik karena arsitektur yang sederhana dan biaya investasi yang rendah. Pesatnya pertumbuhan pelanggan mengakibatkan jaring distribusi menjadi tidak seimbang dan terdistorsi harmonisa. Hal-hal ini menyebabkan jaring distribusi mengalami rugi-rugi daya yang besar. Rugi-rugi daya dapat diatasi dengan pemasangan kompensator daya reaktif, namun, kompensator daya reaktif ini harus dipasang secara benar untuk menghindari peningkatan harmonisa melebihi standar IEEE 519-1992. Oleh karena itu, pada makalah ini diusulkan *Direct Search Algorithm* (DSA) untuk menyelesaikan penempatan kapasitor pada jaring distribusi tidak seimbang dan terdistorsi harmonisa. *Loss Sensitivity Factor* (LSF) digunakan untuk menentukan calon lokasi dengan pengurangan kerugian daya maksimum. Algoritma yang diusulkan telah diuji pada sistem uji IEEE jaring distribusi radial 13 bus. Perbandingan kinerja DSA dilakukan melalui pencarian penurunan rugi-rugi daya maksimum untuk tiga kasus yaitu tanpa penempatan kapasitor, tanpa batasan THD dan dengan batasan THD. Hasil penelitian menunjukkan bahwa strategi yang diusulkan pada kasus ketiga memberikan penghematan lebih besar dari kasus-kasus lain.

Kata kunci: penempatan kapasitor, *harmonic power flow*, *distribution power flow*, *direct search algorithm*

## 1. Pendahuluan

Jaring distribusi merupakan komponen vital dalam sistem tenaga listrik karena memiliki bentuk yang sederhana dan juga biaya investasi yang murah. Terlepas dari kelebihan yang dimiliki, jaring distribusi ini sangat rentan terhadap penyebaran harmonisa. Peningkatan penggunaan komponen *power electronic* oleh pelanggan menyebabkan penambahan harmonisa pada sistem. Harmonisa yang timbul dapat menyebabkan penurunan efisiensi komponen sistem tenaga listrik, *overheating* pada peralatan, tekanan pada insulasi peralatan, dan gangguan pada jaring komunikasi. Efek terburuk dari harmonisa yang melebihi standar IEEE 519-1992 adalah kerusakan permanen pada peralatan listrik. Beberapa permasalahan yaitu rugi-rugi saluran dan kondisi jaring yang tidak seimbang akibat penambahan jumlah pelanggan. Rugi-rugi saluran tersebut dapat diatasi dengan pemasangan kompensator daya reaktif, namun lokasi dan kapasitas kompensator daya reaktif yang tidak tepat dapat menimbulkan resonansi dan menyumbangkan harmonisa yang sangat besar pada sistem. Dengan tinjauan tersebut, diperlukan algoritma yang efektif dalam pencarian lokasi dan kapasitas kompensator daya reaktif pada jaring distribusi tiga-fasa tidak seimbang dengan pengaruh distorsi harmonisa

yang dapat diamati melalui *Total Harmonic Distortion* (THD) pada tiap bus.

*Harmonic powerflow* telah lama menjadi perhatian. Penelitian aliran daya harmonisa ini telah dilakukan pada tahun 1990 dengan metode *Fast Decoupled* (Elamin, I.M., 1990), namun *power flow* tersebut diterapkan untuk sistem loop, bukan sistem radial. Analisis aliran daya pada jaring radial tiga fasa telah lama dikembangkan. Metode *Forward Backward* (FB) tidak memerlukan matriks *Jacobian* dan dapat mengakomodir rasio R/X yang tinggi (Teng, J.H., 2000; Ulinuha, *et al*, 2007). Penelitian ini telah menambahkan pertimbangan peletakan kompensator daya reaktif 3-Fasa dan efek harmonisa yang ditimbulkan, namun metode FB memerlukan waktu yang panjang untuk menghitung penggantian proses *forward/backward*. Untuk mengatasi permasalahan tersebut, dikembangkan penelitian mengenai metode perhitungan aliran daya radial kondisi tidak seimbang menggunakan pendekatan topologi jaring yang hanya memerlukan matrik *Bus-Injection to Branch-Current* (BIBC) dan matrik *Branch-Current to Bus-Voltage* (BCBV). Matrik BIBC digunakan untuk mengetahui perubahan injeksi arus bus dan arus cabang sedangkan BCBV digunakan untuk

mengetahui perubahan injeksi arus cabang dan tegangan bus (Teng, J.H., 2003). Walaupun demikian, penelitian ini tidak menambahkan pertimbangan pemasangan kompensator daya reaktif dan distorsi harmonisa.

Beberapa strategi optimasi telah dilakukan dalam masalah penempatan kapasitor. Particle Swarm Optimization (PSO) telah dilakukan untuk menentukan lokasi dan kapasitas kompensator daya reaktif (Eajal, *et al*, 2010). Penelitian ini mengiutsertakan pertimbangan distorsi harmonik dalam algoritma perhitungan. Penelitian ini juga berhasil mengurangi tingkat distorsi harmonik melalui penempatan kompensator daya reaktif dalam sistem. Karena penggunaan PSO sebagai alat optimasi, penelitian ini menggunakan inialisasi acak tanpa faktor sensitivitas untuk mengidentifikasi hasil terbaik. Kinerja lain dari PSO dalam alokasi kapasitor telah dilakukan oleh (Singh dan Rao, 2012) yang didasarkan pada faktor sensitivitas dinamis untuk identifikasi lokasi pertama. Analisis sensitivitas menunjukkan tempat yang potensial dengan kerugian yang tinggi. Maka iterasi selanjutnya akan dilanjutkan dengan PSO untuk memberikan ukuran awal acak untuk lokasi berikut. Penelitian ini memiliki kinerja yang signifikan karena dapat menentukan baik kapasitor tetap atau switch kapasitor. Pendekatan Berbasis Artificial Bee Colony juga telah dilakukan untuk memaksimalkan reduksi rugi-rugi daya aktif dalam penempatan kapasitor. Referensi (El-Fergany dan Abdelaziz, 2014) menggunakan loss sensitivity factor (LSF) dan komponen peningkatan stabilitas sistem. Fokus penelitian ini adalah untuk mendapatkan reduksi rugi-rugi daya maksimum dalam batasan stabilitas tegangan sistem. Dalam penelitian ini, LSF tidak memberikan hasil yang terbaik untuk mengidentifikasi calon bus. Kinerja hasil sensitivitas beban berubah-ubah, karena itu indeks ketidakstabilan tegangan dimasukkan dalam analisis. Penelitian lain dari teknik optimasi untuk menentukan lokasi dan kapasitas kompensator daya reaktif telah dilakukan dengan menggunakan *Direct Search Algorithm* (DSA) (Raju, *et al*, 2012). DSA terbukti lebih baik untuk meminimalkan kerugian daya bila dibandingkan dengan PSO. Penelitian ini membuktikan bahwa algoritma DSA memiliki kinerja yang lebih cepat dan ketahanan yang tinggi pada sistem skala besar dari PSO, tetapi tidak ada pertimbangan distorsi harmonik dalam penelitian ini.

Oleh karena itu, makalah ini mengusulkan strategi DSA untuk mendapatkan penempatan kompensator daya reaktif dan ukuran kapasitor yang optimal dalam jaring distribusi tiga fase

tidak seimbang yang terdistorsi oleh harmonisa. Dengan kekokohan DSA dieksplorasi dalam (Raju, *et al*, 2012), strategi alokasi akan dilakukan dengan menggunakan dengan bantuan LSF. Strategi DSA pada penempatan kapasitor ini diterapkan untuk mencapai reduksi rugi-rugi daya maksimum, menjaga profil tegangan dan menjaga tingkat THD dalam batasan yang sesuai.

## 2. Perumusan Masalah

### 2.1 Fungsi Tujuan

Fungsi tujuan menjabarkan tentang hubungan biaya rugi-rugi daya dan biaya pemasangan sejumlah kapasitor. Rugi-rugi daya yang digunakan telah memperhitungkan komponen harmonik.

$$F = K_p P_{losses} + \sum_{i=1}^{n_{cap}} K_{ci} Q_{ci} \quad (US\$) \quad (1)$$

Total rugi-rugi daya dapat dijelaskan sebagai berikut:

$$P_{losses} = \sum_{i=1}^{n_{branch}} P_{loss}^{(1)} + \sum_{i=1}^{n_{branch}} \sum_{h=h_0}^{h_{max}} P_{loss}^{(h)} \quad (kW) \quad (2)$$

Keterangan:

$K_p$	biaya tahunan per unit rugi-rugi daya aktif (US\$/kW/year)
$K_{ci}$	biaya tahunan rugi daya reaktif per unit (US\$/kVAr/year)
$Q_{ci}$	daya reaktif pada i-bus (kVAr)
$n_{cap}$	total unit kapasitor
$P_{losses}$	total rugi daya aktif (kW)
$n_{branch}$	jumlah cabang;
$h_0$	orde harmonik pertama;
$h_{max}$	orde harmonic tertinggi;

Daya aktif pada frekuensi fundamental dihitung dengan *distribution power flow* sedangkan rugi-rugi daya pada frekuensi harmonik dihitung menggunakan *harmonic power flow*. biaya dari rugi-rugi daya aktif diasumsikan sebesar 168 US\$/kW/tahun sesuai dengan referensi (Eajal dan El-Hawary, 2010). Biaya tahunan dari pemasangan kapasitor bervariasi sesuai dengan ukuran kapasitor, yang dijelaskan pada referensi (Eajal dan El-Hawary, 2010).

### 2.2 Batasan

Oleh karena itu diperlukan batasan yang tepat meliputi *equality constraint* dan *inequality constraints*. Equality constraint adalah semua perihal yang berhubungan dengan perhitungan nonlinier dari *power flow* yang digunakan. *Inequality constraints* terdiri dari tegangan bus, level THD, dan kompensator daya reaktif yang akan dipasang. Batasan-batasan yang diberikan agar dicapai optimisasi yang paling efisien adalah sebagai berikut:

1. Tegangan bus,  $V_{min} \leq |V_i| \leq V_{max}$
2. Level THD,  $THD_i(\%) \leq THD_{max}$
3. Total kapasitor,  $n_{tcap} \cdot Q_{cap} \leq Q_{demand}$

### 2.3 Loss Sensitivity Factor (LSF)

LSF merupakan prediktor yang dapat memperkirakan penurunan kerugian terendah sebelum penempatan kapasitor. Kondisi bus yang memiliki rugi-rugi daya tertinggi dan tegangan terendah akan lebih diprioritaskan sebagai bakal calon solusi. Persamaan berikut menyajikan LSF dengan pengaruh frekuensi harmonik:

$$LSF = \frac{\partial P_j^{(h)}}{\partial Q_j^{(h)}} = \frac{2 \times Q_j^{(h)} \times R_{ij}^{(h)}}{V_j^{(h)}} \quad (3)$$

Keterangan:

- $P_j$  rugi daya aktif pada bus-j (kW)
- $Q_j$  rugi daya reaktif pada bus-j (kVAR)
- $R_{ij}$  resistansi pada cabang- ij (kVAR)
- $V_j$  tegangan pada bus j

Lokasi kapasitor akan diurutkan menurut LSF tertinggi. Faktor ini akan membantu untuk mengurangi ruang pencarian algoritma dalam menemukan ukuran terbaik dari kompensator.

## 3. Metodologi

### 3.1 Direct Search Algorithm (DSA)

DSA adalah metode heuristik yang dilakukan sesuai dengan petunjuk teknis dan dikembangkan berdasarkan pengalaman dalam pedoman praktis (Aman, *et al*, 2014). Algoritma ini dapat bekerja cepat dan efektif dengan ruang pencarian minimum. Metode ini dapat dilakukan dengan menggunakan *sensitivity node*, pertimbangan biaya, atau *voltage sensitivity index* untuk mencapai tujuan tersebut. Pendekatan umum untuk algoritma ini adalah dengan menggunakan *loss sensitivity analysis* untuk mengidentifikasi penempatan awal kapasitor.

DSA adalah pendekatan optimasi yang diklasifikasikan sebagai optimasi orde nol dengan pendekatan Taylor. Algoritma ini hanya membutuhkan nilai-nilai fungsi yang kurang penggunaan derivatif dan sifat konvergensi global dijamin oleh beberapa kondisi.

$$\min_{x \in D} f_0(x), D = \{x \in D_0 | f_j(x) \leq 0, j = 1, \dots, J\}, \quad (4)$$

Keterangan:

$D_0 = \{x \in E^n | l \leq x \leq u\}$  adalah set batasan.

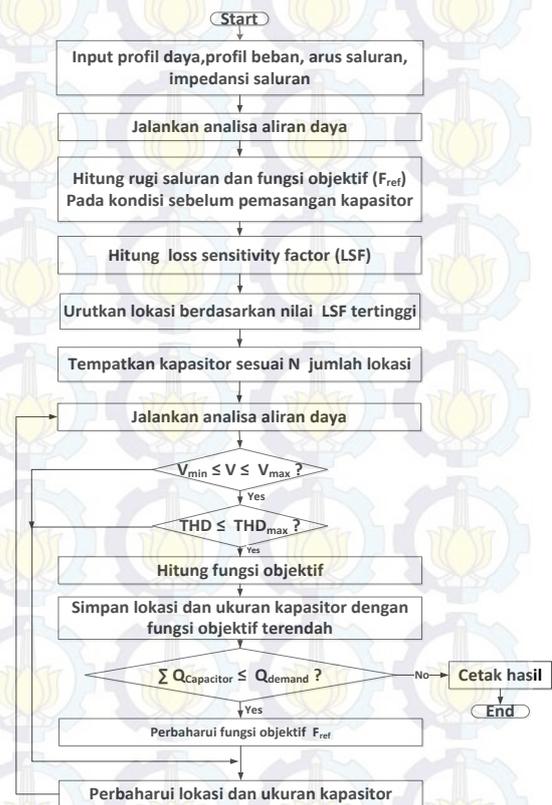
### 3.2 Strategi yang Diusulkan

Untuk mencari lokasi dan kapasitas terbaik dari kapasitor, beberapa asumsi digunakan dalam algoritma DSA, yaitu sebagai berikut:

1. Rugi-rugi daya aktif maksimum dari sistem ditentukan melalui load flow dan dianggap sebagai rugi daya yang belum terkompensasi.
2. Penempatan kapasitor ditentukan dengan mengkonisikan sistem dengan asumsi seluruh daya reaktif terkompensasi ( $Q_{\text{loss\_bus}} \approx 0$ ).

3. Load flow yang digunakan adalah load flow harmonik sesuai dengan referensi (Ulinuha, *et al*, 2007)

DSA menganalisa dan memilih penempatan kapasitor yang optimal dan menghasilkan kinerja terbaik dengan membatasi penetrasi harmonisa dalam sistem dalam kisaran batas yang diijinkan THD. Penempatan kapasitor tertinggi dibatasi untuk menghindari *overcompensated* pada sistem setelah penempatan kapasitor. Prosedur komputasi ditunjukkan pada gambar 1 sebagai berikut.



Gambar 1 Direct Search Algorithm

Berikut adalah prosedur pendekatan algoritma ini:

1. Sebagai data awal, DSA memerlukan inisialisasi data seperti tegangan bus, jalur impedansi, dan daya beban untuk setiap pesanan harmonis dan frekuensi fundamental. Data awal akan digunakan untuk aliran daya harmonik. Aliran daya harmonik akan menghasilkan tegangan bus dan arus pada frekuensi fundamental.
2. Data tersebut akan digunakan oleh aliran daya untuk menganalisis tingkat THD di setiap bus dalam sistem dalam urutan harmonik. Aliran daya akan mengidentifikasi tingkat THD dan tegangan harmonik dari sistem.
3. Hitung daya pembangkitan, permintaan daya beban dan rugi-rugi daya dari tegangan dan

profil arus yang diperoleh sebelumnya. Kemudian, hitung fungsi tujuan sebelum pemasangan kapasitor dan simpan sebagai fungsi tujuan acuan untuk proses penentuan kapasitas kapasitor berikutnya.

4. Dengan hasil aliran daya, hitung LSF dan pilih urutan bus berdasarkan LSF. Bus yang memiliki LSF tertinggi akan diprioritaskan pertama karena diidentifikasi bus membutuhkan kompensasi daya reaktif paling besar.
5. Tentukan jumlah unit kapasitor yang akan dipasang. Lokasi pemasangan kapasitor ini akan diambil dari bus yang telah diurutkan berdasarkan LSF
6. Masing-masing unit ukuran kapasitor ditempatkan pada lokasi menurut langkah 5 Aliran daya menganalisis rugi-rugi daya setelah pemasangan kapasitor tersebut.
7. Periksa hasil analisis aliran daya, jika profil tegangan setelah penempatan kapasitor melebihi batasan tegangan, ubah ukuran kapasitor. Proses yang sama dilakukan untuk kendala THD.
8. Kemudian, hitung fungsi tujuan. Cari fungsi tujuan minimum dan simpan indeks dari lokasi dan ukuran kapasitor yang menghasilkan fungsi tujuan minimum.
9. Periksa daya reaktif yang telah dikompensasi kapasitor. Jika total daya reaktif kapasitor di bawah total permintaan daya reaktif beban, kapasitor shunt lainnya dapat ditambahkan. Tapi, jika total daya reaktif kapasitor shunt melebihi total permintaan daya reaktif beban, proses dihentikan dan total daya reaktif dari proses sebelumnya disimpan sebagai ukuran akhir dari masing-masing lokasi.
10. Ketika total daya reaktif kapasitor shunt di bawah permintaan daya reaktif beban, perbarui referensi fungsi tujuan minimum dan perbarui ukuran kapasitor. Lalu, ulangi langkah 6-9 untuk menemukan lokasi dan ukuran terbaik.

Kerugian maksimum sistem ditentukan dari total kebutuhan daya reaktif system uji. Rugi-rugi daya tidak terkompensasi ini dianggap kerugian maksimum dalam sistem. Kerugian daya reaktif yang ditunjukan adalah rugi daya aktif dalam kondisi dimana tidak ada kompensator daya reaktif pada semua bus ( $Q_{cap} = 0$ ). Sebagai kondisi awal, kapasitor shunt ditempatkan di bus yang memiliki profil tegangan yang buruk untuk menghindari sistem *overcompensated* dan tegangan bus menjadi melebihi standar. Karena ada beberapa pilihan ukuran kapasitor, load flow harus dijalankan untuk setiap ukuran kapasitor pada semua jumlah kemungkinan calon bus. Setiap hasil load flow dari masing-masing kapasitor akan ditempatkan pada matriks yang mewakili jumlah calon bus. Ukuran awal

kapasitor akan menjadi kapasitor yang menghasilkan profil rugi-rugi daya minimum, maka untuk penempatan berikutnya, ukuran kapasitor dikurangi dengan 150 dari ukuran kapasitor awal. Tabel berikut akan mewakili jumlah ukuran kapasitor dan harga untuk masing-masing kVAr

Tabel 1 Ukuran dan Harga Kapasitor

$Q_c$ kV Ar	150	300	450	600	750	900	1.050	1.200	1.350	1.500
$K_c$ \$/k VAr	0.5	0.350	0.253	0.220	0.216	0.183	0.228	0.170	0.207	0.201

Langkah-langkah sebelumnya akan diterapkan dalam beberapa strategi berikut yaitu:

*a. Penempatan kapasitor tunggal*

Untuk instalasi kapasitor tunggal, masing-masing lokasi akan dicoba satu per satu untuk dipasang oleh masing-masing ukuran kapasitor sesuai dengan Tabel 1. Setiap hasil instalasi akan disimpan. Hasil uji coba pertama akan disimpan sebagai referensi. Pada iterasi kedua, bila dihasilkan fungsi tujuan yang lebih baik, referensi akan diperbarui.

*b. Penempatan set kapasitor*

Pada strategi ini, setiap lokasi akan dipasang masing-masing ukuran kapasitor. Misalnya, cabang 11-12 fase-A yang memiliki LSF tertinggi, bus-12 akan ditempatkan oleh kapasitor berukuran 150 kVAr, dan dikalikan dengan bilangan integer seperti 1,2,3, ..., n sampai  $n \times Q_{cap}$  kurang dari kebutuhan daya reaktif maksimum. Penghematan biaya tertinggi akan disimpan sebagai referensi bus-12. Dengan cara yang sama akan dilakukan di bus-12 untuk ukuran kapasitor berikutnya yang 300 kVAr dan dikalikan dengan jumlah integer. Hasilnya akan disimpan dan dikumpulkan untuk dibandingkan.

*c. Penempatan kapasitor dengan random inisialisasi*

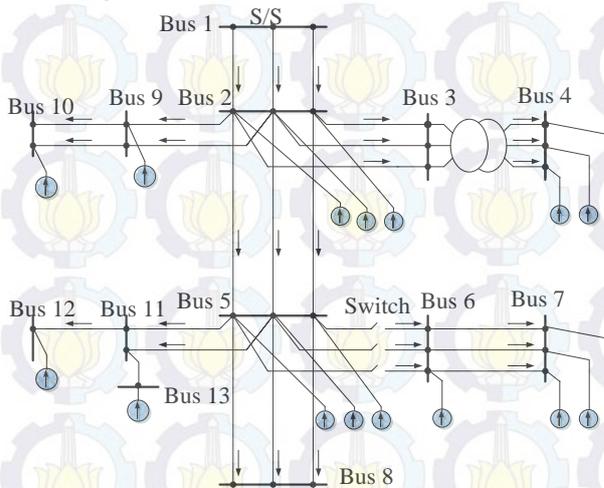
Strategi dalam opsi ini dilakukan dengan menentukan ukuran awal secara acak dan lokasi sesuai dengan LSF. Dengan menentukan jumlah lokasi instalasi kapasitor, ukuran kapasitor akan bervariasi dan dibatasi bahwa total calon ukuran kapasitor tidak akan melebihi permintaan daya reaktif. Kemudian, hasil pada iterasi pertama akan disimpan sebagai referensi. Algoritma ini akan dijalankan dalam 100 iterasi untuk menemukan hasil terbaik. Jumlah satu set kapasitor tidak akan melebihi batas maksimum daya reaktif yang 1.743 kVAr. Setiap calon akan bervariasi di antara pilihan kapasitor berkisar disajikan pada Tabel 1.

**4. Pembahasan**

**4.1 Deskripsi Sistem Uji**

IEEE-13-Node-Test-System digunakan sebagai sistem uji algoritma ini (Distribution System

Analysis Subcommittee, 2004). Sistem ini memiliki 10 MVA dan 4.16 kV sebagai besaran dasar. Sistem uji terdiri dari saluran udara dan saluran bawah tanah. Seperti ditunjukkan dalam Gambar 2, konfigurasi sistem uji ini adalah jaringan distribusi tidak seimbang yang terdiri dari 3-phase, 2-phase, dan 1-fase. Profil beban terdiri dari beban terpusat dan beban tersebar dengan total daya adalah 1,158 kW 606 kVAr, 973 kW 627 kVAr, dan 1.135 kW 753 kVAr untuk setiap fase-A, fase-fase B dan C. Beban diklasifikasikan sebagai daya konstan, impedansi konstan dan arus konstan. Informasi lebih detail dapat dilihat menurut (Task Force in Harmonics Modelling and Simulation, 1996)



Gambar 2. Persebaran beban harmonik pada sistem uji IEEE-13-bus

#### 4.2 Hasil

DSA diterapkan dengan lingkungan komputasi Matlab pada Laptop Toshiba dengan prosesor Intel Core i5 2,50 GHz 4 GB DDR3 RAM. Beban harmonik berasal dari lampu flourscent, *Adjustable Speed Drive* (ASD) dan sumber-sumber non spesifik seperti alat rumah sebagaimana disebutkan dalam referensi (Task Force in Harmonics Modelling and Simulation, 1996) demikian pula komposisi beban dalam hal harmonik.

Dari Tabel 2, PEMBANGKITAN merupakan daya yang dihasilkan oleh sistem untuk memasok permintaan daya beban. Data pembangkitan dihitung dan dipisahkan menjadi masing-masing daya aktif (kW), daya reaktif (kVAR) dan daya nyata (kVA). BEBAN merupakan total daya yang dikonsumsi oleh beban. Representasi data BEBAN sama dengan representasi data PEMBANGKITAN. RUGI-RUGI merupakan kerugian dari sistem yang dapat dihitung dari relasi antara arus line dan impedansi saluran. Biaya rugi-rugi daya sebesar 180,083 kW adalah 30,253.944 USD/tahun. DSA akan menyimpan biaya ini sebagai acuan untuk menemukan fungsi

tujuan minimum. Total daya reaktif beban akan menjadi batas maksimum dari ukuran kapasitor yang dapat diinstal ke sistem.

Referensi awal dari batasan yang digunakan dalam DSA adalah sebagai berikut: Total biaya rugi-rugi daya aktif = 30,253.944 USD/tahun, rugi-rugi daya aktif = 180,083 kW, batas daya reaktif maksimum untuk penempatan kapasitor = 1,743.0 kVAr dan tingkat THD maksimum = 5%.

Tabel 2 Hasil Analisis Aliran Daya

PEMBANGKITAN				
kW	1,238.429	762.277	1,116.986	3,117.692
kVAr	529.503	609.675	456.203	1,595.380
kVA	1,346.878	976.099	1.206.557	3,529.533
PF	0.919	0.781	0.926	
BEBAN				
kW	1,055.000	809.000	1,247.000	3,111.000
kVAr	508.000	533.000	702.000	1,743.000
kVA	1,170.935	968.798	1,431.018	3,570.751
PF	0.901	0.835	0.871	
RUGI-RUGI				
kW	91.715	23.361	65.007	180.083
kVAr	10.751	38.338	122.899	171.987
kVA	92.342	44.895	139.032	276.270
TOTAL Rugi-rugi (US\$)= 30,253.944				

Metode ini diusulkan untuk menemukan kerugian daya minimum dari sistem dengan menempatkan kapasitor. Proses optimasi dibatasi oleh total distorsi harmonik THD di bawah 5% dan tegangan antara +5% dan -10%. Dengan hadirnya harmonisa dalam sistem, tiga kasus yang berbeda dibandingkan untuk mengetahui pengaruh penempatan kapasitor dalam sistem yaitu kasus-1 merupakan hasil dari loadflow tanpa penempatan kapasitor sebagai kasus dasar, kasus-2 merupakan profil sistem dengan penempatan kapasitor tanpa batasan THD dan kasus-3 merupakan profil sistem setelah penempatan kapasitor dengan batasan THD dan tegangan.

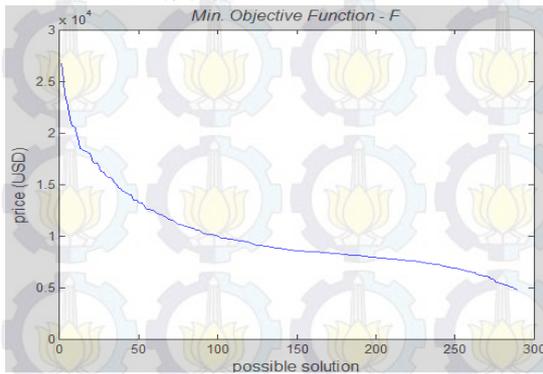
##### a. Penempatan kapasitor tunggal

Setelah menghitung LSF dan mengurutkan bus calon, total bus calon adalah 29 lokasi. Hasil dari DSA adalah sebagai berikut:

min_obj_all_find =	4.6901e+003 -> 4,690 USD/year
Ukuran terbaik =	900
Lokasi terbaik =	8 (1)
Tegangan Maksimum =	1.106
Tegangan Minimum =	0.808
Maks. THD =	1.642
Min THD =	0.273
Rugi-rugi P =	26.937

Gambar 3 berikut merupakan kecepatan konvergensi DSA untuk mencari solusi terbaik

dari iterasi 29x10. Iterasi terakhir menunjukkan hasil sebesar 4690 USD/tahun.



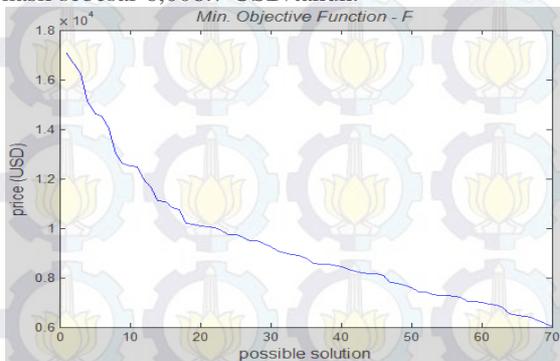
Gambar 3 Fungsi Tujuan Minimum dengan menaruh 900 kVAr pada bus-8A

*b. Penempatan set kapasitor*

Untuk menghindari sistem terkompensasi secara berlebihan, prediksi difokuskan pada bus yang memiliki profil tegangan rendah ( $V \leq V_{min}$ ).

min_obj_find =
6.0087e+003 %
Ukuran terbaik = 450
Lokasi terbaik = 7 (3)
Tegangan Maksimum = 0.974
Tegangan Minimum = 0.914
Maks. THD = 1.782
Min THD = 0.220
Rugi-rugi P = 35.088

Gambar 4 berikut merupakan kecepatan konvergensi DSA untuk mencari solusi terbaik dari iterasi 7x10. Iterasi terakhir menunjukkan hasil sebesar 6,008.7 USD/tahun.



Gambar 4 Fungsi Tujuan Minimum dengan menaruh 450 kVAr pada bus-7C

*c. Penempatan kapasitor dengan random inisialisasi*

Setiap bus akan diidentifikasi dengan menempatkan satu set kapasitor untuk mendapatkan kondisi awal pertama calon bus. Kondisi awal ini akan disimpan sebagai acuan untuk iterasi berikutnya. Untuk inisialisasi pertama, nilai acak set kapasitor akan ditempatkan. Lokasi penempatan kapasitor akan diset sesuai LSF. Kerugian maksimum sistem ditentukan dari total kebutuhan daya reaktif dari sistem uji. Kerugian terkompensasi ini dianggap kerugian maksimum dalam sistem. Beberapa

modifikasi kendala yang dilakukan adalah sebagai berikut:

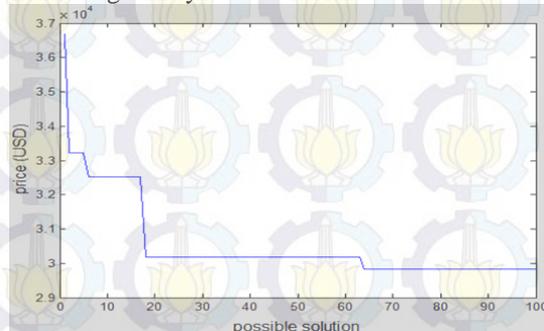
```
data_capacitor=[-150*1e3 150*1e3];
data_location=[1 36];
num_particle=10;% number of random search particle
iteration_Maks. = 100; % Maks.imum Iteration
num_variable = 10; % total candidate location
```

Data\_capacitor adalah kisaran masing-masing ukuran kapasitor di mana kapasitor dapat bervariasi. data\_location adalah kemungkinan lokasi pengujian sistem di mana kapasitor dapat diinstal. Rentang [1,36] adalah representasi dari 36 lokasi masing-masing di mana setiap bus pada setiap tahap akan dihitung sebagai 1 lokasi mungkin. num\_particle mewakili jumlah kemungkinan solusi yang akan membantu proses pencarian. num\_variable mewakili jumlah lokasi kapasitor yang akan diuji melalui proses pencarian. Iteration\_Maks. Iterasi maksimum dari proses pencarian.

Tabel 3 Hasil DSA pada penempatan 1 set kapasitor (10 unit)

Best Capacitor	Location Index	Bus location
150	28	9-A
70	10	3-A
3	28	9-A
65	17	5-B
6	8	2-B
150	24	7-C
150	5	1-B
77	7	2-A
15	11	3-B
80	18	5-C

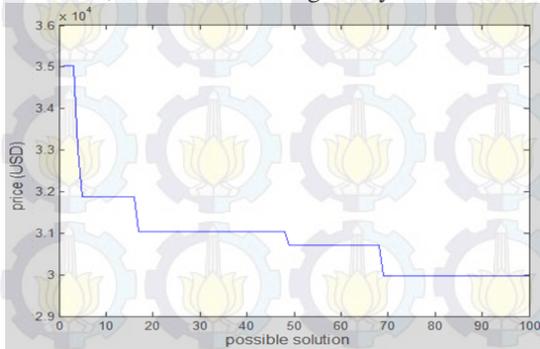
Tabel 3 merupakan hasil dari pengurangan rugi daya setelah penempatan 1 set dari 10 kapasitor shunt. Sumbu-Y merupakan daya aktif dengan unit kW sedangkan sumbu-X mewakili jumlah iterasi. DSA memperoleh 29,839 penurunan rugi daya aktif dengan menempatkan 750 kVAr kapasitor total di bus: 9A, 3A, 5B, 2B, 7C, 1B, 2A, 3B, dan 5C yang digambarkan pada gambar 4. Prosentasi pengurangan rugi daya aktif dari instalasi kapasitor ini adalah sekitar 16,57% dari total kerugian daya aktif dari seluruh sistem.



Gambar 4 Fungsi tujuan minimum dengan pemasangan 1 set kapasitor dari 10 kapasitor

Gambar 5 menggambarkan hasil dari pengurangan rugi-rugi daya setelah penempatan 1 set kapasitor yang terdiri dari 3 kapasitor shunt.

Sumbu-Y merupakan daya aktif di unit kW sedangkan sumbu-X mewakili jumlah iterasi. DSA memperoleh reduksi rugi daya aktif sebesar 29,980 kW dengan menempatkan 513 kVAr kapasitor di bus-5 fase-C, bus-6 fase-A, dan bus-7 fase-C yang tertuang pada tabel 4. Prosentase reduksi biaya instalasi kapasitor ini adalah sekitar 16,65% dari total fungsi biaya referensi.



Gambar 5 Fungsi tujuan minimum dengan pemasangan 1 set kapasitor dari 3 kapasitor

Tabel 4 Hasil DSA pada penempatan 1 set kapasitor (3 unit)

Best Capacitor	Location Index	Bus location
240	15	5C
160	16	6A
113	21	7C

Strategi yang telah dilakukan dalam penelitian ini untuk mengetahui pengaruh alokasi kapasitor pada profil tegangan sistem, *total harmonic distortion* (THD), total rugi-rugi daya aktif dalam fungsi biaya, adalah sebagai berikut:

- Kasus-1 menganalisis kondisi sistem tanpa pertimbangan harmonik. Kasus 1 diambil sebagai kasus dasar atau acuan yang merupakan kondisi sistem tanpa penempatan kapasitor.
- Kasus-2 menganalisis pengaruh penempatan kapasitor dengan mencari fungsi tujuan minimum tanpa membatasi tingkat THD pada setiap calon bus.
- Kasus-3 menganalisis pengaruh penempatan kapasitor dengan mencari reduksi rugi-rugi daya terbesar dan menjaga tingkat THD pada setiap bus calon dalam batas.

Untuk penempatan kapasitor tunggal, DSA memperoleh reduksi kerugian daya aktif sebesar 26,937 kW dengan menempatkan 900 kVAr kapasitor pada bus-8c. Penghematan bersih dari instalasi kapasitor ini adalah sekitar 15,5 persen dari fungsi biaya total. Untuk penempatan set kapasitor, reduksi yang didapat mencapai 6.009 USD/tahun atau sekitar 19,48 persen dibandingkan dengan fungsi biaya dalam kasus dasar. Reduksi biaya rugi-rugi ini dicapai dengan menempatkan 3 kapasitor berukuran 150 kVAr di bus-7 fase-C dan menghasilkan pengurangan

35,088 kW. Untuk pemahaman lebih lanjut, Tabel berikut 5 akan mewakili perbandingan alokasi kapasitor optimal berdasarkan LSF dikumpulkan.

Tabel 5 Hasil peletakan kapasitor optimal dengan LSF

	Case-1	Case-2	Case-3
Min. Bus Voltage (p.u)	0.849	0.808	0.914
Maks.. Bus Voltage (p.u)	0.988	1.106	0.974
Maks..THD (%)	2.4	16	1.78
Reactive Power Injection (kVAr)		(8A) 900	(7C) 150
			(7C) 150
			(7C) 150
Active Power Losses (kW)	180.083	153.146	144.995
Cost Function (USD/year)	30,253.94	25,728.53	24,359.16
Net Savings (USD/year)		4,690	6,009
Net Savings (%)		15.5	19.86

Tabel 6 menampilkan perbandingan alokasi kapasitor optimal berdasarkan pencarian langsung dengan inialisasi acak. Untuk penempatan 1 set dari 3 kapasitor shunt, DSA memperoleh 29,980 kW reduksi rugi daya aktif dengan menempatkan 513 kVAr kapasitor di bus-5 fase-C, bus-6 fase-A, dan bus-7 fase-C. Prosentase reduksi biaya akibat rugi-rugi daya adalah sekitar 16,65% dari total fungsi biaya sistem kasus dasar.

Table 6 Hasil peletakan kapasitor optimal dengan LSF dengan set kapasitor

	Case-1	Case-2	Case-3
Min. Bus Voltage (p.u)	0.849	0.900	0.914
Maks.. Bus Voltage (p.u)	0.988	0.9954	0.974
Maks..THD (%)	2.4	3.32	1.78
Reactive Power Injection (kVAr)		(5C) 240	(9A) 150
		(6A) 160	(3A) 70
		(7C) 113	(9A) 3
			(5B) 65
			(2B) 6
			(7C) 150
			(1B) 150
			(2A) 77
			(3B) 15
Active Power Losses (kW)	180.083	150.103	150.244
Cost Function (USD/year)	30,253.94	24,166.80	25,240.99

Net Savings (USD/year)	5,036.64	5,013
Net Savings (%)	16.65	16.57

Untuk penempatan 1 set dari 10 kapasitor shunt, DSA memperoleh 29,839 reduksi rugi daya aktif dengan menempatkan total 750 kVAr di bus: 9A, 3A, 5B, 2B, 7C, 1B, 2A, 3B, dan 5C. Prosentase pengurangan kerugian daya aktif dari instalasi kapasitor ini adalah sekitar 16,57% dari total kerugian daya aktif dari seluruh sistem.

## 5. Kesimpulan

Dalam tulisan ini, DSA diterapkan pada IEEE sistem uji 13-bus. DSA dapat mengidentifikasi bus dengan bantuan LSF. Untuk mencapai hasil yang signifikan, LSF harus memperhitungkan pengaruh harmonisa. Tiga strategi yang telah dilakukan untuk melihat kinerja DSA adalah penempatan kapasitor tunggal dan set dengan dan tanpa LSF. DSA menemukan pengurangan rugi-rugi daya lebih signifikan ketika dikombinasikan dengan LSF. DSA berhasil memprediksi lokasi dan ukuran kapasitor yang mengurangi rugi-rugi daya secara signifikan dengan tetap menjaga profil tegangan dan THD sesuai batasan standar. Hasil penelitian ini juga memberikan pemahaman bahwa ketika harmonisa diperhitungkan, pemasangan kapasitor pada bus tidak berdampak buruk profil THD sistem.

## 6. Penghargaan

Penulis berterima kasih pada Intitut Teknologi Sepuluh Nopember atas beasiswa Fresh Graduate yang diterima penulis dan mengantar penulis untuk mengikuti program Joint Degree ITS-AIT dengan sponsor dari DIKTI dan AIT.

## 7. Pustaka

Elamin, I.M., (1990). Fast decoupled harmonic loadflow method. Industry applications society annual meeting. Conference Record of 1990 IEEE. ISSN:0-87942-553-9. Vol.2 pp. 1749-1756.

Task Force in Harmonics Modelling and Simulation, (1996). Modelling and simulation of the propagation of harmonics in electric power networks part I: Concepts, Models and Simulation Techniques". IEEE Transaction. Power Delivery, Vol. 11, no.1, Jan. pp. 452-465.

Teng, J. H., (2000). A network-topology based three phase load flow for distribution systems. Proceedings of National Science Council ROC (A), Vol. 24, no:4. pp. 259-264.

Teng, J.H., (2003). A Direct Approach for Distribution System Load Flow Solution. IEEE Transactions On Power Delivery, Vol. 18 No.3, ISSN:0885-8977,pp. 882-887.

Distribution System Analysis Subcommittee, (2004). IEEE 13 Node Test Feeder. IEEE Power Engineering Society. Power System Analysis, Computing and Economics Committee. The Institute of Electrical and Electronics Engineers. Inc.

Ulinuha, A., Masoum, M.A.S., Islam, S.M., (2007). Unbalance power flow calculation for a radial distribution system using forward-backward propagation algorithm. Power Engineering Conference, AUPEC. ISBN: 978-0-646-49499-1. pp. 1-6

Eajal, A.A., El-Hawary, M.E., (2010). Optimal Capacitor Placement and Sizing in Unbalanced Distribution Systems with Harmonics Consideration Using Particle Swarm Optimization. IEEE Transactions On Power Delivery, Vol. 25, No. 3. pp. 1734-1741.

Singh, S.P., Rao, A.R., (2012). Optimal allocation of capacitors in distribution systems using particle swarm optimization. Electrical Power and Energy Systems. Vol. 43. Issue 1, pg.1267-1275. ELSEVIER.

Raju, M. Ramalinga, Murthy, K.V.S. Ramachandra, Ravindra, K., (2012). Direct search algorithm for capacitive compensation in radial distribution systems. Electrical Power and Energy Systems Vol.42 pp. 24-30, ELSEVIER.

El-Fergany, Attia A., Abdelaziz, A.Y., (2014). Capacitor placement for net saving Maks.imization and system stability enhancement in distribution networks using artificial bee colony-base approach. Electrical Power and Energy Systems Vol. 54 pp. 235-243. ELSEVIER

Aman, M.M., Jasmon, G.B., Bakar, A.H.A., Mokhlis, H., Karimi, M., (2014). Optimum Shunt Capacitor Placement In Distribution System-A Review And Comparative Study. Renewable and Sustainable Energy Reviews Vol. 30 pp. 429-439.