



TESIS - TE 142599

**PERANCANGAN POWER DIVIDER ULTRA
WIDEBAND BERBASIS SUBSTRATE
INTEGRATED WAVEGUIDE (SIW) UNTUK
APLIKASI RADAR PENETRASI**

**ADI PANDU WIRAWAN
2214203011**

**DOSEN PEMBIMBING
Eko Setijadi, ST, MT, Ph.D**

**PROGRAM MAGISTER
BIDANG KEAHLIAN TELEKOMUNIKASI MULTIMEDIA
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI SEPULUH NOPEMBER
SURABAYA
2016**



THESIS - TE 142599

**DESIGN OF ULTRA WIDEBAND POWER DIVIDER
BASED ON SUBSTRATE INTEGRATED
WAVEGUIDE (SIW) FOR RADAR PENETRATION
APPLICATIONS**

**ADI PANDU WIRAWAN
2214203011**

**SUPERVISOR
Eko Setijadi, ST, MT, Ph.D**

**MASTER PROGRAM
MULTIMEDIA TELECOMMUNICATION
DEPARTMENT OF ELECTRICAL ENGINEERING
FACULTY OF INDUSTRIAL TECHNOLOGY
INSTITUT TEKNOLOGI SEPULUH NOPEMBER
SURABAYA
2016**

Tesis disusun untuk memenuhi salah satu syarat memperoleh gelar
Magister Teknik (MT)

di

Institut Teknologi Sepuluh Nopember

oleh :

Adi Pandu Wirawan

NRP. 2214203011

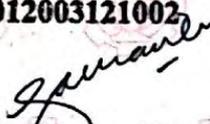
Tanggal ujian : 18 Januari 2016

Periode wisuda : Maret 2016

Disetujui oleh :


1. Eko Setijadi, ST., MT., P.hD
NIP. 197210012003121002

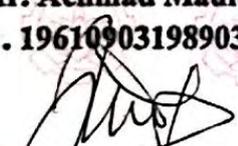
(Pembimbing)


2. Prof. Dr. Ir. Gamantyo Hendranto, M. Eng.
NIP. 197011111993031002

(Penguji)


3. Dr. Ir. Achmad Mauludiyanto, MT.
NIP. 196109031989031001

(Penguji)


4. Dr. Ir. Puji Handayani, MT.
NIP. 196605101992032002

(Penguji)


5. Dr. Istas Pratomo, ST., MT.
NIP. 197903252003121001

(Penguji)


Direktur Program Pascasarjana,


Prof. Ir. Djauhar Manfaat, M.Sc, Ph.D

NIP. 196012021987011001

PERANCANGAN POWER DIVIDER ULTRA WIDEBAND BERBASIS SUBSTRATE INTEGRATED WAVEGUIDE (SIW) UNTUK APLIKASI RADAR PENETRASI

Nama Mahasiswa : Adi Pandu Wirawan
NRP : 2214203011
Pembimbing : Eko Setijadi, S.T, M.T, Ph.D

ABSTRAK

Power divider telah banyak digunakan dalam perancangan sistem gelombang mikro dan gelombang milimeter. Power divider konvensional yang berbentuk waveguide memiliki rugi-rugi yang sangat rendah namun dimensinya masih tergolong yang besar dan non-planar sehingga sulit untuk diintegrasikan pada rangkaian gelombang mikro. Disisi lain, penerapan teknologi mikrostrip pada power divider lebih memungkinkan karena bentuknya yang *compact* dan *low-cost* namun rugi-rugi yang dihasilkan masih relatif tinggi. Sebuah teknologi bernama Substrate Integrated Waveguide (SIW) dipandang mampu untuk menyelesaikan masalah tersebut karena strukturnya yang *compact*, *low-cost*, planar serta rugi-rugi yang rendah dibanding mikrostrip.

Pada penelitian ini, prototipe power divider berbasis SIW telah selesai dirancang, disimulasikan dan difabrikasi untuk memenuhi parameter-parameter yang ditentukan untuk memenuhi spesifikasi yang mengacu pada radar penetrasi. Optimasi juga telah dilakukan pada power divider untuk memperbaiki nilai return loss (S_{11}), insertion loss (S_{21} dan S_{31}) serta memperkecil nilai ripple pass-band pada power divider. Disamping itu, karakteristik dari SIW sebagai struktur dasar power divider juga turut diinvestigasi seperti pengaruh diameter via SIW, tebal substrat, tipe transisi dan mode propagasi.

Power divider SIW dirancang menggunakan substrat berpermitivitas tinggi Rogers RO4360 ($\epsilon_r = 6.15$) untuk meminimalkan dimensi dari struktur power divider dan menghasilkan dimensi akhir 63.8 x 95 mm. Power divider secara keseluruhan telah memenuhi kriteria perancangan dengan nilai return loss (S_{11}) dibawah -14.3 dB, insertion loss (S_{21} dan S_{31}) diatas -4.3 dB dan power equality - 3.4 ± 0.9 dB pada rentang frekuensi kerja 2-3.5 GHz dengan bandwidth 1.5 GHz dan fractional bandwidth 54.5 %.

Kata kunci : power divider, radar, SIW, UWB.

DESIGN OF ULTRA WIDEBAND POWER DIVIDER BASED ON SUBSTRATE INTEGRATED WAVEGUIDE (SIW) FOR RADAR PENETRATION APPLICATIONS

Student Name : Adi Pandu Wirawan
Registration Number : 2214203011
Supervisor : Eko Setijadi, S.T, M.T, Ph.D

ABSTRACT

Power dividers are widely used in many microwave and millimeterwave systems. Conventional waveguide power dividers are typically low loss but its non-planar and bulky shapes make it difficult to be integrated with other microwave circuits. On the other hand, microstrip technology for power divider may be possible to be implemented to the microwave circuits cause of its compact and low-cost design but microstrip has a lossy characteristic. A technology called Substrate Integrated Waveguide (SIW) should be a better solution to solve the problems cause of its compact, low-cost and planar structure and also has a low loss characteristic compared to the microstrip.

In this study, an SIW based power divider prototype has designed, simulated and fabricated to satisfy the radar requirement parameters. Optimization has also been implemented to the proposed power divider in order to improve return loss (S_{11}), insertion loss (S_{21} and S_{31}) and also minimize pass-band ripple in the proposed power divider. Besides that, various SIW characteristic as a basic structure of power divider also has investigated as an effect of different vias diameter of SIW, substrate thickness, different types of transition structure and propagation modes.

Power divider is designed using a high permittivity substrate of Rogers RO4360 ($\epsilon_r = 6.15$) for the sake of minimizing the dimensions of power divider and the overall dimensions are 63.8 x 95 mm. The overall performance of power divider has satisfy the design requirement which has return loss (S_{11}) below -14.3 dB, insertion loss (S_{21} and S_{31}) above -4.3 dB and power equality achieves -3.4 ± 0.9 dB over the working frequency of 2-3.5 GHz with 1.5 GHz bandwidth and 54.5% fractional bandwidth.

Keywords : power divider, radar, SIW, UWB.

KATA PENGANTAR

Goresan tinta mengukir lembaran demi lembaran buku thesis menandai semakin dekatnya proses akhir pendidikan tingkat magister pada kampus perjuangan. Puji syukur dipanjatkan kepada Tuhan Yang Maha Esa atas berkat dan rahmat-Nya sehingga buku tesis ini dapat tersusun untuk memenuhi salah satu syarat menyelesaikan pendidikan tingkat strata 2 pada Jurusan Teknik Elektro, ITS.

Tidak lupa penulis mengucapkan terima kasih kepada :

1. Kedua orangtua, Ayahanda Indrayana (Alm) dan Ibunda Fatmawati di Samarinda yang memberikan motivasi dan doa kepada penulis untuk menyelesaikan pendidikan S2.
2. Bapak Eko Setijadi, ST, MT, Ph.d dan Bapak Prasetiyono Hari Mukti, ST, M.Sc selaku pembimbing dan Bapak Dr. Istas Pratomo, ST, MT yang telah memberikan rekomendasi untuk studi lanjut S2.
3. Kemendikbud melalui Direktorat Jendral Pendidikan Tinggi (DIKTI) yang memberikan beasiswa penuh untuk biaya perkuliahan S2.
4. Bapak Dr. Ir. Wirawan, DEA selaku koordinator bidang keahlian telekomunikasi multimedia serta seluruh dosen bidang studi telekomunikasi multimedia, teknik elektro ITS.
5. Kakanda Asih Ika Suryandari, SP dan Ratih Vidya Damayanti, SE yang selalu memberi motivasi serta menjadi inspirasi.
6. Rekan-rekan seperjuangan S2 khususnya bidang studi telekomunikasi multimedia 2014.
7. Lisna Irawahyuni, S.Si yang selalu memberi semangat dan motivasi pada penulis.

Buku hasil penelitian ini belum tentu sepenuhnya sempurna, namun setidaknya sedikit harapan dari penulis adalah buku ini dapat bermanfaat bagi pembacanya dan dapat dijadikan acuan untuk penelitian selanjutnya.

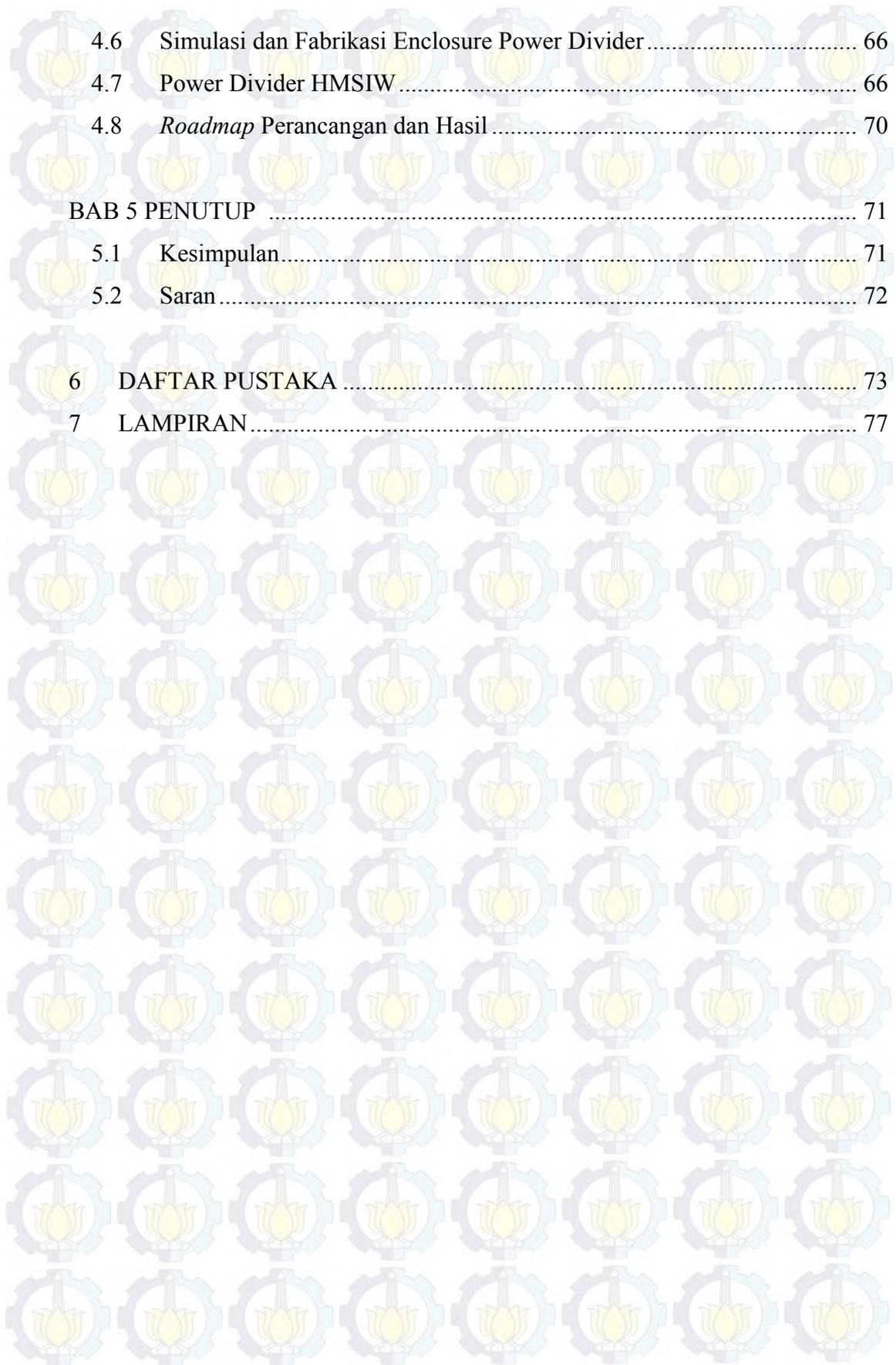
Surabaya, 18 Januari 2016

Penulis

DAFTAR ISI

PERNYATAAN KEASLIAN TESIS	i
LEMBAR PENGESAHAN	iii
ABSTRAK	v
ABSTRACT	vii
KATA PENGANTAR	ix
DAFTAR ISI	xi
DAFTAR GAMBAR	xv
DAFTAR TABEL	xix
BAB 1 PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	3
1.3 Batasan Masalah	4
1.4 Tujuan Penelitian	4
1.5 Manfaat Penelitian	4
1.6 Sistematika Penulisan	4
BAB 2 KAJIAN PUSTAKA DAN DASAR TEORI	7
2.1 Ultra Wideband (UWB)	7
2.2 Scattering Parameter [19]	8
2.3 Teori Power Divider [19]	9
2.3.1 T-Junction Lossless Divider	10
2.3.2 T-Junction Resistive Divider	11
2.3.3 Wilkinson Power Divider	12
2.3.4 Analisis Mode Even-Odd	12
2.4 Power Divider dalam Sistem Radar UWB	15
2.4.1 Power Divider untuk Pembagian Daya pada Antena Array	15
2.4.2 Power Divider untuk Pengukuran dalam Domain Waktu	16
2.5 Power Divider Substrate Integrated Waveguide (SIW)	17

2.5.1	Prosedur Perancangan SIW dengan Substrat Single Layer	18
2.5.2	Tipe Transisi Saluran Transmisi-SIW	20
2.5.3	Metode Peningkatan kinerja Power Divider Berbasis SIW	23
BAB 3 METODE PENELITIAN		27
3.1	Parameter Perancangan	28
3.1.1	Frekuensi Kerja	28
3.1.2	Scattering Parameter	29
3.1.3	Justifikasi Bahan Dielektrik	29
3.2	Pehitungan Dimensi SIW	30
3.3	Simulasi Bentuk Dasar SIW	31
3.3.1	Investigasi Mode Propagasi Orde Tinggi	33
3.3.2	Investigasi Pengaruh Diameter Via dan Jarak Antar Via	33
3.3.3	Investigasi Pengaruh Tebal Substrat	33
3.4	Perancangan Transisi untuk Feeding SIW	34
3.5	Perancangan Power Divider Berbasis SIW	37
3.6	Optimasi Power Divider Berbasis SIW	39
3.7	Fabrikasi dan Pengukuran Power Divider	41
3.8	Simulasi dan Fabrikasi Enclosure Power Divider	42
3.9	Modifikasi Power Divider dengan Metode HMSIW	43
3.10	Kontribusi Penelitian	45
BAB 4 ANALISIS DATA DAN PEMBAHASAN		47
4.1	Hasil Investigasi Struktur SIW	47
4.1.1	Mode Propagasi	47
4.1.2	Pengaruh Diameter Via dan Jarak Antar Via	49
4.1.3	Pengaruh Tebal Substrat	51
4.2	Hasil Simulasi Rancangan Stuktur SIW dengan Transisi Mikrostrip dan Grounded Coplanar Waveguide (GCPW)	52
4.3	Hasil Simulasi Rancangan Power Divider Tahap I	53
4.4	Hasil Simulasi Rancangan Power Divider Tahap II	56
4.5	Fabrikasi dan Pengukuran Power Divider	61



4.6	Simulasi dan Fabrikasi Enclosure Power Divider	66
4.7	Power Divider HMSIW	66
4.8	<i>Roadmap</i> Perancangan dan Hasil	70
BAB 5 PENUTUP		71
5.1	Kesimpulan	71
5.2	Saran	72
6	DAFTAR PUSTAKA	73
7	LAMPIRAN	77

DAFTAR GAMBAR

Gambar 1.1 (a) Power divider 3 way [7] dan (b) 12 way [8] pada radar UWB.	1
Gambar 1.2 (a) Power divider SIW 8 way, (b) antena vivaldi dan (c) integrasinya [10].....	2
Gambar 2.1 Batasan emisi daya spektrum UWB untuk Ground Penetrating Radar (GPR) dan Wall Penetrating Radar (WPR) pada FCC dan ECC [17].	7
Gambar 2.2 (a) Pembagian daya dan (b) kombinasi daya [26].	9
Gambar 2.3 (a) Divider mikrostrip. (b) Model saluran transmisi power divider lossless.	11
Gambar 2.4 Pembagian daya menggunakan tiga port power divider resistif.	12
Gambar 2.5 (a) Wilkinson power divider dan (b) model saluran transmisi ekuivalennya.	12
Gambar 2.6 Rangkaian Wilkinson power divider ternormalisasi dan simetris. ...	13
Gambar 2.7 Analisis rangkaian Wilkinson power untuk mencari S_{11}	14
Gambar 2.8 Wilkinson divider pada sub-array 16 x 1. (b) Full array 16 x 16 pada radar UWB untuk wall penetration [22].	16
Gambar 2.9 (a) Konfigurasi pengambilan data [23]. (b) Pengukuran sinyal pantulan port antena pada domain waktu [24].	16
Gambar 2.10 (a) T-Junction dan (b) Y-Junction power divider SIW [11].	17
Gambar 2.11 (a) Parameter fisik SIW [27] (b) Rectangular waveguide.	18
Gambar 2.12 Saluran mikrostrip	21
Gambar 2.13 Saluran GCPW [30].....	22
Gambar 2.14 (a) Transisi mikrostrip ke SIW dan (b) GCPW [31].	23
Gambar 2.15 Antena vivaldi array dengan feeding power divider SIW [34].....	24
Gambar 2.16 Power divider dengan metode (a) DGS [32], (b) BRS [15], (c) Ridge SIW [16], (d) Wilkinson SIW [33], serta (e) dan (f) dengan HMSIW [12,14].	25
Gambar 2.17 Tampilan 3D struktur multi layer 8-way RSIW power divider [35]	26

Gambar 2.18 (a) Parameter struktur SIW dan (b) peningkatan kinerja menggunakan via pada transisi mikrostrip [36]	26
Gambar 3.1 Diagram alir metode penelitian.....	27
Gambar 3.2 Pengaruh cut-off frekuensi kerja SIW dari 5 substrat dengan permitivitas dielektrik yang berbeda terhadap dimensi struktur SIW	29
Gambar 3.3 Geometri bentuk dasar SIW.....	31
Gambar 3.4 Simulasi struktur SIW menggunakan CST Microwave Studio.....	32
Gambar 3.5 S-Parameter dari struktur dasar SIW.....	32
Gambar 3.6 Pengaturan jumlah mode propagasi dan rentang frekuensi kerja dan pada software simulasi.....	33
Gambar 3.7 Geometrinya struktur SIW dengan feeding mikrostrip.....	36
Gambar 3.8 Geometri struktur SIW dengan feeding GCPW.....	36
Gambar 3.9 Proses optimasi return loss (S_{11}) dengan software simulasi menggunakan parameter sweep.....	37
Gambar 3.10 Geometri Y-junction power divider hasil rancangan tahap I. (a) layer atas (b) layer bawah.....	38
Gambar 3.11 Proses optimasi power divider dgn menambahkan via tengah	39
Gambar 3.12 Geometri Y-junction power divider hasil rancangan tahap II.....	40
Gambar 3.13 Proses simulasi pola medan pada power divider.....	41
Gambar 3.14 Power divider hasil fabrikasi (a) layer atas (b) layer bawah.....	41
Gambar 3.15 Teknik pengukuran 3 port power divider dgn network analyzer ...	42
Gambar 3.16 Simulasi enclosure Power divider (a) distribusi arus (b) dalam. ...	42
Gambar 3.17 Simulasi enclosure power divider	43
Gambar 3.18 Modifikasi struktur (a) power divider model II (b) HMSIW	43
Gambar 3.19 Struktur power divider HMSIW dengan optimasi via tengah.....	44
Gambar 3.20 Proses optimasi power divider HMSIW dengan via tengah.	44
Gambar 4.1 Hasil simulasi return loss dan insertion loss struktur SIW	47
Gambar 4.2 Pola medan E dalam struktur SIW pada frekuensi (a) 3 GHz dan (b) 5 GHz.....	48
Gambar 4.3 Pola medan H dalam struktur SIW pada frekuensi (a) 3 GHz dan (b) 5 GHz.....	49
Gambar 4.4 Pola medan E dan H untuk mode (a) TE_{10} dan (b) TE_{20} [19]	49

Gambar 4.5 (a) Pengaruh jarak antar via $s=2d$ terhadap return loss. (b) Pengaruh diameter via d terhadap insertion loss.....	50
Gambar 4.6 Pengaruh tebal substrat h terhadap (a) return loss dan (b) insertion loss	51
Gambar 4.7 (a) Perbandingan return loss dan insertion loss dari penerapan transisi (b) mikrostrip dengan (b) transisi GCPW pada struktur SIW.....	53
Gambar 4.8 Power divider model I dengan penambahan via tengah untuk optimasi. (a) layer atas (b) layer bawah.....	54
Gambar 4.9 Hasil optimasi power divider dengan menambahkan via tengah (a) S_{11} (b) S_{21} dan S_{31}	54
Gambar 4.10 Hasil simulasi rancangan power divider model I. (a) respon magnitude S-parameter (b) respon fase port output.....	55
Gambar 4.11 Power divider model II dengan penambahan via pada transisi (a) layer atas (b) layer bawah.....	57
Gambar 4.12 Hasil simulasi rancangan power divider model II. (a) respon magnitude S-parameter (b) respon fase port output.....	57
Gambar 4.13 Impedansi input dari power divider.....	58
Gambar 4.14 Isolasi antar kedua port output power divider model II.....	59
Gambar 4.15 Medan E pada power divider model II.....	60
Gambar 4.16 Distribusi <i>surface current</i> pada power divider model II.....	60
Gambar 4.17 Grafik perbandingan hasil pengukuran dan simulasi return loss...	62
Gambar 4.18 Grafik perbandingan hasil pengukuran dan simulasi S_{21} dan S_{31} ..	63
Gambar 4.19 Grafik perbandingan hasil pengukuran dan simulasi isolasi port output	64
Gambar 4.20 Grafik perbandingan hasil pengukuran dan simulasi respon fase port output.....	65
Gambar 4.21 Grafik beda fase yang terjadi pada dua port output hasil pengukuran	65
Gambar 4.22 Perbandingan hasil simulasi power divider dengan dan tanpa enclosure	66
Gambar 4.23 Power divider HMSIW	66
Gambar 4.24 Hasil simulasi power divider HMSIW sebelum dioptimasi	67

Gambar 4.25 Perubahan desain Power divider HMSIW	67
Gambar 4.26 Hasil optimasi power divider HMSIW (a) return loss (b) S_{21} & S_{31}	68
Gambar 4.27 Perubahan desain power divider HMSIW (a) return loss (b) S_{21} & S_{31}	69
Gambar 4.28 Medan E pada struktur power divider HMSIW	69
Gambar 4.29 Fishbone diagram penelitian	70

DAFTAR TABEL

Tabel 2.1 Perbandingan metode peningkatan kinerja pada power divider berbasis SIW	25
Tabel 3.1 Kriteria minimum frekuensi kerja power divider.....	28
Tabel 3.2 Kriteria minimum S-parameter power divider	29
Tabel 3.3 Spesifikasi bahan dielektrik RO4360	30
Tabel 3.4 Dimensi struktur SIW.....	31
Tabel 3.5 Dimensi struktur SIW dengan feeding mikrostrip dan GCPW	37
Tabel 3.6 Dimensi struktur Y-junction power divider hasil rancangan tahap I ...	39
Tabel 3.7 Dimensi struktur Y-junction power divider hasil rancangan tahap II ..	40
Tabel 3.8 Kontribusi Pelitian.....	45
Tabel 4.1 Perbandingan hasil rancangan power divider model I dan II.....	61
Tabel 4.2 Perbandingan return loss dari hasil pengukuran dan simulasi	62
Tabel 4.3 Perbandingan S_{21} dan S_{31} dari hasil pengukuran dan simulasi.....	63
Tabel 4.4 Perbandingan ketercapaian parameter-parameter hasil rancangan dengan kriteria minium perancangan.	63
Tabel 4.5 Rangkuman tahapan perancangan dan hasilnya.....	70

BAB 1

PENDAHULUAN

1.1 Latar Belakang

Penerapan teknologi Ultra Wideband (UWB) pada radar memberikan keunggulan tersendiri di antaranya resolusi yang sangat tinggi dan akurasi hingga orde milimeter dalam mendeteksi serta dapat mengkarakterisasi objek yang tersembunyi di balik tembok ataupun terkubur dalam tanah [1-3]. Teknologi UWB juga banyak diaplikasikan pada *ground penetrating radar* (GPR) untuk evaluasi suatu struktur bahan dan bangunan seperti bentuk, kadar kelembaban dan retakan tanpa merusak objek (non-destruktif) [4].

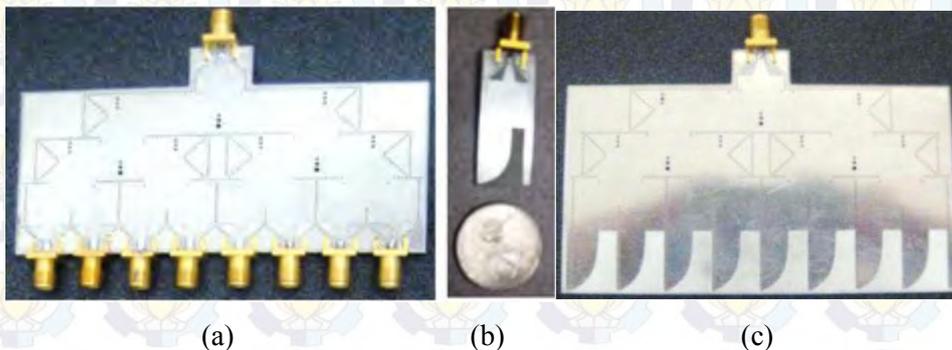
Sistem radar UWB terdiri dari beberapa sub-sistem, salah satunya adalah RF front-end. RF front-end umumnya memiliki beberapa elemen utama seperti modul pembangkit pulsa, antena dan modul penerima. Selain itu, beberapa komponen aktif maupun pasif seperti filter, low noise amplifier (LNA), power amplifier dan power divider juga diperlukan untuk membangun sistem yang terintegrasi antar modul dengan fungsinya masing-masing [5,6].

Power divider telah banyak digunakan dalam perancangan sistem gelombang mikro dan gelombang milimeter termasuk perancangan sistem radar karena kemampuannya dalam membagi dan mengkombinasi daya. Dengan fungsi tersebut, power divider dibutuhkan pada sistem feeding antena array [7,8] seperti pada Gambar 1.1. Selain itu power divider juga digunakan untuk keperluan pengukuran menggunakan osiloskop.



Gambar 1.1 (a) Power divider 3 way [7] dan (b) 12 way [8] pada radar UWB.

Power divider konvensional yang berbentuk waveguide memiliki rugi-rugi (*loss*) yang sangat rendah namun dimensinya masih tergolong yang besar dan non-planar sehingga sulit untuk diintegrasikan pada rangkaian gelombang mikro lainnya. Disisi lain, penerapan teknologi mikrostrip pada power divider lebih memungkinkan karena bentuknya yang *compact* dan *low-cost* namun rugi-rugi (*loss*) yang dihasilkan masih relatif tinggi [9]. Untuk mendapatkan desain yang optimal, sebuah teknologi bernama Substrate Integrated Waveguide (SIW) dipandang mampu untuk menyelesaikan masalah tersebut. Penerapan teknik SIW menghasilkan struktur dengan karakter waveguide yang dapat diimplementasikan pada rangkaian planar sehingga bentuknya menjadi *compact*, *low-cost* seperti pada mikrostrip namun rugi-rugi yang dihasilkan tetap rendah. Penerapan teknologi SIW memiliki keunggulan tersendiri yaitu kemudahan dalam integrasi dengan komponen lain seperti antenna vivaldi [10] pada Gambar 1.2.



Gambar 1.2 (a) Power divider SIW 8 way, (b) antenna vivaldi dan (c) integrasinya [10].

Power divider berbasis SIW telah banyak dikembangkan dalam beberapa tahun terakhir. Mulai dari desain dasar T-junction dan Y-junction [11], miniaturisasi dengan metode Half Mode SIW (HMSIW) [12-14], peningkatan band rejection menggunakan slot [15], peningkatan bandwidth dengan metode Ridge SIW (RSIW) [16], hingga peningkatan kualitas return loss [10]. Beberapa rancangan power divider tersebut memang memiliki keunggulan-keunggulan tersendiri, namun frekuensi kerjanya masih tergolong relatif tinggi untuk aplikasi radar penetrasi. Seperti yang umum diketahui bahwa untuk aplikasi radar penetrasi menggunakan frekuensi rendah untuk menghindari atenuasi tinggi pada sinyal saat melakukan penetrasi. Beberapa power divider yang diusulkan sebelumnya [10-16] memiliki

frekuensi cut-off yang masih relatif tinggi (3.5 – 33.5 GHz) untuk diterapkan pada aplikasi ini. Alokasi pita frekuensi UWB untuk radar penetrasi memiliki frekuensi cut-off yang lebih rendah (1.99 – 10.6 GHz) dibanding dengan sistem UWB modern yang biasanya digunakan untuk komunikasi (3.1 – 10.6 GHz) atau dalam kategori *imaging system* termasuk dalam *mid-frequency* [17,18].

Power divider spesifik untuk aplikasi radar penetrasi memberikan problem tersendiri dalam perancangannya. Selain penyesuaian bandwidth dan frekuensi kerja dari sistem radar, pergeseran frekuensi cut-off ke rentang yang lebih rendah akan berakibat pada semakin besarnya ukuran struktur planar yang dihasilkan. Permasalahan yang timbul tersebut memberikan peluang untuk dilakukannya penelitian terhadap rancangan struktur power divider berbasis SIW yang cocok untuk diterapkan pada radar penetrasi dengan kinerja yang baik. Penggabungan beberapa metode yang telah diusulkan sebelumnya juga dipandang dapat meningkatkan kinerja power divider yang akan diusulkan.

Pada penelitian ini dilakukan simulasi, optimasi, fabrikasi, pengukuran hingga perancangan enclosure komersial power divider yang akan diusulkan. Desain enclosure power divider sebagai salah satu komponen pasif gelombang mikro dilakukan untuk mendapatkan prototipe power divider komersial sebagai salah satu usaha dalam mendukung kemandirian teknologi struktur planar gelombang mikro pada sektor manufaktur Indonesia.

1.2 Rumusan Masalah

Ditarik dari latar belakang penelitian, fokus permasalahan yang menjadi topik pembahasan penelitian ini adalah :

1. Bagaimana merancang power divider berbasis SIW pada rentang frekuensi UWB spesifik untuk aplikasi radar penetrasi.
2. Metode apa yang tepat untuk meminimalkan dimensi struktur planar power divider.
3. Metode apa yang potensial untuk digunakan dalam rangka meningkatkan kinerja power divider berbasis SIW.

4. Bagaimana pengaruh metode yang diusulkan terhadap kinerja power divider.

1.3 Batasan Masalah

Lingkup pembahasan permasalahan pada penelitian power divider berbasis SIW dibatasi pada beberapa hal, yaitu :

1. Power divider untuk aplikasi radar penetrasi terbatas untuk keperluan integrasi RF front-end dan pengukuran.
2. Desain dasar power divider yang dirancang memiliki 2 port output (*2 way*).
3. Kinerja power divider akan di analisis melalui S-parameter.
4. Frekuensi kerja power divider berada pada kategori sistem UWB *mid-frequency imaging systems* (1.99 – 10.6 GHz).

1.4 Tujuan Penelitian

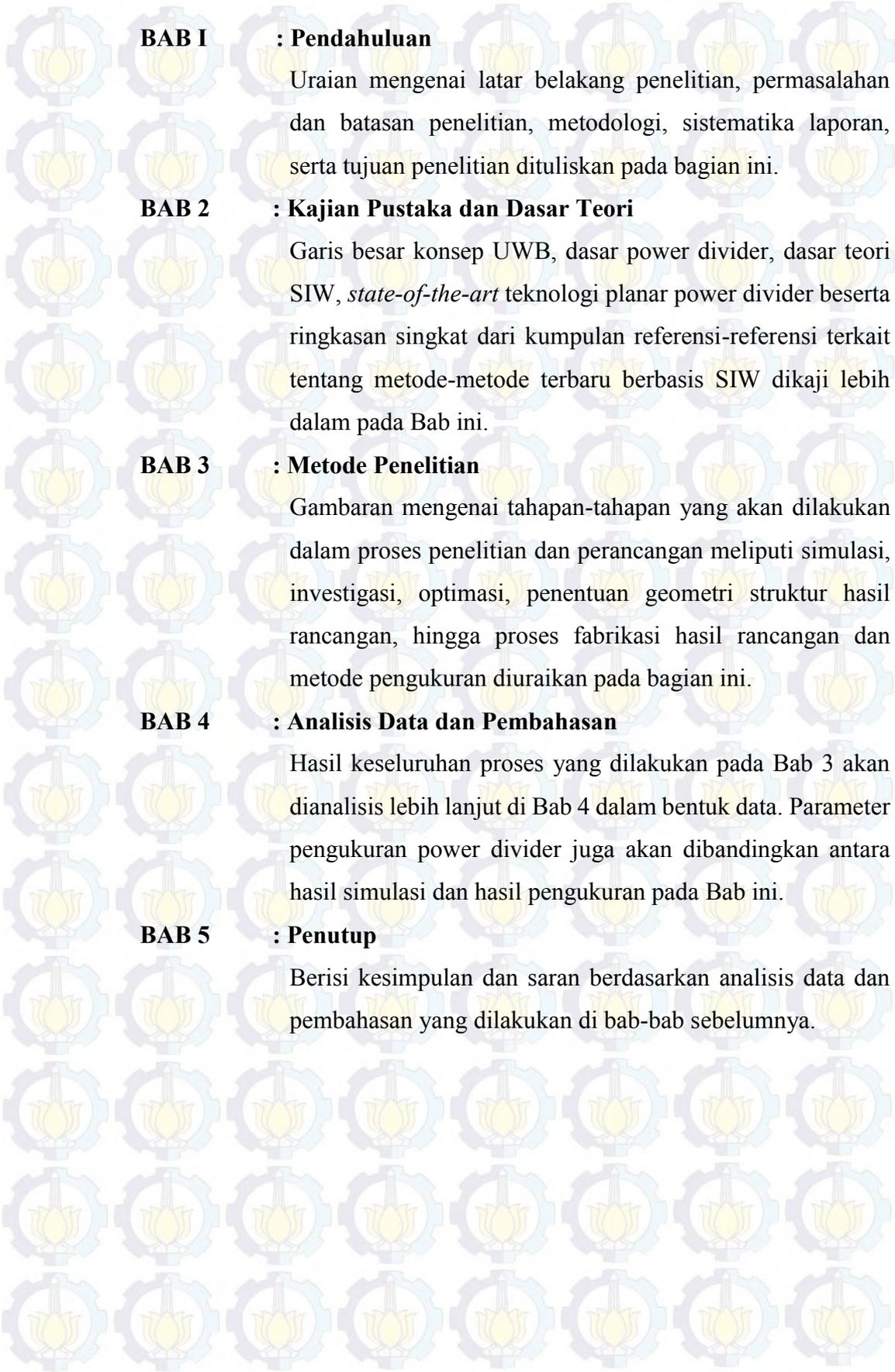
Target akhir dalam penelitian ini adalah mendapatkan prototipe hasil rancangan power divider UWB Berbasis SIW yang dapat diterapkan untuk aplikasi radar penetrasi.

1.5 Manfaat Penelitian

Penelitian ini diharapkan dapat menjadi referensi studi literatur tentang peningkatan kualitas struktur planar komponen pasif power divider melalui teknologi SIW pada pita-pita frekuensi rendah untuk aplikasi radar penetrasi, dan juga aplikasi lain seperti perangkat ISM Band. Penelitian ini juga diharapkan dapat berkontribusi dalam mendukung kemandirian teknologi struktur planar gelombang mikro pada sektor manufaktur.

1.6 Sistematika Penulisan

Tata urutan pembahasan thesis ini akan dibagi menjadi 5 bab dengan sistematika penulisan sebagai berikut,



BAB I : Pendahuluan

Uraian mengenai latar belakang penelitian, permasalahan dan batasan penelitian, metodologi, sistematika laporan, serta tujuan penelitian dituliskan pada bagian ini.

BAB 2 : Kajian Pustaka dan Dasar Teori

Garis besar konsep UWB, dasar power divider, dasar teori SIW, *state-of-the-art* teknologi planar power divider beserta ringkasan singkat dari kumpulan referensi-referensi terkait tentang metode-metode terbaru berbasis SIW dikaji lebih dalam pada Bab ini.

BAB 3 : Metode Penelitian

Gambaran mengenai tahapan-tahapan yang akan dilakukan dalam proses penelitian dan perancangan meliputi simulasi, investigasi, optimasi, penentuan geometri struktur hasil rancangan, hingga proses fabrikasi hasil rancangan dan metode pengukuran diuraikan pada bagian ini.

BAB 4 : Analisis Data dan Pembahasan

Hasil keseluruhan proses yang dilakukan pada Bab 3 akan dianalisis lebih lanjut di Bab 4 dalam bentuk data. Parameter pengukuran power divider juga akan dibandingkan antara hasil simulasi dan hasil pengukuran pada Bab ini.

BAB 5 : Penutup

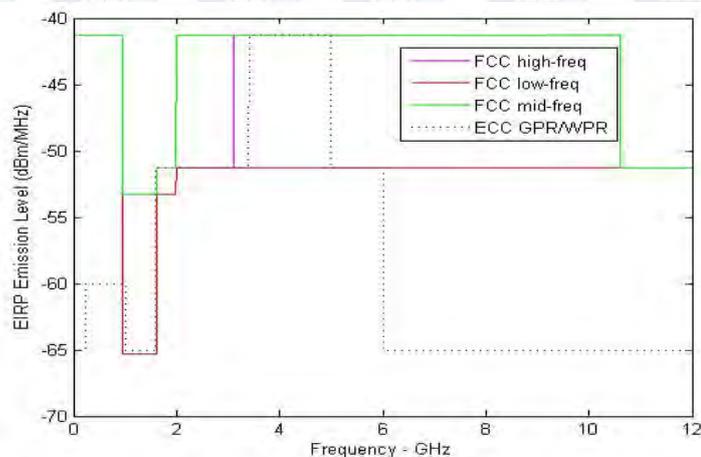
Berisi kesimpulan dan saran berdasarkan analisis data dan pembahasan yang dilakukan di bab-bab sebelumnya.

BAB 2

KAJIAN PUSTAKA DAN DASAR TEORI

2.1 Ultra Wideband (UWB)

Sinyal Ultra Wideband sering diartikan sebagai sinyal yang memiliki bandwidth relatif yang lebar. Beberapa negara telah menetapkan regulasi penggunaan spektrum untuk aplikasi UWB seperti Amerika Serikat melalui *Federal Communications Commission* (FCC), Uni-Eropa melalui *Electronic Communications Committee* (ECC), serta beberapa negara Asia-Pasifik meliputi Jepang, Singapura dan China. Batasan penggunaan spektrum UWB dari FCC serta ECC dapat dilihat pada Gambar 2.1 [17].



Gambar 2.1 Batasan emisi daya spektrum UWB untuk Ground Penetrating Radar (GPR) dan Wall Penetrating Radar (WPR) pada FCC dan ECC [17].

Dari Gambar 2.1 dapat dilihat bahwa rentang sistem UWB untuk radar penetrasi memiliki frekuensi cut-off yang lebih rendah (1.99 – 10.6 GHz) dibanding dengan sistem UWB modern yang biasanya digunakan untuk komunikasi (3.1 – 10.6 GHz). Radar penetrasi juga di izinkan menggunakan pita di bawah 960 MHz untuk kategori *low-frequency*, sedangkan untuk rentang 1.99 – 10.6 GHz dalam kategori *imaging systems* termasuk dalam *mid-frequency* [17,18].

Merujuk pada FCC, beberapa definisi untuk sistem UWB dapat dijelaskan sebagai berikut [18],

- a. Bandwidth UWB, adalah pita frekuensi yang dibatasi pada titik 10 dB dibawah radiasi tertinggi pada sistem transmisi termasuk antenna.
- b. Frekuensi tengah (f_c), didefinisikan sebagai titik tengah dari batas frekuensi tertinggi (f_h) dengan batas frekuensi terendah (f_l).
- c. Fractional bandwidth, merupakan rasio bandwidth terhadap frekuensi tengahnya atau bisa dituliskan sebagai

$$FBW = \frac{2(fh - fl)}{(fh + fl)} \quad (2.1)$$

- d. Sistem UWB, memiliki fractional bandwidth lebih dari atau sama dengan 0.2, atau memiliki bandwidth lebih dari 500 MHz.

2.2 Scattering Parameter [19]

Scattering parameter berhubungan dengan tegangan gelombang yang datang dari satu port dengan gelombang yang dipantulkan dari port tersebut. Scattering parameter $[S]$ didefinisikan dalam relasi terhadap tegangan gelombang datang dan gelombang pantul untuk N -port network sebagai

$$\begin{bmatrix} V_1^- \\ V_2^- \\ \vdots \\ V_N^- \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} & \dots & S_{1N} \\ S_{21} & & & \\ \vdots & & & \\ S_{N1} & \dots & & S_{NN} \end{bmatrix} \begin{bmatrix} V_1^+ \\ V_2^+ \\ \vdots \\ V_N^+ \end{bmatrix} \quad (2.2)$$

Scattering parameter $[S]$ untuk network yang bersifat resiprokal adalah simetris atau dengan kata lain sama dengan transpose matriksnya itu sendiri $[S]^t$.

Jika network bersifat lossless maka scattering parameter tersebut akan memenuhi kondisi pada persamaan (2.3). Pada N -port network ($N = 1,2,3,\dots$) untuk $i = j$,

$$\sum_{k=1}^N S_{ki} S_{kj}^* = 1 \quad (2.3a)$$

dan untuk $i \neq j$,

$$\sum_{k=1}^N S_{ki} S_{kj}^* = 0 \quad (2.3b)$$

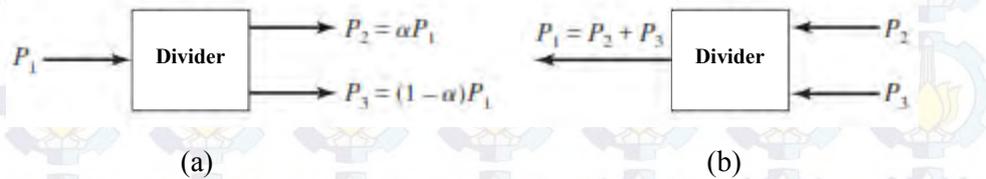
Untuk port output yang diterminasi dengan beban yang machth, koefisien refleksi pada port input (Γ_{in}) bernilai sama dengan S_{11} . Sehingga return loss (RL) dapat dihitung sebagai

$$RL = -20\log |S_{11}| \quad (2.4)$$

Penting untuk dipahami bahwa koefisien refleksi yang dilihat dari port n tidak sama dengan S_{nn} kecuali seluruh port output dalam keadaan match, begitu juga untuk koefisien transmisi. Scattering parameter adalah karakteristik dari suatu network dengan kondisi port-port dalam keadaan match sehingga perubahan terminasi atau eksitasi tidak akan mengubah scattering parameternya namun yang berubah adalah koefisien refleksi atau koefisien transmisinya.

2.3 Teori Power Divider [19]

Power divider merupakan komponen pasif gelombang mikro yang digunakan untuk membagi (*dividing*) atau mengkombinasi (*combining*) daya. Dalam pembagian daya, sinyal input dibagi menjadi dua atau lebih sinyal output dengan daya yang lebih rendah. Sinyal keluaran power divider biasanya bersifat *in-phase* dengan rasio pembagian daya yang sama (3 dB) namun bisa juga berbeda. Prinsip kerja power divider bisa dilihat pada gambar 2.2.



Gambar 2.2 (a) Pembagian daya dan (b) kombinasi daya [26].

Tipe power divider sederhana memiliki tiga port network. Scattering parameter dari tiga port network memiliki 9 elemen independen :

$$[S] = \begin{bmatrix} S_{11} & S_{12} & S_{13} \\ S_{21} & S_{22} & S_{23} \\ S_{31} & S_{32} & S_{33} \end{bmatrix} \quad (2.5)$$

Jika komponen power divider pasif dan tidak mengandung material anisotropis maka power divider bersifat resiprokal dan scattering matriks menjadi simetris ($S_{ij} = S_{ji}$).

$$[S] = \begin{bmatrix} 0 & S_{12} & S_{13} \\ S_{12} & 0 & S_{23} \\ S_{13} & S_{23} & 0 \end{bmatrix} \quad (2.6)$$

Sesuai dengan persamaan (2.3) jika network pada power divider juga bersifat lossless, maka scattering parameter akan memenuhi kondisi persamaan dibawah

$$|S_{12}|^2 + |S_{13}|^2 = 1 \quad (2.7a)$$

$$|S_{12}|^2 + |S_{23}|^2 = 1 \quad (2.7b)$$

$$|S_{13}|^2 + |S_{23}|^2 = 1 \quad (2.7c)$$

$$S_{13}^* S_{23} = 0 \quad (2.7d)$$

$$S_{23}^* S_{12} = 0 \quad (2.7e)$$

$$S_{12}^* S_{13} = 0 \quad (2.7f)$$

Persamaan (2.4d) – (2.4f) menunjukkan bahwa paling sedikit dua dari tiga parameter (S_{12} , S_{13} , S_{23}) harus bernilai nol. Kondisi tersebut bertentangan dengan persamaan (2.4a) – (2.4c), sehingga 3 port network tidak dapat secara bersamaan dalam kondisi lossless, resiprokal dan match di semua port-nya (jika semua port match maka $S_{ii} = 0$). Namun pada kenyataannya tidak mungkin untuk membuat tiga port network ideal. Yaitu network yang lossless, resiprokal dan match di semua port-nya. Jika salah satu dari 3 kondisi tersebut tidak dipenuhi, maka power divider akan bisa direalisasikan secara fisik.

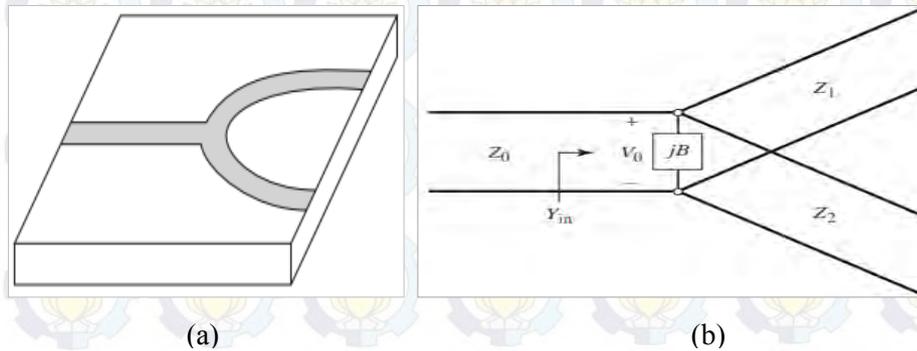
2.3.1 T-Junction Lossless Divider

Lossless divider mempunyai energi yang tersimpan yang dapat dimodelkan dengan nilai susceptansi B . Agar divider menjadi match terhadap impedansi karakteristik dari input saluran (Z_0), diharuskan memenuhi persamaan (2.8). Jika saluran transmisi di asumsikan lossless, maka impedansi karakteristik bernilai real dan jika di asumsikan $B = 0$, maka persamaan (2.8) dapat di reduksi menjadi persamaan (2.9).

$$Y_{in} = jB + \frac{1}{Z_1} + \frac{1}{Z_2} = \frac{1}{Z_0} \quad (2.8)$$

$$\frac{1}{Z_1} + \frac{1}{Z_2} = \frac{1}{Z_0} \quad (2.9)$$

Namun pada prakteknya, nilai B tidak dapat diabaikan sehingga elemen reaktif sering digunakan untuk menghilangkan efek suseptansi tersebut. Model saluran transmisi T-junction power divider dapat dilihat pada Gambar 2.3.



Gambar 2.3 (a) Divider mikrostrip. (b) Model saluran transmisi power divider lossless.

2.3.2 T-Junction Resistive Divider

Jika tiga port divider yang mengandung komponen yang memiliki rugi-rugi (lossy) dapat dirancang agar menjadi match pada seluruh port-nya. Menggunakan komponen resistor (lumped-element) seperti pada rangkaian di Gambar 2.4, pembagian daya seimbang (-3 dB) dapat dilakukan.

Divider resistif pada Gambar 2.4 dapat dianalisa menggunakan teori rangkaian. Diasumsikan semua port diterminasi dengan impedansi karakteristik (Z_0), maka impedansi input (Z_{in}) adalah

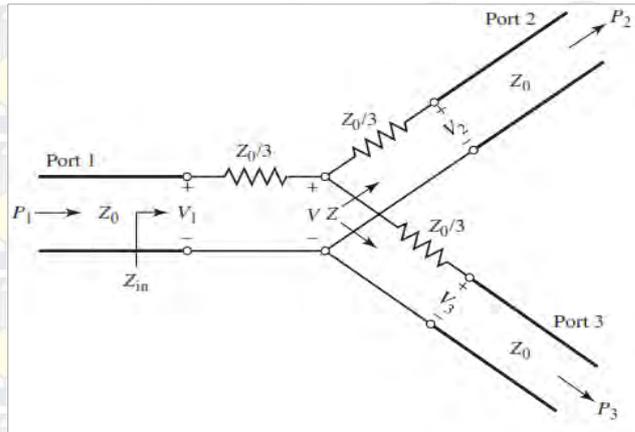
$$Z_{in} = \frac{Z_0}{3} + \frac{2Z_0}{3} = Z_0 \quad (2.10)$$

Yang menunjukkan bahwa impedansi input match terhadap feed line. Karena network yang simetris dari ketiga port tersebut, port output lainnya juga menjadi match. Jika tegangan pada port 1 adalah V_1 , dengan konsep pembagian tegangan, maka tegangan outputnya dapat diperoleh dari persamaan,

$$V_2 = V_3 = \left(V_1 \frac{\frac{2Z_0}{3}}{\frac{Z_0}{3} + \frac{2Z_0}{3}} \right) \frac{Z_0}{Z_0 + \frac{Z_0}{3}} = \frac{1}{2} V_1 \quad (211)$$

Akibat dari pembagian tegangan pada persamaan 2.11, tegangan output menjadi setengah dari tegangan input yang berarti daya yang dikeluarkan adalah 6 dB di bawah level daya input. Cukup logis jika daya yang di keluarkan menjadi

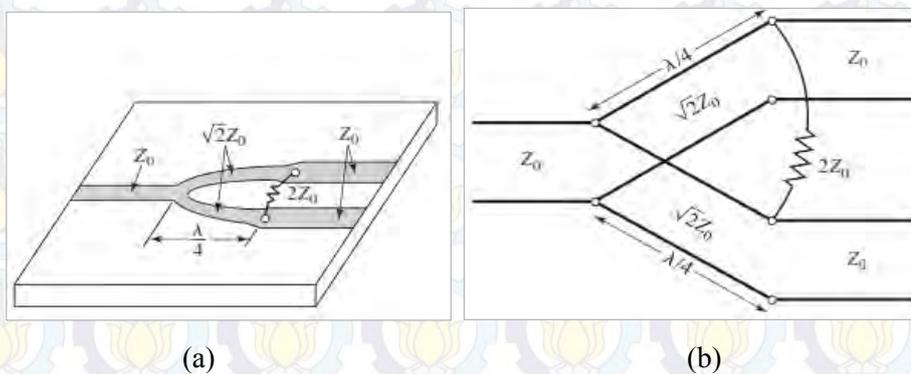
seperempat dari daya masukan akibat dari penggunaan resistor yang mendisipasi setengah daya yang di masukkan ke power divider.



Gambar 2.4 Pembagian daya seimbang menggunakan tiga port power divider resistif.

2.3.3 Wilkinson Power Divider

T-junction divider yang lossless memiliki kekurangan yaitu tidak match di semua port-nya dan tidak memiliki isolasi diantara beberapa port-nya. Disisi lain divider resistif dapat memperbaiki kekurangan tersebut tetapi kemampuan isolasi tetap tidak tercapai. Wilkinson power divider seperti pada Gambar 2.5 memiliki kemampuan untuk mengisolasi daya antar port output dan tetap menjadi lossless ketika kedua output port dalam keadaan match.

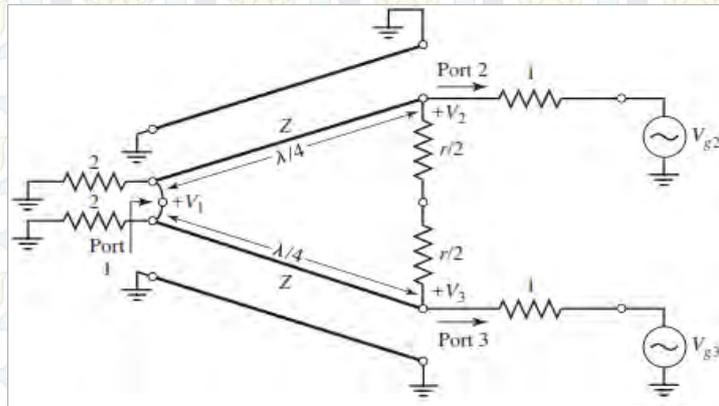


Gambar 2.5 (a) Wilkinson power divider dan (b) model saluran transmisi ekuivalennya.

2.3.4 Analisis Mode Even-Odd

Pada Gambar 2.6, model saluran transmisi pada Gambar 2.5(b) di gambarkan ke bentuk simetris dengan nilai impenansi yang ternormalisasi dengan

saluran transmisi. Saluran $\lambda/4$ memiliki impedansi karakteristik dan shunt resistor berturut-turut Z dan r . Pembagian daya seimbang jika nilai $Z = \sqrt{2}$ dan $r = 2$.



Gambar 2.6 Rangkaian Wilkinson power divider ternormalisasi dan simetris.

Even mode, adalah ketika eksitasi sumber $V_{g2} = V_{g3} = 2V_0$. Pada mode ini arus akan mengalir langsung menuju input port 1 tanpa melalui shunt resistor. Dengan meninjau port 2, impedansi inputnya untuk even mode (Z_{in}^e) adalah

$$Z_{in}^e = \frac{Z^2}{2} \quad (2.12)$$

Agar match dengan port 1 maka impedansi input yang diharapkan adalah bernilai 1 sehingga ditentukan nilai $Z = \sqrt{2}$. Untuk analisis S-parameter, perlu diketahui nilai tegangan di titik port 1 dan port 2 pada mode even atau dituliskan dengan V_1^e dan V_2^e dari persamaan 2.10. Dengan konsep pembagian tegangan, $V_2^e = V_0$. Jika dianggap $x = 0$ pada port 1 dan $x = \frac{\lambda}{4}$ pada port 2 akan didapatkan nilai V_1^e seperti pada persamaan 2.14.

Odd mode, adalah ketika $V_{g2} = -V_{g3}$. Untuk mempermudah analisis, ground diletakkan pada bagian tengah rangkaian. Dengan demikian, impedansi input pada mode ini ditinjau dari port 2 akan bernilai tak terhingga akibat hubungan singkat atau impedansi beban nol. Gelombang akan terpantul kembali. Agar kondisi match saat gelombang terpantul kembali ke port 2, maka nilai impedansi pada r di pilih bernilai 2. Ini mengakibatkan tegangan pada port 1 dan port 2 pada odd mode

menjadi $V_2^o = V_0$ dan $V_1^o = 0$. Artinya, semua daya dari port 2 tidak akan melewati port 1 namun terdisipasi oleh resistor $r/2$.

$$V(x) = V^+(e^{-j\beta x} + \Gamma e^{j\beta x})$$

$$V_2^e = V(-\lambda/4) = jV^+(1 - \Gamma) = V_0 \quad (2.13)$$

$$V_1^e = V(0) = V^+(1 + \Gamma) = jV_0 \frac{\Gamma + 1}{\Gamma - 1} \quad (2.14)$$

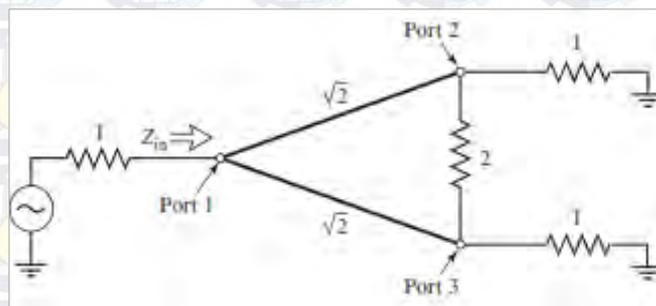
Karena nilai $Z = \sqrt{2}$ dan $Z_{in}^e = 2$ sehingga nilai koefisien pantul Γ ditinjau dari port 1 adalah,

$$\Gamma = \frac{2 - \sqrt{2}}{2 + \sqrt{2}}$$

Dengan mensubstitusikan ke persamaan (2.14) didapatkan,

$$V_1^e = -jV_0\sqrt{2} \quad (2.15)$$

Untuk analisis keseluruhan S-parameter, terlebih dahulu ditentukan nilai Z_{in} ditinjau dari port 1 seperti pada Gambar 2.7. Impedansi input di dapatkan $Z_{in} = 1$ dengan kondisi port 2 dan port 3 diterminasi dengan beban yang match.



Gambar 2.7 Analisis rangkaian Wilkinson power untuk mencari S_{11} .

Dari analisis keseluruhan diatas, dapat ditentukan S-parameter Wilkinson divider yaitu :

- $S_{11} = 0$, dihasilkan akibat dari $Z_{in} = 1$ yang match pada port 1.
- $S_{12} = S_{21} = \frac{V_1^e + V_1^o}{V_2^e + V_2^o} = -j/\sqrt{2}$, simetris disebabkan sifat resiprositas
- $S_{13} = S_{31}$, simetris antara port 2 dan port
- $S_{23} = S_{32} = 0$, akibat hubung singkat atau open circuit.

- e) $S_{22} = S_{33} = 0$, port 2 dan 3 match oleh saluran $\lambda/4$ dan shunt resistor. Eksitasi dari salah satu port output bisa dipahami dengan menggunakan superposisi antara even dan odd mode.

2.4 Power Divider dalam Sistem Radar UWB

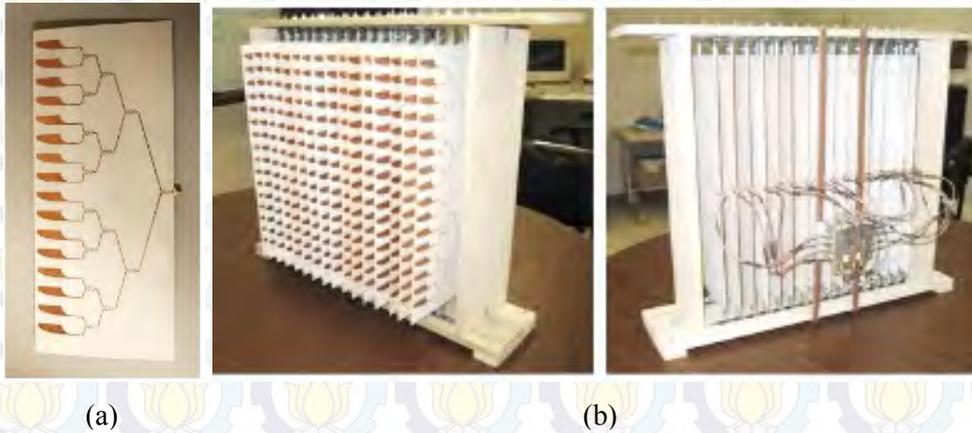
Dalam sistem radar UWB, power divider biasanya bekerja pada sub-sistem *RF front-end*, berfungsi sebagai pembagi daya pada antenna array. Selain itu, power divider juga diperlukan untuk pembagian daya sebelum di pancarkan oleh antena guna mengambil sampel dari sinyal yang akan di untuk di analisis pada domain waktu. Studi literatur mengenai fungsi power divider pada beberapa sistem radar UWB yang telah dikembangkan akan dibahas pada bagian ini.

2.4.1 Power Divider untuk Pembagian Daya pada Antena Array

Power divider pada antena array digunakan untuk pembagian daya ke beberapa antena dengan beberapa tujuan, berikut adalah beberapa aplikasinya :

- a) R. Rajaraman dalam thesisnya [7] menggunakan 13 port power divider komersial 2-8 GHz yang terpisah dari antena untuk mencatu 12 elemen antena array vivaldi seperti pada Gambar 1.1 (a). Tujuan array tersebut adalah mempersempit beamwidth pada radar UWB untuk memenuhi spesifikasi radar pada kondisi bersalju.
- b) C. H. Liao and D. C. Chang [8] mengusulkan antena array vivaldi 4 elemen yang dicatu menggunakan 5 port power divider terpisah dari antena seperti pada Gambar 1.1.(b) untuk mempersempit beamwidth dan menekan level side-lobe pada aplikasi radar UWB imaging.
- c) M. Li dalam disertasinya [20] menggunakan 3 port power divider dalam satu substrat antena array 2 elemen untuk meningkatkan gain antena pada aplikasi UWB GPR.
- d) M. Stasiowski dan D. Schaubert [21] merancang 5 power divider dalam satu substrat untuk keperluan test set-up 5 posisi sudut beam (*beam positioning*) pada antena array untuk keperluan militer udara.

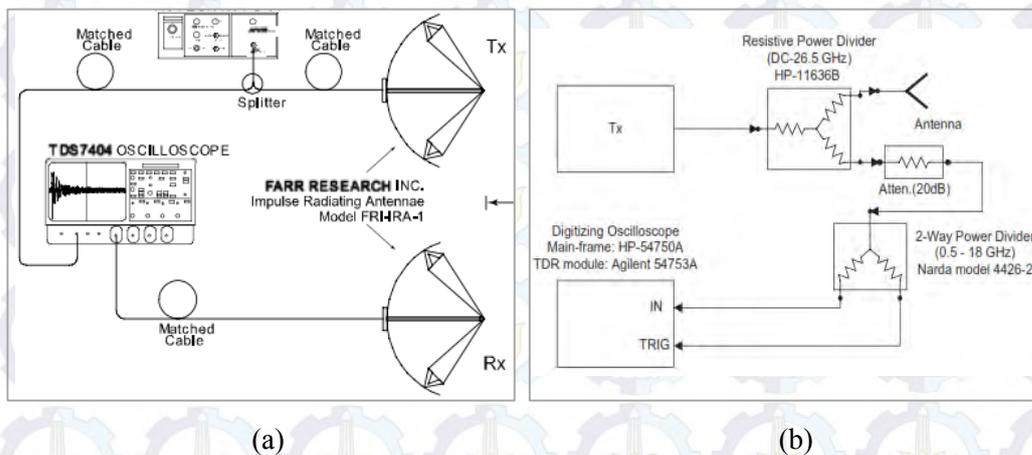
- e) Y. Yang, dkk [22] juga mengusulkan Wilkinson power divider 17 port 8-14 GHz yang terintegrasi dalam satu substrat dengan antenna array vivaldi 16 elemen. Sub-array tersebut di integrasikan menggunakan switch Single-Pole-16-Throw (SP16T) menjadi antenna full array 16 x 16 untuk aplikasi UWB see-through-wall imaging, seperti pada Gambar 2.10.



Gambar 2.8 Wilkinson divider pada sub-array 16 x 1. (b) Full array 16 x 16 pada radar UWB untuk wall penetration [22].

2.4.2 Power Divider untuk Pengukuran dalam Domain Waktu

Power divider juga diperlukan untuk pengambilan data. Pembagian daya dibutuhkan untuk mengambil sampel pulsa yang dipancarkan antenna. Sampel pulsa yang diambil, dibandingkan dengan pulsa terima setelah memantul dari target, pulsa tersebut di analisa menggunakan osiloskop seperti pada Gambar 2.9 (a) [23].



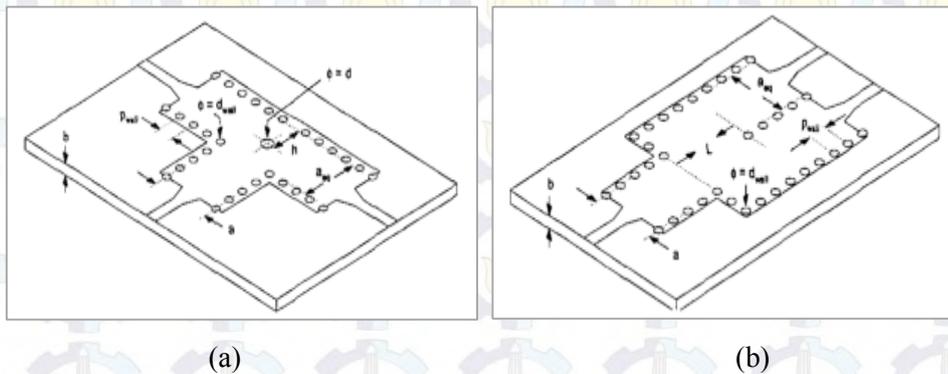
Gambar 2.9 (a) Konfigurasi pengambilan data [23]. (b) Pengukuran sinyal pantulan port antenna pada domain waktu [24].

Dalam buku teori, perancangan dan analisis dari radar UWB [24], penting juga untuk mengetahui karakteristik dari komponen-komponen pada sistem UWB pada domain waktu. Pada Gambar 2.9 (b) ditunjukkan blok diagram sistem yang digunakan untuk mengukur pulsa yang dipantulkan oleh port antenna pada domain waktu dari suatu sinyal input menggunakan power divider.

2.5 Power Divider Substrate Integrated Waveguide (SIW)

Pada 1960an, teknologi planar seperti stripline atau mikrostrip mulai berkembang. Perkembangan tersebut juga menjadi awal pengembangan tipe baru dari power divider saat itu salah satunya adalah Wilkinson divider [19]. Penerapan teknologi mikrostrip pada power divider memiliki *loss* relatif tinggi dibanding waveguide [9] walaupun dimensinya lebih kecil dan mudah diintegrasikan. Sebuah teknologi bernama SIW dikembangkan guna meminimalkan *loss* pada power divider. Penerapan teknik SIW seperti pada Gambar 2.10 menghasilkan struktur planar berlubang (*via*) dengan karakter waveguide yang *lossless*.

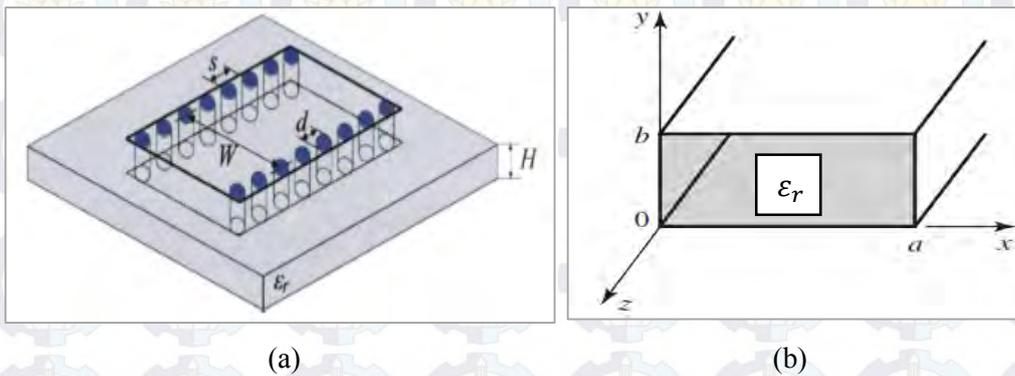
Teknik *via* seperti pada SIW pertama kali diperkenalkan pada tahun 1998 dengan nama laminated waveguides. Perlu diketahui bahwa teknik integrated waveguide telah diusulkan lebih awal dan dipatenkan di Jepang pada 1994 tetapi perhatian masih kurang, hingga pada tahun 2001 skema SIW diperkenalkan sebagai bagian dari Substrate Integrated Circuits (SICs) [25]. Pada 2001, D. Deslandes dan K. Wu adalah yang memperkenalkan rangkaian pasif maupun aktif menggunakan metode SIW seperti yang dikenal sekarang [26]. S. Germain bersama D. Deslandes dan K. Wu juga telah mengaplikasikannya pada power divider [11] pada 2003.



Gambar 2.10 (a) T-Junction dan (b) Y-Junction power divider menggunakan SIW [11].

2.5.1 Prosedur Perancangan SIW dengan Substrat Single Layer

Perbandingan parameter fisik dari SIW dengan rectangular waveguide (RWG) konvensional ditampilkan pada Gambar 2.11 (a). SIW seperti waveguide yang berisi bahan dielektrik dan memiliki dinding samping dengan lebar W yang terbentuk dari via-via dengan diameter d dan terpisah dengan jarak s antar via. SIW ditanam pada lapisan dielektrik dengan tinggi H , konstanta dielektrik ϵ_r dan loss tangent $\tan \gamma$. Jika SIW dirancang dengan baik, karakteristik dari SIW adalah sama dengan RWG konvensional [27].



Gambar 2.11 (a) Parameter fisik SIW [27]. (b) Geometri rectangular waveguide.

Berikut adalah beberapa parameter yang perlu dipertimbangkan dalam perancangan SIW [27,28] :

a) Frekuensi Cut-off

Pada model RWG konvensional di Gambar 2.11 (b), diasumsikan $a > b$, frekuensi cut-off (f_c) pada mode TE_{mn} dapat dihitung menggunakan

$$f_{cmn} = \frac{c}{2\pi\sqrt{\epsilon_r}} \sqrt{\left(\frac{m}{a}\right)^2 + \left(\frac{n}{b}\right)^2} \quad (2.16)$$

Sehingga untuk mode dominan (TE_{10}), dapat dihitung lebar a

$$a = \frac{c}{2f_{c10}\sqrt{\epsilon_r}} \quad (2.17)$$

Via pada SIW mencegah arus permukaan mode propagasi TM dan TE_{mn} dimana $n \neq 0$. Oleh sebab itu hanya mode TE_{m0} yang timbul.

b) Single Mode Bandwidth

Untuk mendapatkan single-mode bandwidth, dapat dilakukan pendekatan menggunakan persamaan (2.16) untuk memperkirakan bandwidth SIW pada single mode adalah,

$$BW_{SIW} = 2f_{c10} = \frac{c}{a\sqrt{\epsilon_r}} \quad (2.18)$$

Dengan f_{c10} merupakan frekuensi cut-off pada mode dominan TE_{10}

c) Rugi-Rugi Tembaga dan Dielektrik

Faktor kualitas dari SIW lebih kecil dari RWG karena bahan dielektrik dan reduksi ukuran. Menggunakan dielektrik dengan ϵ_r yang lebih kecil dapat mengurangi loss akibat dielektrik.

d) Rugi-Rugi Radiasi

Pada Gambar 2.11 (a) dapat dilihat jika jarak s antar via terlalu besar, loss radiasi dapat terjadi karena kebocoran medan elektromagnetik pada SIW. Diameter via d juga dapat mempengaruhi return loss dari SIW. Untuk itu, kriteria s dan d dibatasi pada $s \leq 2d$ dan $d \leq \lambda_g/5$, di mana λ_g merupakan panjang gelombang terpandu (*guided wavelength*) yang pada mode dominan dapat diperoleh dari persamaan,

$$\lambda_{g10} = 2\pi / \sqrt{\left(\frac{\epsilon_r \omega^2}{c^2}\right) - \left(\frac{\pi}{a}\right)^2} \quad (2.19)$$

Jika mode propagasi orde tinggi pertama adalah mode TE_{m0} , maka dari persamaan (2.16) dan (2.19) batas atas dari diameter via ditentukan dari

$$d \leq \frac{2a}{5\sqrt{m^2 - 1}} \quad (2.20)$$

Dengan mengasumsikan 100% fractional bandwidth ($m = 3$) maka batas atas diameter via yang harus dipakai adalah $d \leq 0.1414a$.

e) Lebar Fisik SIW

Perkiraan perhitungan lebar W dapat diperoleh dari lebar efektif a ,

$$a = W - 1.08 \frac{d^2}{s} + 0.1 \frac{d^2}{W} \quad (2.21)$$

Dengan mensubstitusikan batas atas $s = 2d$ pada persamaan (2.21) didapatkan lebar W

$$W = 0.5 \left[a + \sqrt{(a + 0.54d)^2 - 0.4d^2} \right] + 0.27d \quad (2.22)$$

Dimana nilai d dapat dipilih berdasarkan bandwidth yang diharapkan.

2.5.2 Tipe Transisi Saluran Transmisi-SIW

SIW dapat diintegrasikan dengan saluran transmisi-SIW. Transisi adalah struktur yang digunakan untuk membentuk matching network antara saluran transmisi dan SIW. Saluran mikrostrip dan grounded coplanar waveguide (GCPW) adalah yang paling sering digunakan.

Untuk keperluan perancangan pada saluran mikrostrip seperti pada Gambar 2.12 digunakan rumus nilai perbandingan antara lebar (W) dengan ketebalan (h) saluran mikrostrip berdasarkan pada impedansi saluran 50Ω dan konstanta dielektrik (ϵ_r) dari substrat. Untuk $W/h \leq 2$ [29],

$$\frac{W}{h} = \frac{8e^A}{e^{2A} - 2} \quad (2.23)$$

Di mana faktor A didapat dari [29],

$$A = 2\pi \frac{Z_0}{Z_f} \sqrt{\frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0.23 + \frac{0.11}{\epsilon_r} \right)} \quad (2.24)$$

Untuk $W/h \geq 2$ didapat dari persamaan,

$$\frac{W}{h} = \frac{2}{\pi} \left(B - 1 - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left(\ln(B - 1) + 0.39 - \frac{0.61}{\epsilon_r} \right) \right) \quad (2.25)$$

Di mana faktor B didapat dari [29],

$$B = \frac{Z_f \pi}{2Z_0 \sqrt{\epsilon_r}} \quad (2.26)$$

Nilai Z_f adalah impedansi udara yaitu 376.8Ω . Persamaan (2.23) sampai (2.26) digunakan untuk menentukan lebar saluran mikrostrip agar match dengan impedansi transmisi 50Ω .

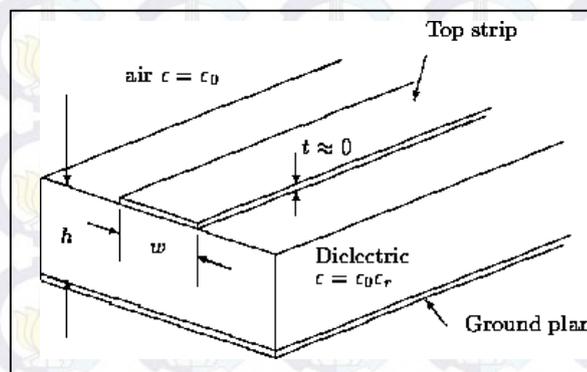
Ketika struktur mikrostrip diinginkan untuk disambungkan pada SIW, bentuk meruncing (*tapered*) dari SIW ke mikrostrip adalah yang paling sering digunakan. Bentuk transisi dari mikrostrip ke SIW ini biasanya memberikan kondisi match pada band yang lebar [29]. Pada Gambar 2.13(a) dapat dilihat contoh transisi dari mikrostrip ke SIW.

Panjang transisi tergantung dari panjang gelombang pada frekuensi kerja dari struktur, nilai $\lambda/4$ biasanya digunakan pada panjang transisi sebagai matching network. Dimana nilai λ di dapat dari [29],

$$\lambda = \frac{c}{\sqrt{\epsilon_{reff}} \times f} \quad (2.27)$$

Dengan nilai ϵ_{reff} mikrostrip diperoleh dari [29],

$$\epsilon_{reff} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2 \sqrt{1 + 12 \frac{h}{W}}} \quad (2.28)$$



Gambar 2.12 Saluran mikrostrip

Tipe transisi lain adalah dari GCPW ke SIW. Pada mikrostrip, sisi bawah substrat merupakan ground sedangkan pada coplanar waveguide (CPW) sisi samping dari konduktor yang mengapit saluran utama digunakan sebagai ground.

Perhitungan lebar saluran pada GCPW seperti pada Gambar 2.13 memerlukan komputasi yang lebih kompleks dibanding mikrostrip. Untuk nilai ϵ_{reff} pada GCPW dapat di peroleh dari [30],

$$\epsilon_{reff} = \frac{1 + \epsilon_r \frac{K(k') K(k_3)}{K(k) K(k'_3)}}{1 + \frac{K(k') K(k_3)}{K(k) K(k'_3)}} \quad (2.29)$$

Dengan menggunakan persamaan (2.29) dimensi GCPW yang terdiri dari parameter a dan b seperti yang ditampilkan dalam Gambar 2.13 dapat di peroleh dengan menyesuaikan nilai impedansi yang diinginkan dari persamaan [30],

$$Z_0 = \frac{60\pi}{\sqrt{\epsilon_{reff}}} \frac{1}{1 + \frac{K(k)}{K(k')} + \frac{K(k_3)}{K(k'_3)}} \quad (2.30)$$

Dimana,

$$k = a/b$$

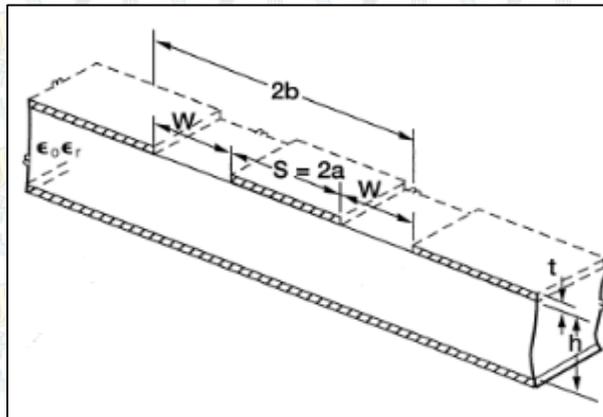
$$k_3 = \tanh\left(\frac{\pi a}{2h}\right) / \tanh\left(\frac{\pi b}{2h}\right)$$

$$k' = \sqrt{1.0 - k^2}$$

$$k'_3 = \sqrt{1.0 - k_3^2}$$

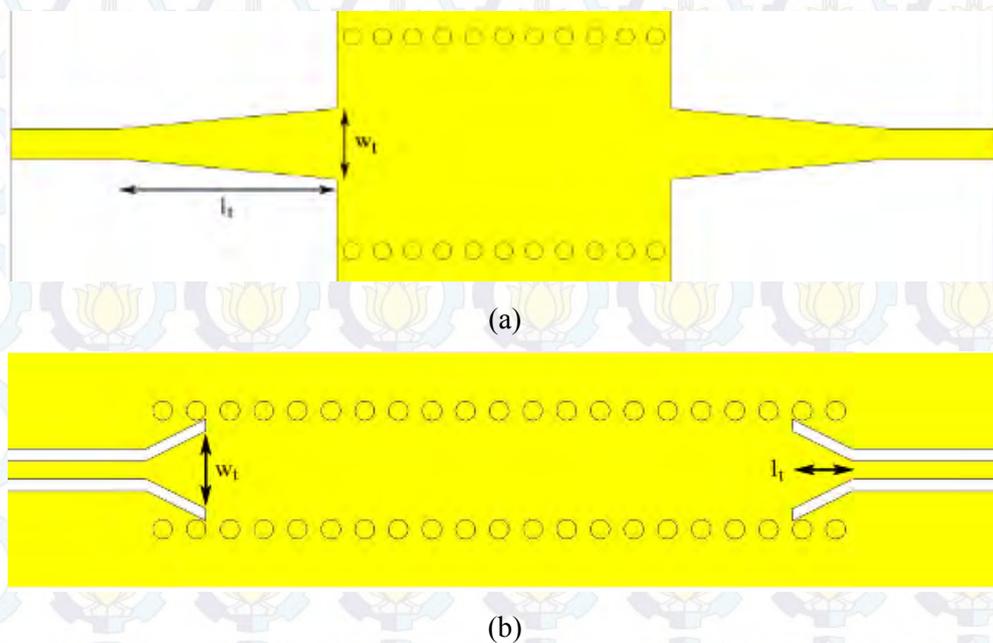
Dan fungsi $K(k)$ pada persamaan (2.29) dan (2.30) adalah fungsi *complete elliptic integral of the first kind* [30],

$$K(k) = \int_0^1 \frac{dt}{\sqrt{(1-t^2)(1-k^2t^2)}} \quad (2.31)$$



Gambar 2.13 Saluran GCPW [30]

Pada GCPW, sisi samping-atas dan bawah substrat digunakan sebagai ground. Bentuk ini biasanya digunakan untuk frekuensi tinggi [31]. Pada Gambar 2.14(b) dapat dilihat contoh transisi dari GCPW ke SIW.



Gambar 2.14 (a) Transisi mikrostrip ke SIW dan (b) Transisi mikrostrip ke GCPW [31].

2.5.3 Metode Peningkatan kinerja Power Divider Berbasis SIW

Setelah diperkenalkan bentuk dasar dari T-junction dan Y-junction power divider menggunakan SIW [11], beberapa penelitian telah dikembangkan berkaitan dengan metode-metode yang digunakan untuk meningkatkan kerja dari power divider berbasis SIW.

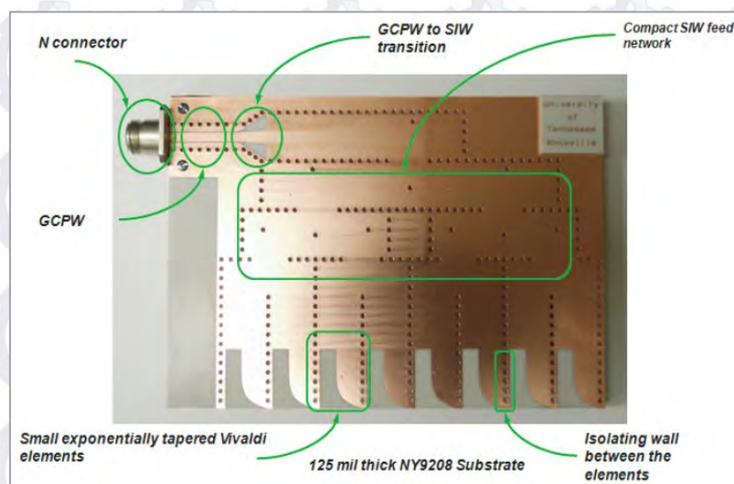
Z. He, dkk [32] mengusulkan power divider SIW dengan defected ground structures (DGS) seperti pada Gambar 2.16(a). Satu unit sel struktur DGS yang diusulkan memberikan karakteristik band-rejection yang tinggi pada frekuensi 12 GHz sehingga karakter band pass filter didapatkan pada power divider. Begitu juga S. Y. Chen, dkk [15] yang memberikan usulan power divider SIW menggunakan butterfly radial slot (BRS) pada layer atas SIW seperti pada Gambar 2.16(b). Slot tersebut digunakan untuk memberikan karakteristik stop band sehingga band-rejection dapat meningkat. Kedua konsep tersebut memberikan keuntungan, selain berfungsi membagi daya, power divider juga dapat memberikan respon filtering yang baik seperti pada band pass filter.

Berbeda dengan kedua konsep sebelumnya, R. Kazemi dan A. E. Fathy [16] mengusulkan struktur dua layer seperti pada Gambar 2.16(c) untuk membangun power divider berbasis SIW yang menghasilkan fractional bandwidth hingga 75% dari 5 hingga 11 GHz. Selain itu, ada juga yang menganalisis pengaruh dari penerapan konsep Wilkinson power divider pada SIW (Gambar 2.16(d)), beserta studi parameter dimensinya seperti yang dilakukan K. Kim dkk [33]

Teknik lain yang sering digunakan adalah Half Mode SIW (HMSIW). Teknik ini biasa di implementasikan pada filter karena mampu mereduksi lebar struktur SIW menjadi setengah kalinya. Walaupun penerapannya pada power divider menjadikan bentuknya tidak simetris seperti yang ditunjukkan pada Gambar 2.16(e) dan 2.16(f), beberapa penelitian tetap berhasil mengembangkannya dan membuat dimensinya menjadi lebih kecil [12-14].

Integrasi power divider n-port ke dalam satu substrat sebagai feeding antenna array juga dilakukan menggunakan metode SIW [10,34] seperti yang dapat dilihat pada Gambar 1.2 dan Gambar 2.15. Pada integrasi tersebut [10], didapat nilai S_{21} , S_{31} , hingga S_{91} untuk ke 8 port output bernilai -9.03 ± 0.3 dB. Hal ini menunjukkan bahwa feeding dengan power divider menggunakan teknologi SIW sangat baik dalam mengurangi loss yang timbul akibat bahan dielektrik dibanding menggunakan feeding dengan teknologi mikrostrip.

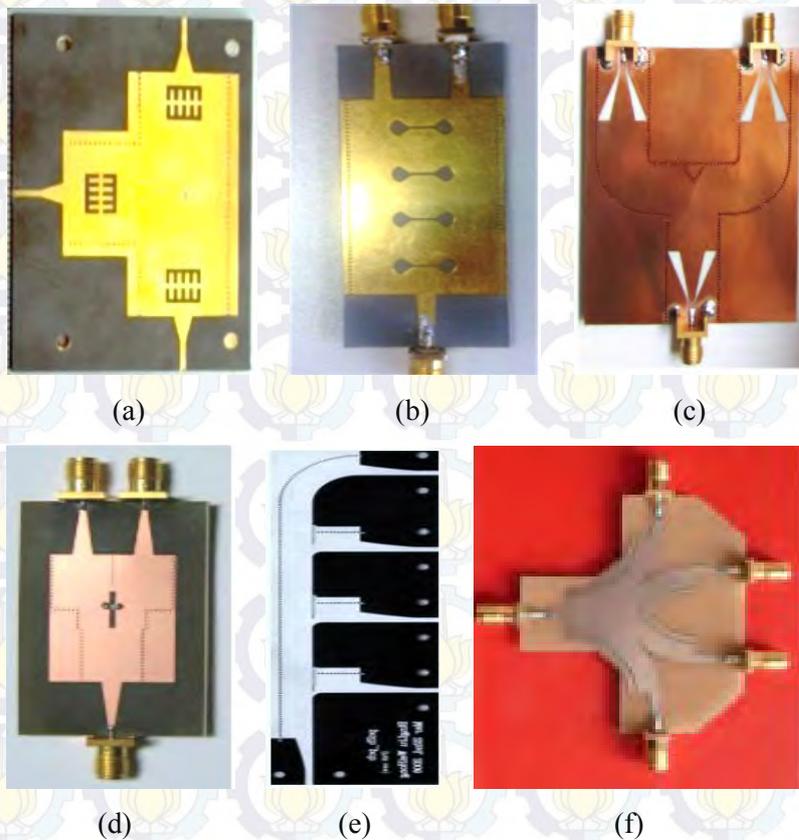
Perbandingan power divider yang telah dikembangkan dengan beberapa metode yang sebelumnya telah dibahas, dirangkum dalam Tabel 2.1 dan Gambar 2.16.



Gambar 2.15 Antena vivaldi array 8 elemen dengan feeding power divider SIW [34].

Tabel 2.1 Perbandingan metode peningkatan kinerja pada power divider berbasis SIW

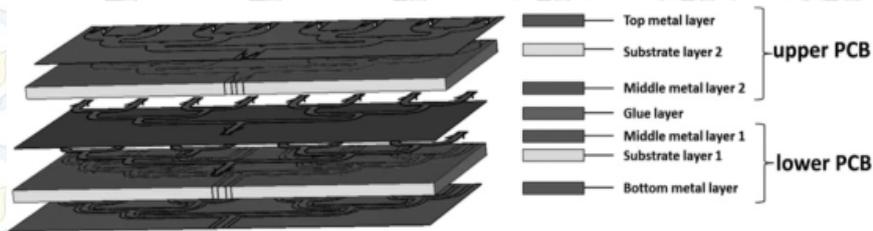
Ref	Metode	Bentuk	n Port	Frekuensi (GHz)	Bandwidth (GHz)	S ₂₁ , S ₃₁ , ... S _{n1} (dB)	ε _r
[11]	Basic SIW	T-junction	3	28 – 31	3	(-3.3) – (-4)	2.2
		Y-junction	3	26 – 33.5	7.5	(-3.3) – (-5)	
[32]	DGS	T-junction	3	8 – 9.4	1.4	> -4.2	2.2
[16]	Ridge SIW	T-junction	3	5 – 11	6	(-3) – (-4.5)	3.38
[15]	BRS	Y-junction	3	3.5 – 5.5	2	-3.7 ± 0.4	2.65
[33]	Wilkinson SIW	Y-junction	3	14 – 16	2	4.0 ± 0.5	2.33
[12]	HMSIW	T-junction	3	12.3 – 15	2.7	-3.6 ± 0.3	2.2
		series	5	12.3 – 15.5	3.2	-7.1 ± 0.3	
		linear hybrid	5	12.3 – 14.3	2	-6.6 ± 0.5	
[14]	HMSIW	Y-junction	5	8.6 – 12.2	3.6	-7.6 ± 0.2	4.3
[13]	HMSIW	T-junction	9	33.5 – 35.5	2	-9.03 ± 0.3	2.2
[34]	feed network	T-junction	9	7.5 -8.5	1	n/a	2.08
[10]	triangle walls	T/Y Junction	9	8-12	4	-10.4 ± 0.9	3.38



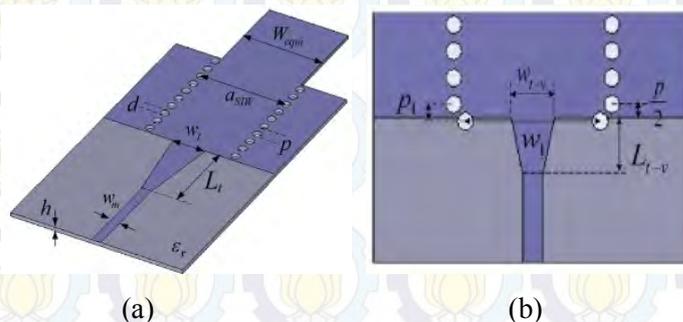
Gambar 2.16 Power divider dengan metode (a) DGS [32], (b) BRS [15], (c) Ridge SIW [16], (d) Wilkinson SIW [33], serta (e) dan (f) dengan HMSIW [12,14].

Terdapat dua metode peningkatan kinerja lain yang telah dikembangkan dan cukup penting untuk diketahui terkait dengan peningkatan kinerja bandwidth dan return loss. Berikut ringkasan studi literatur terkait kedua penelitian tersebut,

1. R. Kazemi dan A. E. Fathy [35] mengusulkan struktur multi layer dengan metode ridge SIW (RSIW) seperti Gambar 2.17. Seperti diketahui sebelumnya bahwa struktur SIW memiliki batasan bandwidth yang tergantung pada mode orde tinggi yang bekerja. Untuk meningkatkan bandwidth power divider dengan cara menggeser mode orde tinggi ke frekuensi yang lebih tinggi dapat dilakukan dengan menggunakan metode tersebut yang terbukti dapat meningkatkan bandwidth hingga 75%.
2. Z. Kordiboroujeni dan J. Bornemann [36] mengusulkan penggunaan via pada transisi SIW untuk memperbaiki nilai return loss yang kurang baik disebabkan oleh kondisi mismatch pada feeding. Formulasi dilakukan pada penelitian tersebut untuk menentukan beberapa parameter seperti diameter dan posisi via pada transisi seperti yang ditampilkan pada Gambar 2.18.



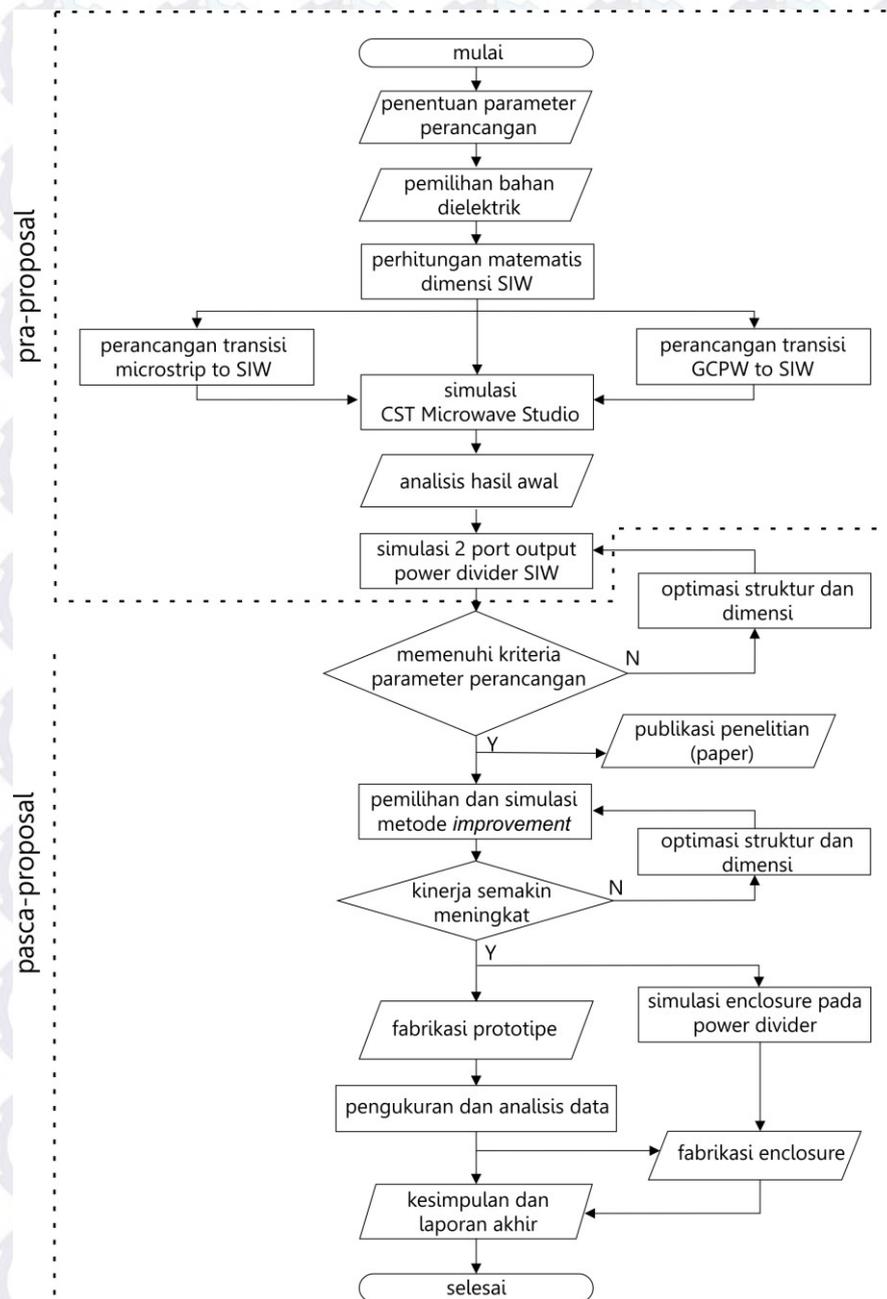
Gambar 2.17 Tampilan 3D struktur multi layer 8-way RSIW power divider [35]



Gambar 2.18 (a) Parameter struktur SIW dan (b) peningkatan kinerja menggunakan via pada transisi mikrostrip [36]

BAB 3 METODE PENELITIAN

Tahapan-tahapan yang akan dilakukan dalam proses perancangan meliputi simulasi, optimasi, desain enclosure, proses fabrikasi hasil rancangan, pengukuran dan analisa untuk penarikan kesimpulan. Diagram alir dari tahapan penelitian ditampilkan pada Gambar 3.1.



Gambar 3.1 Diagram alir metode penelitian

3.1 Parameter Perancangan

Ada beberapa hal yang perlu diperhatikan menyangkut spesifikasi dan batasan-batasan teknis yang perlu dipertimbangkan sebelum melakukan perancangan power divider berbasis SIW. Beberapa diantaranya adalah frekuensi kerja, S-parameter dan pemilihan bahan dielektrik.

3.1.1 Frekuensi Kerja

Telah diketahui secara umum bahwa semakin tinggi frekuensi kerja, maka kemampuan penetrasi radar akan berkurang akibat redaman yang tinggi. Di sisi lain, semakin rendah frekuensi, dimensi struktur akan semakin besar dan kurang praktis. Maka dari itu frekuensi kerja harus di pilih berada pada nilai optimum.

Pada penelitian kali ini, power divider akan di rancang untuk dapat bekerja pada pada kategori mid-frequency dalam imaging systems (1.99 – 10.6 GHz) dimana frekuensi cut-off terendah berada pada nilai 2 GHz, dengan begitu diharapkan nantinya power divider dapat mendukung sistem radar penetrasi UWB untuk bekerja pada frekuensi rendah sehingga mengurangi semakin tingginya redaman saat melakukan penetrasi dan disisi lain, struktur hardware yang dihasilkan diharapkan tidak terlalu besar, *compact* dan praktis untuk dapat digunakan pada aplikasi radar UWB.

Sama halnya dengan rectangular waveguide, karakteristik power divider berbasis SIW memiliki mode orde tinggi yang perlu dihindari agar tidak ada dua atau lebih mode yang beroperasi dalam rentang frekuensi kerja power divider agar tidak terjadi distorsi pada sinyal. Dengan mempertimbangkan hasil awal dari simulasi karakteristik mode orde tinggi pada struktur dasar SIW [37] maka batas atas frekuensi kerja yang dipilih adalah pada nilai 4 GHz. Kriteria frekuensi kerja power divider yang diusulkan ditampilkan pada Tabel 3.1.

Tabel 3.1 Kriteria minimum frekuensi kerja power divider

Parameter	Batas
frekuensi kerja	2 – 4 GHz
fractional bandwidth	$\geq 20 \%$

3.1.2 Scattering Parameter

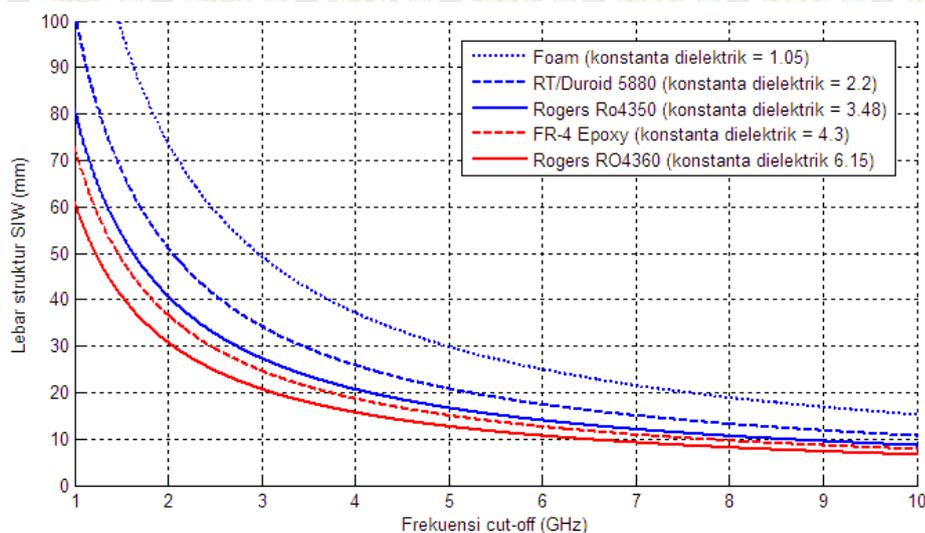
Return loss saat port output diterminasi dengan beban yang match dapat dihitung dari S_{11} . Kinerja power divider yang baik memiliki nilai S_{11} dibawah -10 dB. Untuk 3 port power divider ideal dengan pembagian daya seimbang, output port memiliki nilai S_{21} dan S_{31} maksimum pada -3 dB. Agar power divider memiliki kinerja yang baik, maka nilai S_{21} dan S_{31} ditentukan berada di atas -6 dB. Kriteria S-parameter power divider yang diusulkan ditampilkan pada Tabel 3.2.

Tabel 3.2 Kriteria minimum S-parameter power divider

Parameter	Batas
S_{11}	≤ -10 dB
S_{21} , S_{31}	≥ -6 dB
Power Equality	-3.01 dB

3.1.3 Justifikasi Bahan Dielektrik

Perancangan struktur SIW pada frekuensi rendah khususnya power divider, harus mempertimbangkan permitivitas bahan dielektrik/substrat (ϵ_r) yang digunakan. Dengan menggunakan persamaan (2.18), dapat dianalisis secara sederhana bahwa semakin rendah frekuensi cut-off akan berakibat pada semakin besarnya ukuran struktur [37].



Gambar 3.2 Pengaruh cut-off frekuensi kerja SIW dari 5 substrat dengan permitivitas dielektrik yang berbeda terhadap dimensi struktur SIW

Pada frekuensi cut-off tinggi, nilai permitivitas bahan (ϵ_r) pada substrat tidak terlalu berpengaruh terhadap dimensi struktur. Hal tersebut dapat dilihat pada grafik dalam Gambar 3.2 yang dikalkulasi dari persamaan (2.18) dan (2.19). Namun berbeda dengan perancangan SIW pada cut-off frekuensi rendah, pemilihan nilai ϵ_r sangat mempengaruhi besarnya dimensi struktur SIW yang dihasilkan.

Gambar 3.2 menampilkan pengaruh cut-off frekuensi kerja SIW dari 3 substrat komersial yang sering digunakan terhadap dimensi struktur SIW. Masing-masing substrat, yaitu RT/Duroid 5880, FR-4 Epoxy dan Rogers RO4360 memiliki nilai ϵ_r berturut-turut 2.2, 4.3, dan 6.15. Substrat dengan nilai ϵ_r paling besar dalam hal ini Rogers RO4360 dapat menghasilkan dimensi struktur yang lebih kecil dibanding dengan material yang lainnya.

Substrat yang diusulkan dalam perancangan power divider akan menggunakan Rogers RO4360 double layer dengan spesifikasi untuk keperluan simulasi ditampilkan pada Tabel 3.3.

Tabel 3.3 Spesifikasi bahan dielektrik RO4360

Parameter	Nilai	Satuan
Permitivitas dielektrik (ϵ_r)	6.15	-
tebal substrat	1.524	mm
tebal tembaga	35	μm
dissipation factor ($\tan \delta$)	0.0038	-
thermal conductivity	0.8	W/m/K

3.2 Pehitungan Dimensi SIW

Untuk frekuensi cut-off 2 GHz pada mode dominan (TE_{10}), dengan menggunakan substrat RO4360 dimensi SIW dapat di hitung menggunakan persamaan (2.18) dan (2.23) sehingga didapatkan,

$$a = \frac{c}{2f_{c10}\sqrt{\epsilon_r}} = \frac{3 \cdot 10^8}{2.2 \cdot 10^9 \sqrt{6.15}} = 30.24 \text{ mm}$$

Dimana a merupakan lebar waveguide konvensional. Untuk mendapatkan nilai lebar SIW W_{SIW} dimana,

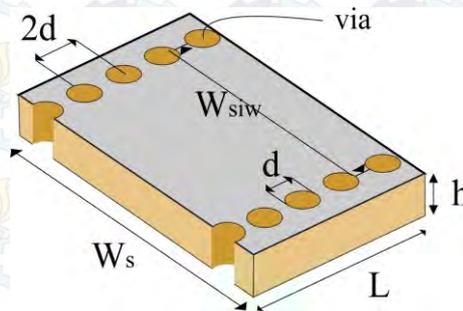
$$W_{SIW} = 0.5 \left[a + \sqrt{(a + 0.54d)^2 - 0.4d^2} \right] + 0.27d$$

Dengan asumsi diameter via (d) = 1 mm, lebar SIW menjadi,

$$W_{SIW} = 0.5 \left[a + \sqrt{(a + 0.54d)^2 - 0.4d^2} \right] + 0.27d = 30.8 \text{ mm}$$

Diameter via $d = 1$ mm dipilih dengan penyesuaian ukuran mata bor dan agar lubang via nantinya tidak terlalu kecil hingga dapat menyulitkan proses fabrikasi.

Bentuk dasar SIW yang dirancang dapat dilihat pada Gambar 3.3 dimana diperlukan investigasi lebih lanjut untuk beberapa elemen seperti tebal substrat h dan besar diameter via d . Untuk keperluan simulasi, nilai-nilai awal dimensi struktur SIW pada Gambar 3.3 telah ditentukan seperti pada Tabel 3.4.



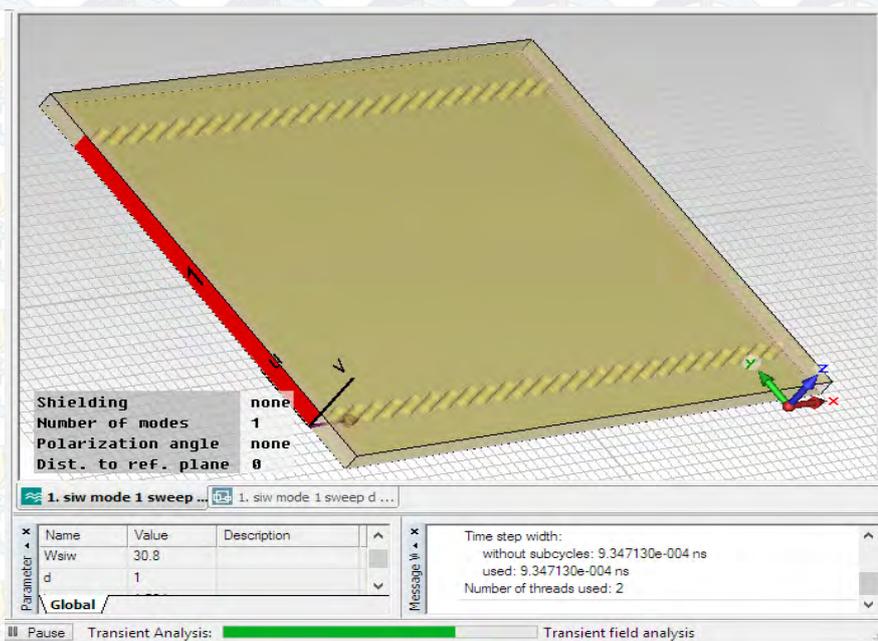
Gambar 3.3 Geometri bentuk dasar SIW.

Tabel 3.4 Dimensi struktur SIW

Parameter	Nilai
W_{SIW}	30.8 mm
W_s	35 mm
d	1 mm
h	35 μ m
L	40 mm

3.3 Simulasi Bentuk Dasar SIW

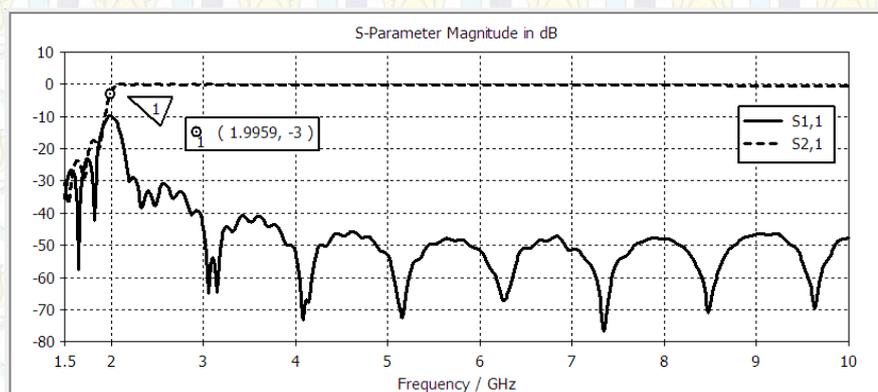
Simulasi bentuk dasar SIW dilakukan untuk mendapatkan karakteristik ideal struktur pada frekuensi kerja yang diharapkan. Sinyal input di eksitasi dengan cara ideal yaitu menggunakan port selebar struktur SIW seperti pada Gambar 3.4.



Gambar 3.4 Simulasi struktur SIW menggunakan CST Microwave Studio.

Simulasi dilakukan menggunakan software CST Microwave Studio (Gambar 3.4) untuk mengetahui respon frekuensi struktur tersebut. Hasil simulasi ditampilkan pada Gambar 3.5.

Diperlukan pengetahuan tentang pengaruh nilai diameter via (d) terhadap respon frekuensi dari struktur, dan juga pengaruh pengaruh lainnya yang tidak termasuk dalam perhitungan matematis namun diperlukan untuk pertimbangan dalam melakukan simulasi maupun fabrikasi. Hal-hal tersebut akan diinvestigasi pada tahap berikutnya. Pada tahap tersebut pengaruh dimensi dan jarak antar via, tebal substrat dan mode propagasi akan dikaji lebih mendalam pada Sub-bab 4.1.

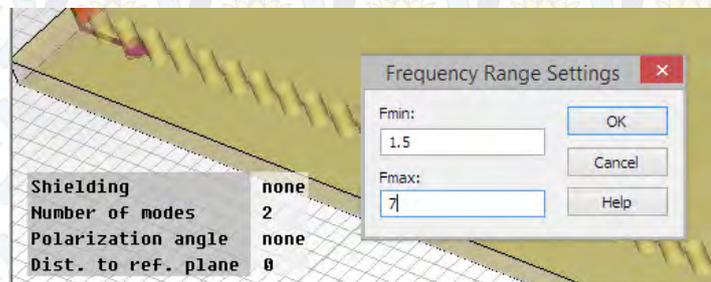


Gambar 3.5 S-Parameter dari struktur dasar SIW.

3.3.1 Investigasi Mode Propagasi Orde Tinggi

SIW memiliki karakteristik yang hampir sama dengan waveguide. Melihat respon SIW yang mendekati high pass filter seperti pada Gambar 3.5, perlu diketahui batas atas rentang frekuensi kerja yang dianjurkan dalam struktur tersebut. Sama halnya dengan rectangular waveguide, karakteristik power divider berbasis SIW memiliki mode orde tinggi yang perlu dihindari agar tidak ada dua atau lebih mode yang beroperasi dalam rentang frekuensi kerja power divider agar tidak terjadi distorsi pada sinyal.

Mode propagasi di analisis dengan meningkatkan rentang frekuensi kerja dan meningkatkan jumlah mode yang bekerja pada masing-masing port pada software simulasi CST Microwave Studio seperti yang ditampilkan pada Gambar 3.6. Hasil investigasi mode probagasi orde tinggi akan dianalisis lebih lanjut pada Sub-bab 4.1



Gambar 3.6 Pengaturan jumlah mode propagasi dan rentang frekuensi kerja dan pada software simulasi.

3.3.2 Investigasi Pengaruh Diameter Via dan Jarak Antar Via

Untuk mengetahui pengaruh dari diameter via terhadap S-parameter dari SIW, parameter sweep dilakukan pada variabel d dengan nilai 0.5, 1.5, 2.5 dan 3.5 mm. Hasil investigasi akan dianalisa pada Sub-bab 4.1 untuk diketahui pengaruhnya terhadap respon frekuensi.

3.3.3 Investigasi Pengaruh Tebal Substrat

Dalam perhitungan matematis, tebal substrat dapat diabaikan. Untuk memvalidasi teori tersebut diperlukan investigasi melalui hasil simulasi untuk mengetahui seberapa besar ketebalan substrat mempengaruhi respon frekuensi dan

kinerja power divider. Hasil investigasi akan dianalisis pada Sub-bab 4.1 untuk diketahui pengaruhnya terhadap respon frekuensi.

3.4 Perancangan Transisi untuk Feeding SIW

Simulasi bentuk dasar SIW yang dilakukan sebelumnya merupakan bentuk ideal struktur SIW, namun pada kenyataannya eksitasi dengan cara ideal sangat sulit untuk dilakukan. Diperlukan satu cara eksitasi yang menghubungkan konektor komersial seperti SMA ke struktur SIW seperti saluran transmisi planar mikrostrip (Gambar 3.7) atau GCPW (Gambar 3.8) untuk dapat mencatu struktur SIW. Tahap-tahap perancangan yang dilakukan adalah sebagai berikut,

1. Kalkulasi lebar saluran transmisi planar mikrostrip W_{fm} dengan menyesuaikan impedansi karakteristik 50Ω menggunakan persamaan (2.24) – (2.27) :

Nilai-nilai diketahui adalah $Z_0 = 50 \Omega$, $Z_f = 377 \Omega$, spesifikasi Rogers RO4360 ($\epsilon_r = 6.15$ dan $h = 1.524 \text{ mm}$) sehingga didapat,

$$A = 2\pi \frac{Z_0}{Z_f} \sqrt{\frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0.23 + \frac{0.11}{\epsilon_r}\right)} = 1.755$$

$$\frac{W}{h} = \frac{8e^A}{e^{2A} - 2} = 1.471 ; W = 1.471h = 2.24$$

didapatkan nilai $W_{fm} = 2.24 \text{ mm}$.

2. Kalkulasi lebar GCPW W_{fg} menyesuaikan impedansi karakteristik 50Ω .

Nilai gap W_g terlebih dahulu ditetapkan sebesar 2 mm sehingga nilai a dan b pada Gambar 2.13 menjadi,

$$a = \frac{W_{fg}}{2} ; b = \frac{W_{fg} + 4}{2}$$

Kalkulasi dilakukan dengan menggunakan persamaan (2.30) dan (2.31),

$$k = \frac{a}{b} ; k_3 = \frac{\tanh\left(\frac{\pi a}{2h}\right)}{\tanh\left(\frac{\pi b}{2h}\right)} ; k' = \sqrt{1.0 - k^2} ; k'_3 = \sqrt{1.0 - k_3^2}$$

$$\epsilon_{reff} = \frac{1 + \epsilon_r \frac{K(k') K(k_3)}{K(k) K(k'_3)}}{1 + \frac{K(k') K(k_3)}{K(k) K(k'_3)}} ; Z_0 = \frac{60\pi}{\sqrt{\epsilon_{reff}}} \frac{1}{1 + \frac{K(k)}{K(k')} + \frac{K(k_3)}{K(k'_3)}}$$

Software Matlab digunakan untuk melakukan iterasi dalam perhitungan fungsi khusus *complete elliptic integral of the first kind* $K(k)$,

$$K(k) = \int_0^1 \frac{dt}{\sqrt{(1-t^2)(1-k^2t^2)}}$$

untuk menyelesaikan persamaan (2.30) dan (2.31). Dengan melakukan iterasi terhadap W_{fg} , didapatkan nilai yang paling mendekati $Z_0 = 50 \Omega$ adalah saat $\epsilon_{reff} = 4.291$ dan $W_{fg} = 2.18 \text{ mm}$.

3. Penentuan panjang transisi mikrostrip L_{tm} menggunakan nilai awal $\lambda/4$ untuk impedance matching. Di mana λ merupakan panjang gelombang yang merambat pada struktur. Frekuensi yang diambil adalah frekuensi tengah dari rentang frekuensi kerja yang diinginkan yaitu 3 GHz. Nilai $\lambda/4$ didapatkan dari persamaan (2.28)-(2.29). Untuk mikrostrip dengan $\epsilon_r = 6.15$,

$$\epsilon_{reff} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2 \sqrt{1 + 12 \frac{h}{w}}} = 4.426$$

$$\frac{\lambda}{4} = \frac{C_0}{4f\sqrt{\epsilon_{reff}}} = \frac{3 \cdot 10^8}{4.3 \cdot 10^9 \sqrt{4.426}} = 11.883$$

sehingga di dapatkan nilai $L_{tm} = 11.88 \text{ mm}$

4. Untuk panjang transisi GCPW L_{tg} sama seperti poin no.3 dengan persamaan (2.28) namun menggunakan nilai ϵ_{reff} struktur GCPW yang telah didapatkan dari poin no.1 dimana $\epsilon_{reff} = 4.291$

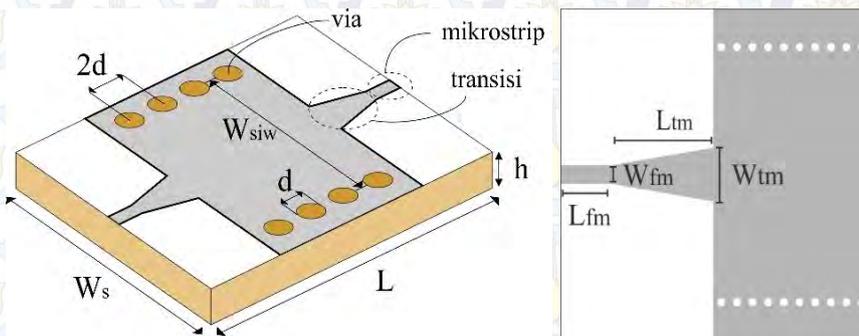
$$\frac{\lambda}{4} = \frac{C_0}{4f\sqrt{\epsilon_{reff}}} = \frac{3 \cdot 10^8}{4.3 \cdot 10^9 \sqrt{4.291}} = 12.07$$

sehingga di dapatkan nilai $L_{tg} = 12.07 \text{ mm}$

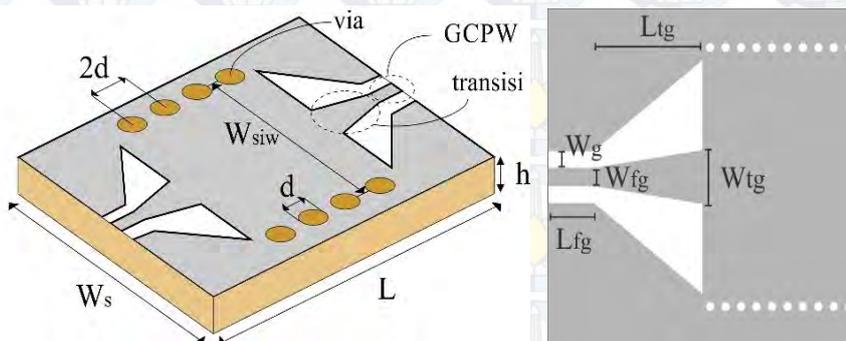
5. Hasil kalkulasi dibandingkan dengan *tools analytical line impedance* yang terdapat pada software CST untuk masing-masing tipe saluran transmisi.
6. Dilakukan parameter sweep terhadap nilai W_{tm} , W_{tg} , L_{tm} dan L_{tg} untuk mencari nilai paling optimal.

Dimensi hasil perhitungan matematis saluran transmisi mikrostrip dan GCPW ditampilkan dalam Tabel 3.5.

Simulasi akan dilakukan dengan membandingkan transisi saluran transmisi mikrostrip dan grounded coplanar waveguide (GCPW) untuk di ambil hasil yang paling baik. Hasil akhir perancangan transisi dengan geometri struktur yang ditampilkan pada Gambar 3.7 (transisi SIW-mikrostrip) dan Gambar 3.8 (transisi SIW-GCPW) mendapatkan nilai paling optimal pada saat variabel-variabelnya memiliki nilai seperti pada Tabel 3.5.



Gambar 3.7 Geometrinya struktur SIW dengan feeding mikrostrip.



Gambar 3.8 Geometri struktur SIW dengan feeding GCPW.

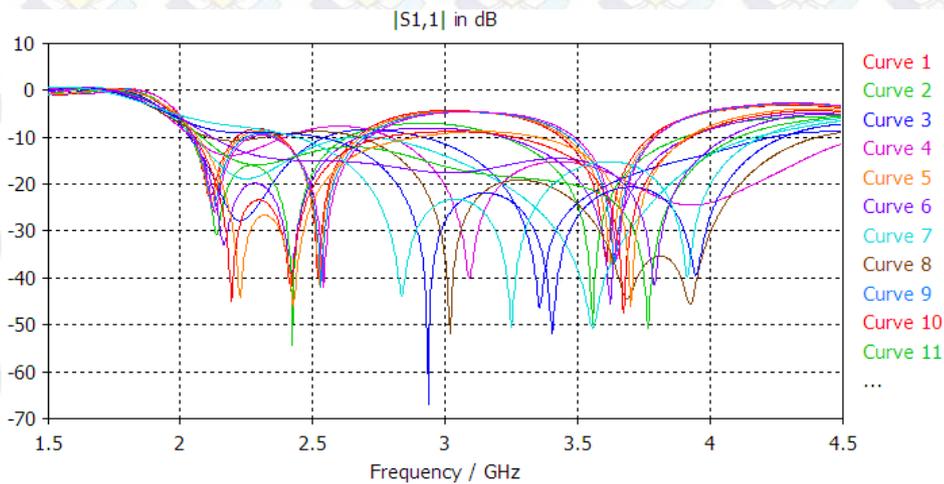
Nilai L_{fm} dan L_{fg} di atur agar cukup untuk menempatkan konektor SMA pada port. W_{tm} dan W_{tg} adalah parameter yang di iterasi (sweep) pada rentang 0 hingga W_s untuk memberikan nilai yang paling match. Proses optimasi dengan software simulasi menggunakan parameter sweep ditampilkan pada Gambar 3.9.

Hasil akhir simulasi menunjukkan performa paling baik pada transisi SIW-mikrostrip dibandingkan GCPW. Untuk analisis lebih detail dari hasil simulasi

tersebut dapat dilihat pada Sub-bab 4.2. Pada tahap selanjutnya, model transisi SIW-mikrostrip akan digunakan pada perancangan power divider berbasis SIW.

Tabel 3.5 Dimensi struktur SIW dengan feeding mikrostrip dan GCPW

Parameter	Perhitungan Matematis	Optimasi pada Software Simulasi
L_{fm}	6 mm	6.5 mm
L_{tm}	11.88 mm	13 mm
W_{fm}	2.24 mm	2.24 mm
W_{tm}	$0 \leq W_{tm} \leq W_s$	6.5 mm
L_{fg}	6 mm	6 mm
L_{tg}	12.07 mm	14 mm
W_{fg}	2.18 mm	2.18 mm
W_{tg}	$0 \leq W_{tg} \leq W_s$	3.2 mm
W_g	2 mm	2 mm



Gambar 3.9 Proses optimasi return loss (S_{11}) dengan software simulasi menggunakan parameter sweep.

3.5 Perancangan Power Divider Berbasis SIW

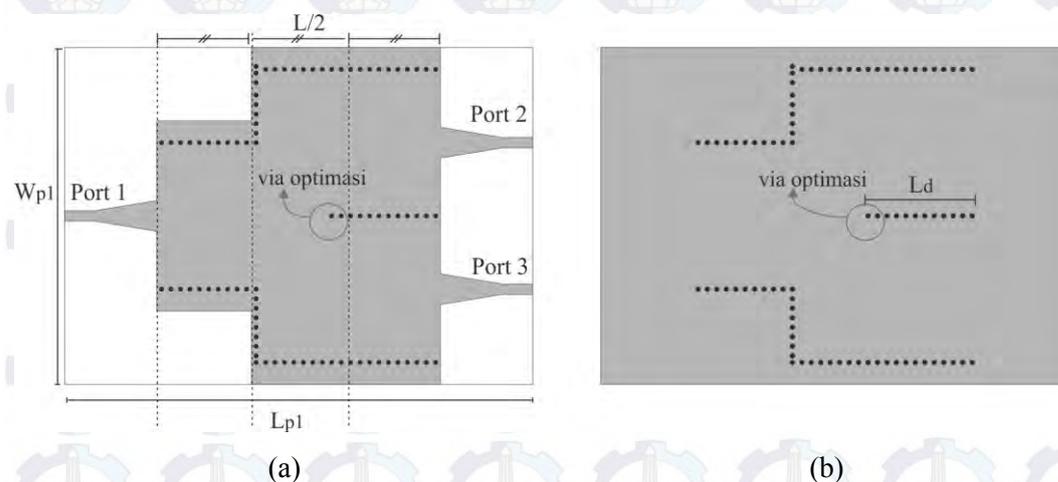
Struktur SIW dua port dengan transisi SIW-mikrostrip yang telah dirancang akan dijadikan acuan untuk melakukan perancangan power divider yang memiliki 2 port output.

Power divider akan dibentuk dari struktur SIW dengan panjang L yang telah dirancang sebelumnya dengan cara pertama-tama membagi dua panjang SIW, menempatkan bagian pertama sebagai input dan bagian kedua di duplikasi menjadi dua output. Kemudian menambahkan bagian transisi ditengahnya sebagai bagian ketiga sebesar setengah panjang SIW sehingga masing-masing bagian memiliki panjang $L/2$ seperti pada Gambar 3.10. Bentuk tersebut tergolong tipe Y-junction power divider.

Hasil rancangan kemudian disimulasikan kembali menggunakan CST Microwave Studio untuk mengetahui karakteristik dan kinerja power divider yang ditinjau dari S-parameter (S_{11} , S_{21} , S_{31} , S_{32}) untuk mendapatkan nilai return loss, insertion loss dan isolasi serta respon fase dari kedua port output power divider.

Dari beberapa percobaan pada simulasi, nilai optimum didapatkan dengan menambahkan dua via tengah (via opt I dan II) untuk memperbaiki nilai return loss seperti ditunjukkan dalam Gambar 3.11. Untuk analisis detail hasil simulasi dapat dilihat pada Sub-bab 4.3.

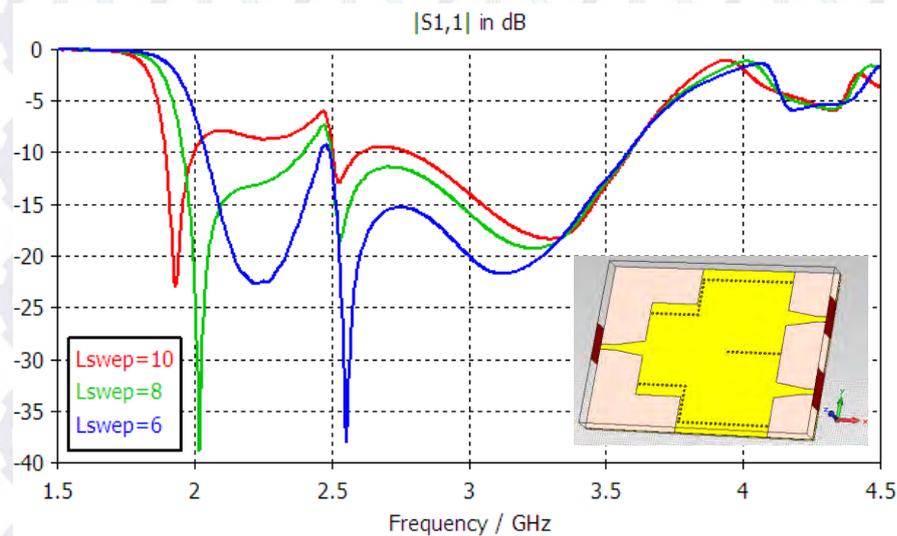
Pada tahap ini, spesifikasi power divider telah terpenuhi dan telah didapatkan hasil akhir geometri struktur power divider rancangan tahap I yang ditampilkan pada Gambar 3.10 dan Tabel 3.6. Hasil sementara yang telah didapat tersebut telah dilaporkan dalam bentuk publikasi paper [37].



Gambar 3.10 Geometri Y-junction power divider hasil rancangan tahap I. (a) layer atas (b) layer bawah.

Tabel 3.6 Dimensi struktur Y-junction power divider hasil rancangan tahap I

Parameter	Nilai
L	40 mm
W_{p1}	70.8 mm
L_{p1}	99 mm
L_d	24 mm



Gambar 3.11 Proses optimasi power divider dengan percobaan menambahkan via tengah

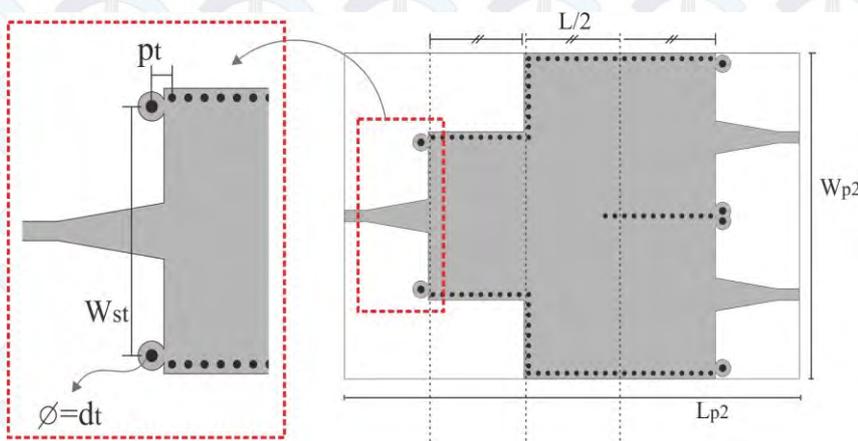
3.6 Optimasi Power Divider Berbasis SIW

Pada tahap ini akan dilakukan perancangan power divider tahap II yang akan meningkatkan kinerja dari rancangan sebelumnya. Dari hasil optimasi menggunakan software simulasi, panjang dan lebar struktur awal $W_{p1} = 70.8 \text{ mm}$ dan $L_{p1} = 99 \text{ mm}$ dapat di minimalkan menjadi $W_{p2} = 63.8 \text{ mm}$ $L_{p2} = 95 \text{ mm}$.

Selanjutnya dilakukan peningkatan kinerja dengan menggunakan metode via-transisi [34] untuk meningkatkan performa return loss power divider. Penerapan via pada transisi seperti yang ditunjukkan pada Gambar 3.12 dapat memperkecil pengaruh miss-match yang terjadi pada transisi mikrotrip-SIW sehingga nilai return loss dapat semakin diperkecil.

Via transisi di tempatkan pada posisi ujung akhir antara struktur SIW dan transisi dengan jarak horizontal dari ujung dinding via SIW sebesar p_t (jarak antar tengah via). Jarak vertikal antar via transisi sebesar W_{st} dengan diameter via transisi d_t . Nilai awal p_t dan W_{st} di dapatkan dari $p_t = 0.66(2d)$ dan $W_{st} = 0.86W_{SIW}$. Hasil akhir geometri rancangan power divider tahap II ditampilkan pada Gambar 3.12 dan Tabel 3.7.

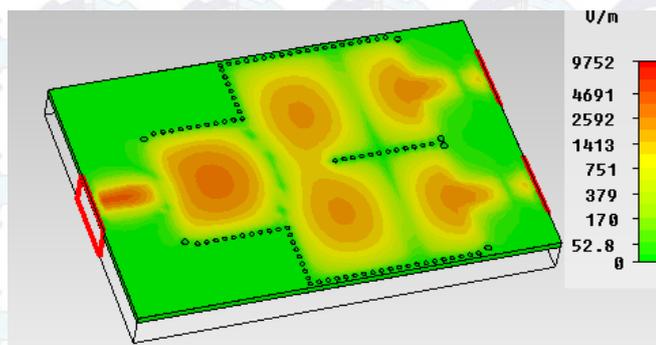
Setelah perancangan pada tahap ini selesai dilakukan, analisis hasil simulasi akan dilakukan secara lengkap meliputi analisis S-parameter (S_{11} , S_{21} , S_{31} , S_{32}), respon fase output, isolasi, distribusi arus dan pola medan (Gambar 3.13) dapat dilihat pada Sub-bab 4.4.



Gambar 3.12 Geometri struktur Y-junction power divider hasil rancangan tahap II.

Tabel 3.7 Dimensi struktur Y-junction power divider hasil rancangan tahap II.

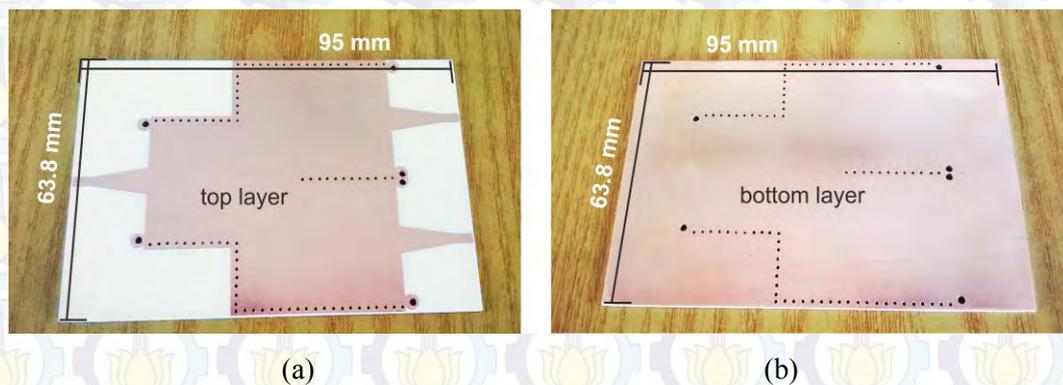
Parameter	Nilai
L	40 mm
W_{p2}	63.8 mm
L_{p2}	95 mm
p_t	2.5 mm
W_{st}	28.8 mm
d_t	1.5 mm



Gambar 3.13 Proses simulasi pola medan pada power divider

3.7 Fabrikasi dan Pengukuran Power Divider

Fabrikasi dilakukan terhadap rancangan power divider yang telah dioptimasi. Hasil fabrikasi struktur ditampilkan dalam Gambar 3.14. Setelah fabrikasi, dilakukan pemasangan konektor SMA pada masing-masing port untuk kemudian dilakukan pengukuran. Instrumen pengukuran menggunakan network analyzer untuk mengetahui karakteristik power divider yang dianalisis berdasarkan data S-parameter (S_{11} , S_{21} , S_{31} , S_{32}) untuk mendapatkan nilai return loss, insertion loss, isolasi serta respon fase port output power divider.

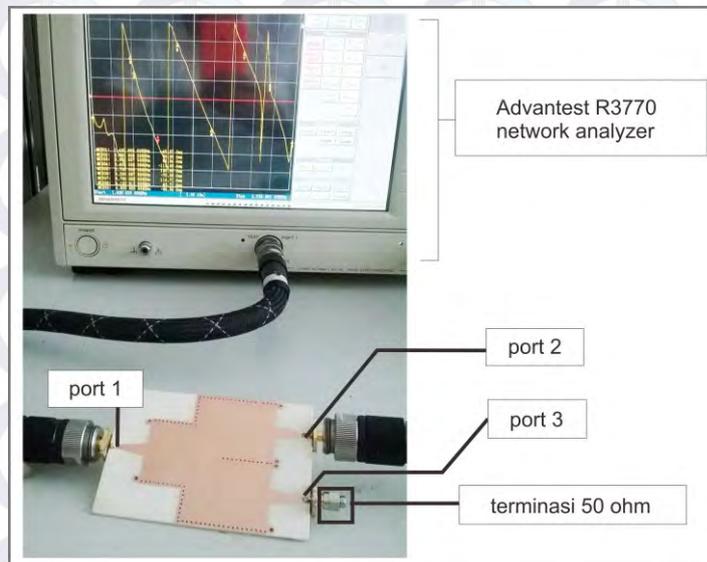


Gambar 3.14 Power divider hasil fabrikasi (a) layer atas (b) layer bawah

Teknik pengukuran 3 port pada 2 port network analyzer berbeda dengan pengukuran struktur 2 port seperti pada filter. Untuk mengukur 3 port power divider, salah satu port yang tidak terpakai harus di terminasi dengan beban 50Ω seperti skema pada Gambar 3.15. Hal tersebut dilakukan agar tidak terjadi sinyal pantulan dari port tersebut akibat kondisi mismatch yang dapat mempengaruhi port

yang lainnya. Hasil pengukuran S-parameter dari network analyzer berupa bentuk data tabel dengan format comma separate value (.csv) dan grafik.

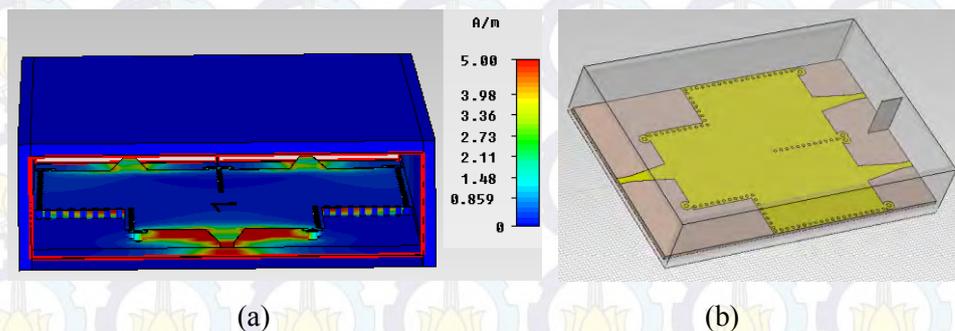
Pengukuran power divider hasil fabrikasi dilakukan menggunakan network analyzer Advantest R3770 di laboratorium Pusat Penelitian Elektronika dan Telekomunikasi (PPET), Lembaga Ilmu Pengetahuan Indonesia (LIPI), Bandung.



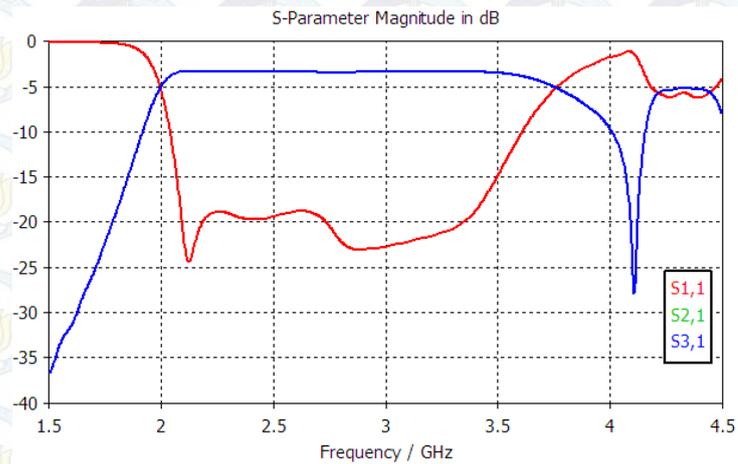
Gambar 3.15 Teknik pengukuran 3 port power divider dengan network analyzer

3.8 Simulasi dan Fabrikasi Enclosure Power Divider

Setelah fabrikasi dan pengukuran dilakukan, sebelum membungkus struktur power divider, simulasi enclosure dipandang perlu untuk dilakukan guna mengetahui apakah penambahan enclosure tersebut akan mempengaruhi kinerja power divider atau tidak. Parameter simulasi enclosure akan disesuaikan dengan bahan baja sebagai pembungkus struktur. Simulasi enclosure power divider dapat dilihat pada Gambar 3.16 dan hasilnya pada Gambar 3.17.



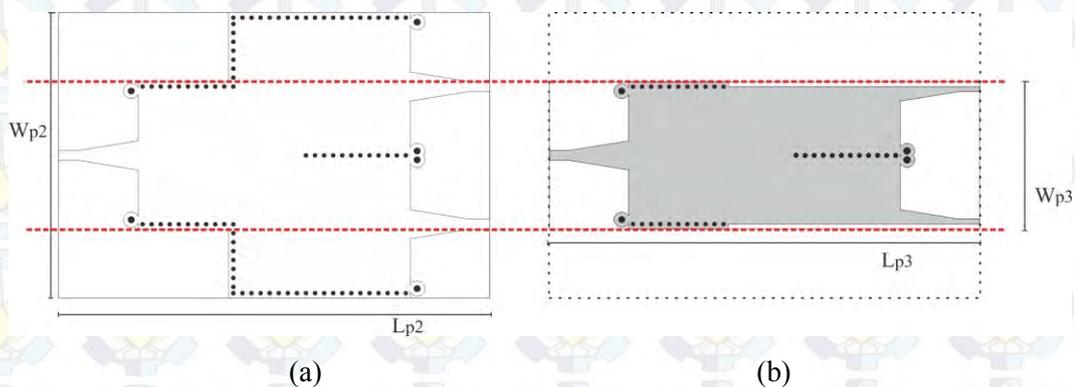
Gambar 3.16 Simulasi enclosure pada power divider (a) distribusi arus (b) struktur dalam.



Gambar 3.17 Simulasi enclosure power divider

3.9 Modifikasi Power Divider dengan Metode HMSIW

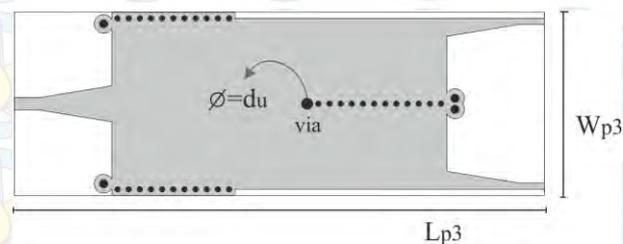
Modifikasi dengan teknik lain akan dicoba untuk diterapkan pada power divider untuk meminimalkan dimensi struktur. Modifikasi pertama-tama dilakukan dengan membagi pada dua struktur port output sehingga power divider menjadi seperti pada Gambar 3.17. Teknik ini dinamakan half-mode substrate integrated waveguide (HMSIW) [12-14]. Struktur HMSIW dapat menjaga setengah dari distribusi medan tanpa berubah dari struktur awalnya. Dimensi awal power divider yang sebelumnya $W_{p2} = 63.8 \text{ mm} \times L_{p2} = 95 \text{ mm}$ dapat di minimalkan menjadi $W_{p3} = 33 \text{ mm} \times L_{p2} = 95 \text{ mm}$.



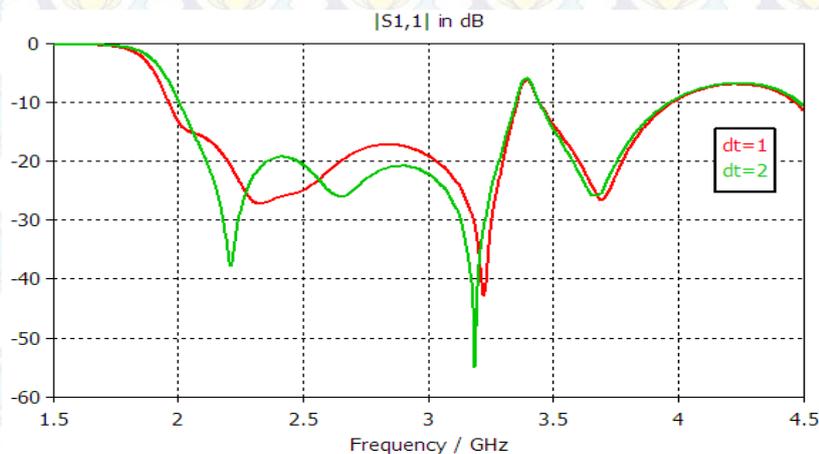
Gambar 3.18 Modifikasi struktur (a) power divider model II menjadi (b) HMSIW

Hasil simulasi modifikasi power divider HMSIW menunjukkan performa yang kurang baik pada frekuensi tertentu dan menunjukkan penyempitan bandwidth

sehingga perlu dilakukan optimasi. Hasil simulasi tersebut dianalisis lebih lanjut pada Sub-bab 4.7. Optimasi power divider HMSIW dilakukan dengan cara yang sama seperti mengoptimasi power divider model I sebelumnya yaitu dengan menambahkan via pada bagian tengah diantara kedua port output seperti pada Gambar 3.19. Optimasi dilakukan dengan memberikan via dan merubah-ubah nilai diameter via d_u sebesar 1 dan 2 mm untuk mencari nilai paling optimal. Hasil simulasi menunjukkan perbaikan nilai return loss setelah dioptimasi.



Gambar 3.19 Struktur power divider HMSIW dengan optimasi menggunakan via tengah.



Gambar 3.20 Proses optimasi power divider HMSIW menggunakan via tengah.

Proses optimasi struktur HMSIW dapat dilihat pada Gambar 3.20 dimana grafik S-parameter power divider HMSIW akan dianalisis beserta bentuk perubahan pola medannya akibat pemotongan struktur tersebut, yang akan dianalisis lebih lanjut pada Sub-bab 4.7.

3.10 Kontribusi Penelitian

Selama dilakukannya proses penelitian, terdapat beberapa kontribusi yang diberikan dalam tahapan perancangan yang dilakukan. Kontribusi penelitian tentang power divider ultra wideband berbasis SIW dirangkum dalam tabel 3.8.

Tabel 3.8 Kontribusi Pelitian

No	Tahapan Perancangan	Referensi	Kontribusi Penelitian
1	Studi prosedur perancangan dasar SIW dan power divider berbasis SIW	[11, 27]	-
2	Perancangan tahap pertama power divider berbasis SIW pada frekuensi 2-4 GHz	[37]	Pengembangan dari desain dasar [11]. Memberikan prosedur dalam melakukan perancangan power divider pada rentang S-Band (2-4 GHz) dan hal-hal yang penting untuk dipertimbangkan dalam merancang pada rentang tersebut.
3	Perancangan tahap kedua power divider berbasis SIW pada frekuensi 2-4 GHz	[36]	Penerapan metode <i>new wideband transition</i> [36] pada struktur power divider yang belum pernah dilakukan sebelumnya
4	Perancangan HMSIW power divider pada frekuensi 2-4 GHz	[12]	Penerapan metode HMSIW pada struktur power divider pada rentang S-Band untuk miniaturisasi

BAB 4

ANALISIS DATA DAN PEMBAHASAN

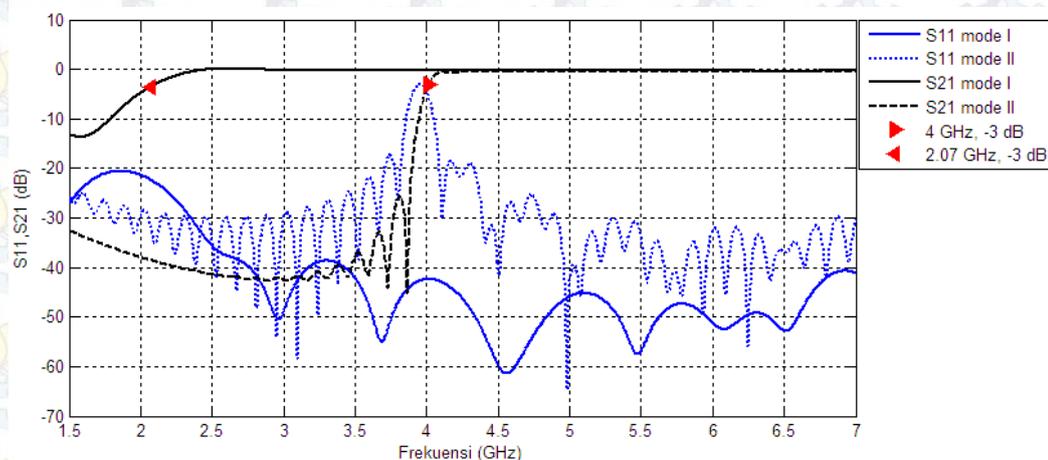
Pada bab ini akan disampaikan hasil dari tahapan simulasi dan pengukuran yang telah dilakukan dalam merancang power divider yang telah di uraikan pada bab sebelumnya.

4.1 Hasil Investigasi Struktur SIW

Pada bab sebelumnya telah disebutkan bahwa diperlukan pengetahuan tentang pengaruh nilai-nilai yang tidak termasuk dalam perhitungan matematis perancangan namun diperlukan untuk pertimbangan dalam melakukan simulasi maupun fabrikasi. Hal-hal tersebut akan dianalisis pada bab ini.

4.1.1 Mode Propagasi

Hasil simulasi S-parameter struktur SIW ditampilkan pada Gambar 4.1. Hasil simulasi menunjukkan frekuensi cut-off rendah bernilai 2.07 GHz. Hal ini sesuai dengan nilai yang diinginkan yaitu 2 GHz pada nilai insertion loss -3 dB. Nilai return loss juga menunjukkan performa yang baik yaitu dibawah -20 dB untuk mode dominan. Begitu juga nilai insertion loss yang mendekati 0 dB.

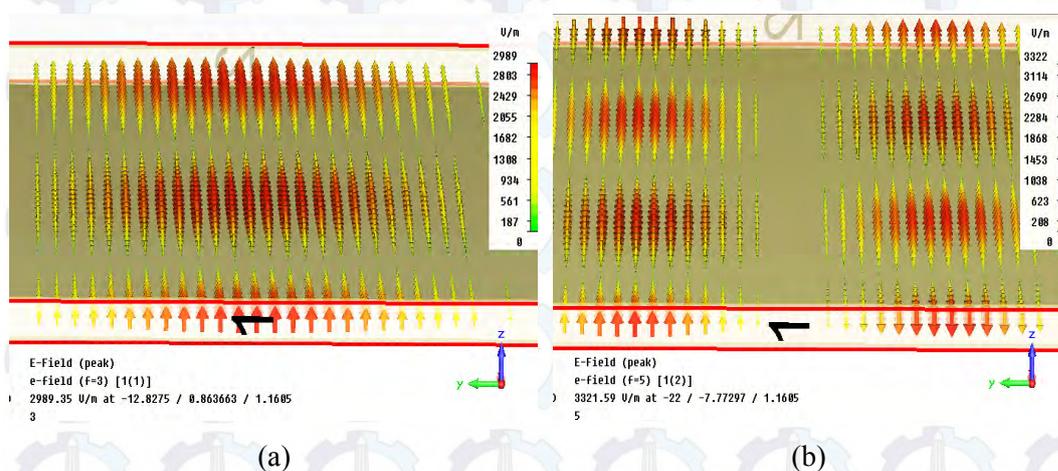


Gambar 4.1 Hasil simulasi return loss dan insertion loss struktur SIW

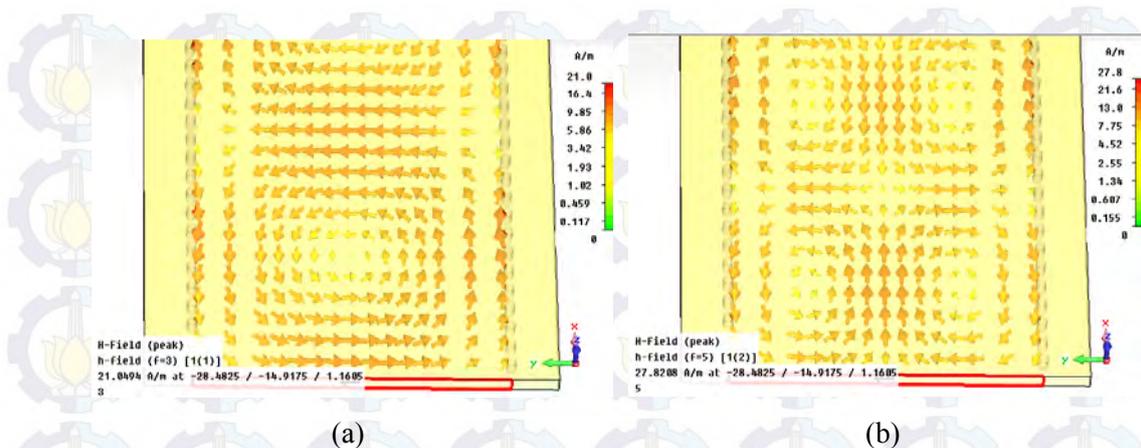
Dari gambar 4.1 dapat diketahui bahwa terdapat orde mode propagasi yang lebih tinggi yang beroperasi pada frekuensi diatas 4 GHz. Pada rentang tersebut terjadi dua mode propagasi yang sebaiknya dihindari. Merujuk pada persamaan (2.19) bandwidth dari SIW didefinisikan sebagai selisih antara mode dominan (mode I) dan mode orde yang lebih tinggi (mode II) atau dapat dikatakan sebagai single-mode bandwidth. Sehingga struktur SIW memiliki bandwidth (BW_{SIW}), $BW_{SIW} = 2 - 4 \text{ GHz} = 2 \text{ GHz}$

Identifikasi mode propagasi dilakukan menggunakan software simulasi dengan menampilkan pola medan listrik (medan E) dan medan magnetik (medan H). Simulasi dilakukan pada frekuensi 3 GHz (termasuk pada area mode I). Hasil simulasi menunjukkan pola medan E (Gambar 4.2(a)) dan medan H (Gambar 4.3(a)) pada mode I membentuk pola TE_{10} seperti yang ditampilkan pada Gambar 4.4(a) dimana Gambar 4.4(a) diperoleh dari persamaan matematis [19]. Pada mode TE_{10} , medan listrik memiliki nilai paling tinggi pada bagian tengah bidang $y-z$.

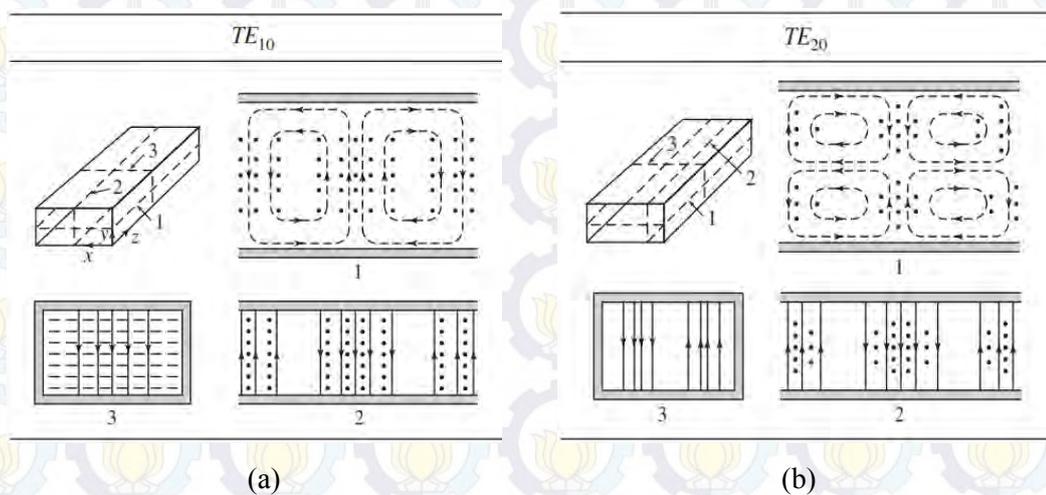
Identifikasi mode II dilakukan dengan menampilkan simulasi pola medan pada frekuensi 5 GHz (termasuk pada area mode II). Hasil simulasi menunjukkan terdapat dua mode yang beroperasi. Mode pertama teridentifikasi sebagai TE_{10} dan mode kedua menunjukkan pola medan E (Gambar 4.2(b)) dan medan H (Gambar 4.3(b)) yang memiliki kecocokan dengan pola TE_{20} seperti yang ditampilkan pada Gambar 4.4(b). Pada mode TE_{20} medan listrik terbagi menjadi dua pola yang saling berlawanan arah vektor pada bidang $y-z$.



Gambar 4.2 Pola medan E dalam struktur SIW pada frekuensi (a) 3 GHz dan (b) 5 GHz.



Gambar 4.3 Pola medan H dalam struktur SIW pada frekuensi (a) 3 GHz dan (b) 5 GHz.



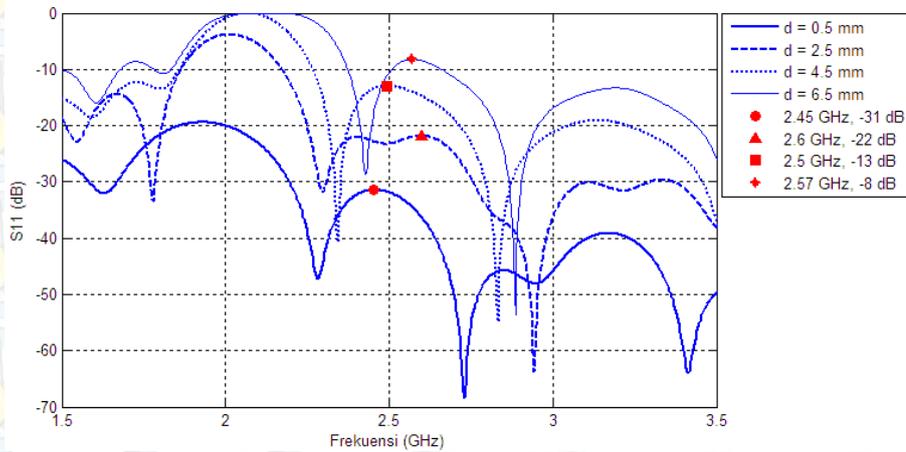
Gambar 4.4 Pola medan E dan H untuk mode propagasi (a) TE_{10} dan (b) TE_{20} [19]

4.1.2 Pengaruh Diameter Via dan Jarak Antar Via

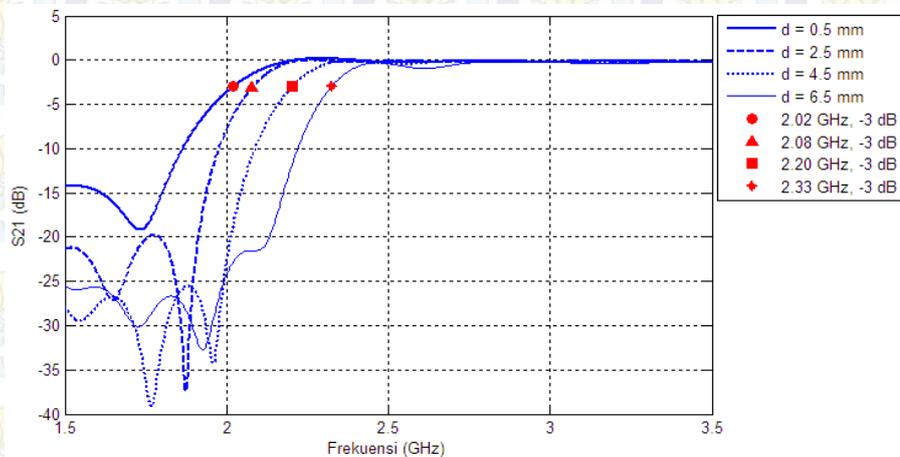
Untuk mengetahui pengaruh dari diameter via (d) terhadap S-parameter dari SIW, parameter sweep dilakukan pada variabel d dengan nilai 0.5, 1.5, 2.5 dan 3.5 mm. Hasil simulasi yang ditunjukkan pada Gambar 4.5(a) menunjukkan peningkatan nilai return loss (S_{11}) ditinjau dari nilai maksimum pada setiap lobe. Nilai maksimum pada salah satu lobe grafik return loss yang ditinjau pada Gambar 4.5(a) bernilai -8 dB, -13 dB, -22 dB dan -31 dB untuk nilai $d = 0.5, 2.5, 4.5$ dan 6.5 mm berturut-turut. Grafik tersebut menunjukkan bahwa semakin besar d maka rugi-rugi yang timbul akan semakin besar. Hal ini sekaligus memvalidasi teori pada Sub-bab 2.5.1 tentang rugi-rugi radiasi SIW dimana jika jarak antar via terlalu

besar, rugi-rugi radiasi dapat terjadi karena kebocoran medan elektromagnetik di antara dua via dari struktur SIW tersebut. Sehingga semakin lebar jarak antar via s dimana $s = 2d$, rugi-rugi yang timbul akan semakin besar.

Perubahan nilai juga terjadi pada insertion loss (S_{21}) dimana perubahan diameter via (d) berpengaruh terhadap pergeseran frekuensi cut-off terendah. Gambar 4.5(b) menunjukkan nilai frekuensi cut-off 2.02, 2.08, 2.20 dan 2.33 GHz untuk masing-masing nilai diameter via 0.5, 2.5, 4.5 dan 6.5 mm. Grafik menunjukkan semakin besar diameter, maka semakin tinggi frekuensi cut-off ditinjau dari insertion loss -3 dB. Hal ini sekaligus memvalidasi teori pada Sub-bab 2.5.1 tentang lebar fisik SIW dimana dalam persamaan tersebut, frekuensi cut-off ditentukan oleh lebar SIW dan diameter dari via.



(a)



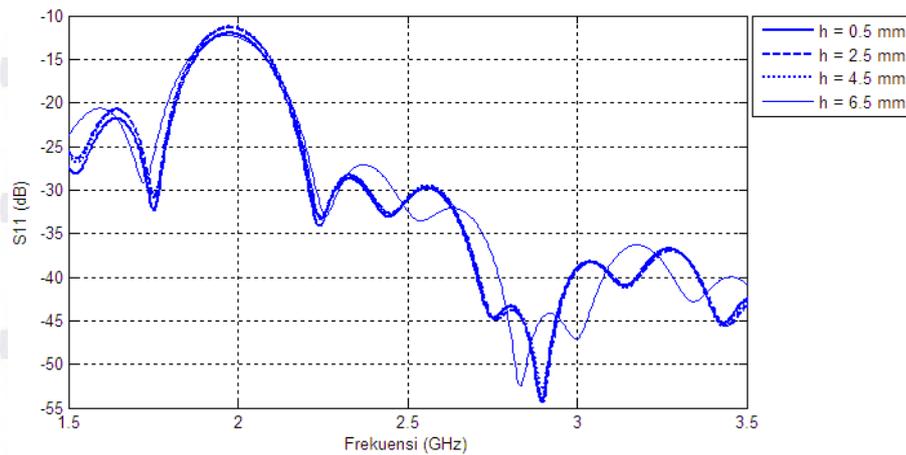
(b)

Gambar 4.5 (a) Pengaruh jarak antar via $s=2d$ terhadap return loss. (b) Pengaruh diameter via d terhadap insertion loss.

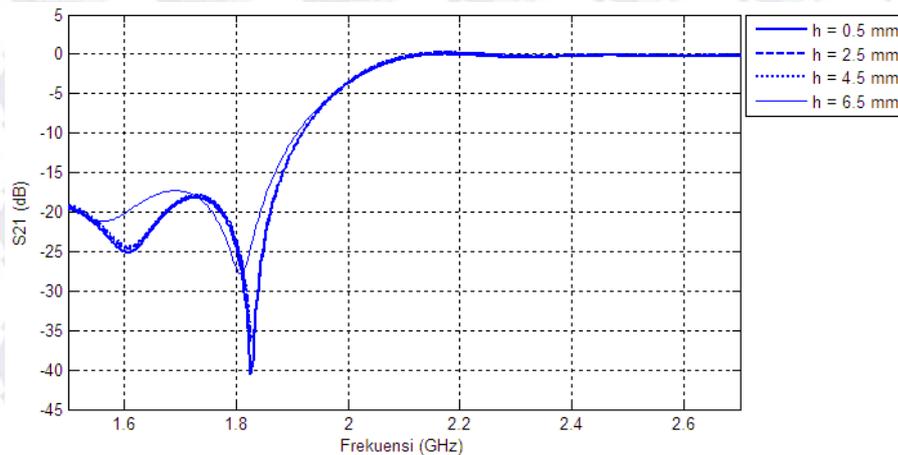
Dari hasil simulasi, dapat diketahui nilai diameter yang paling baik digunakan adalah nilai paling kecil yaitu 0.5 mm karena rugi-rugi nya yang paling kecil, namun dalam perancangan nilai diameter yang dipilih adalah 1 mm dengan pertimbangan penyesuaian spesifikasi teknis mata bor pembuat lubang via dan menghindari kerumitan saat proses fabrikasi akibat desain via yang terlalu kecil.

4.1.3 Pengaruh Tebal Substrat

Untuk mengetahui pengaruh dari tebal substrat terhadap S-parameter, parameter sweep dilakukan pada variabel h dengan nilai 0.5, 2.5, 4.5 dan 6.5 mm.



(a)



(b)

Gambar 4.6 Pengaruh tebal substrat h terhadap (a) return loss dan (b) insertion loss

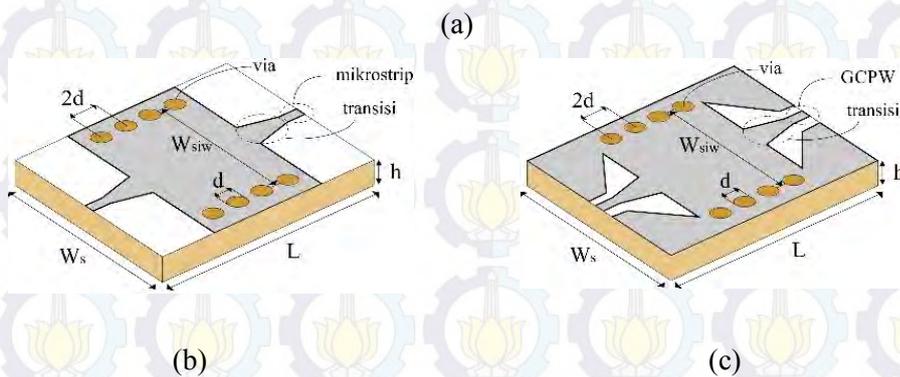
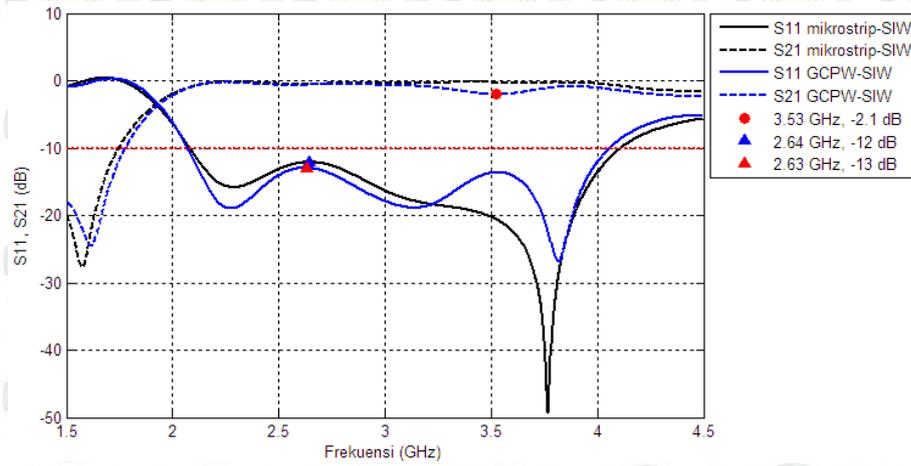
Grafik return loss pada Gambar 4.6(a) dan insertion loss pada Gambar 4.7(b) tidak menunjukkan perubahan signifikan akibat dari perubahan nilai tebal substrat h . Hal ini dapat dipahami dari rancangan SIW yang bekerja pada mode dominan TE_{10} dimana pada mode tersebut, tinggi struktur rectangular waveguide atau dalam hal ini adalah tebal substrat tidak terlalu berpengaruh terhadap frekuensi cut-off.

Selain frekuensi cut-off, dari gambar tersebut juga diperoleh informasi bahwa tebal substrat tidak mempengaruhi besarnya loss yang terjadi dalam struktur tersebut. Sehingga dalam analisis kali ini dapat disimpulkan bahwa pemilihan tebal substrat yang bervariasi tidak akan terlalu berpengaruh pada kinerja struktur SIW.

4.2 Hasil Simulasi Rancangan Struktur SIW dengan Transisi Mikrostrip dan Grounded Coplanar Waveguide (GCPW)

Hasil simulasi terhadap dua jenis transisi yaitu mikrostrip-SIW dan GCPW-SIW ditampilkan pada Gambar 4.7. Grafik pada gambar tersebut merupakan hasil yang paling baik setelah dilakukan optimasi untuk masing-masing jenis transisi. Grafik pada Gambar 4.7 menunjukkan nilai return loss yang cukup baik dan memenuhi syarat batas dibawah -10 dB untuk kedua jenis transisi yaitu mikrostrip dan GCPW. Transisi mikrostrip memiliki nilai return loss yang cukup baik dibawah -12 dB pada rentang frekuensi kerja sekitar 2.1-4 GHz. Transisi GCPW juga memiliki nilai return loss yang sama baiknya dibawah -13 dB untuk rentang frekuensi 2.1-4 GHz.

Performa cukup baik juga ditunjukkan dari grafik insertion loss untuk kedua jenis transisi dimana keduanya memiliki nilai diatas -3 dB pada rentang 2.1-4 GHz. Transisi mikrostrip memiliki insertion loss diatas -0.5 dB dan untuk transisi GCPW memiliki nilai diatas -2.1 dB. Performa kedua transisi menunjukkan nilai yang baik pada keseluruhan S-parameter dalam rentang S-band (2-4 GHz) namun untuk mendapatkan hasil yang paling optimal, akan dipilih satu jenis transisi yang paling baik untuk perancangan power divider. Dalam hal ini jenis transisi paling baik adalah transisi mikrostrip ditinjau dari nilai minimum return loss dan maksimum insertion loss yang paling baik yang dapat dicapai.

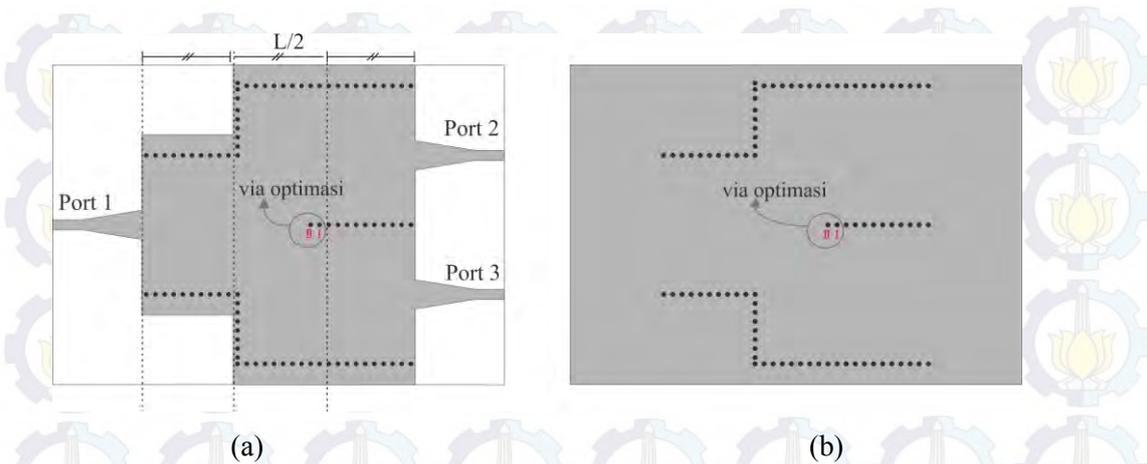


Gambar 4.7 (a) Perbandingan return loss dan insertion loss dari penerapan transisi (b) mikrostrip dengan (b) transisi GCPW pada struktur SIW.

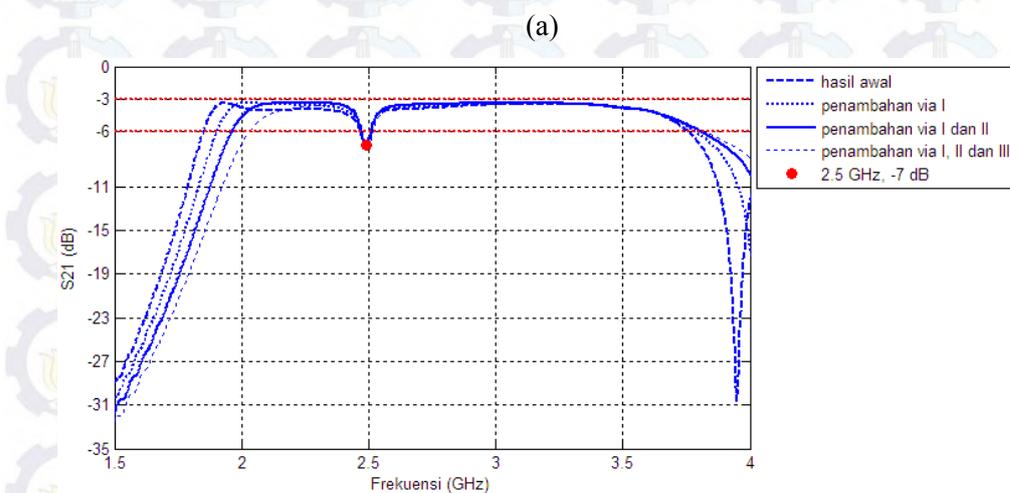
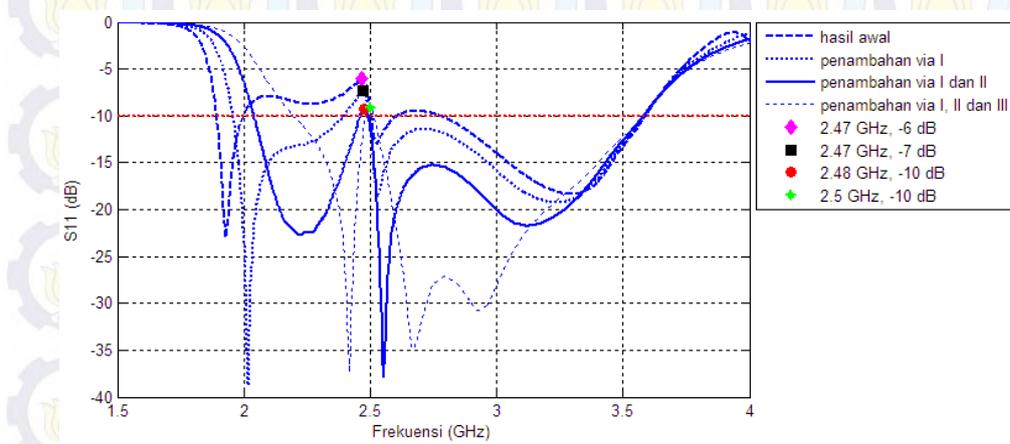
4.3 Hasil Simulasi Rancangan Power Divider Tahap I

Struktur power divider tipe Y-junction yang telah dirancang memiliki 3 port dengan port input berada pada port 1 untuk mengirimkan daya ke kedua port output yaitu port 2 dan 3 seperti yang ditampilkan pada Gambar 4.8.

Hasil awal pada Gambar 4.9(a) menunjukkan nilai return loss (S_{11}) yang kurang baik pada rentang 2-2.5 GHz. Optimasi power divider dilakukan dengan cara menambahkan via pada bagian tengah pemisah kedua port output. Hasil optimasi memberikan perbaikan nilai pada grafik return loss. Nilai paling baik didapat ketika dua via (via I dan II) ditambahkan pada bagian tengah. Penambahan via III menyebabkan penyempitan bandwidth akibat pergeseran frekuensi cut-off terendah ditinjau dari return loss -10 dB dan insertion loss -6 dB pada Gambar 4.9(b).

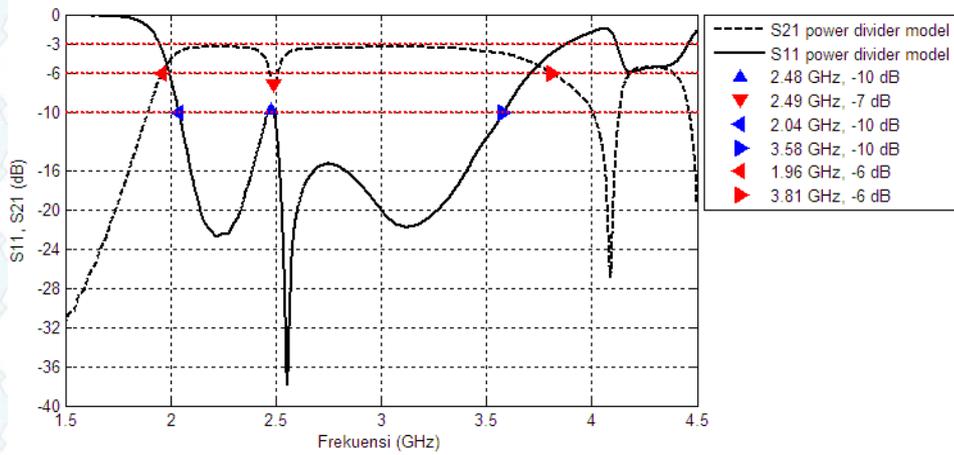


Gambar 4.8 Power divider model I dengan penambahan via tengah untuk optimasi. (a) layer atas (b) layer bawah.

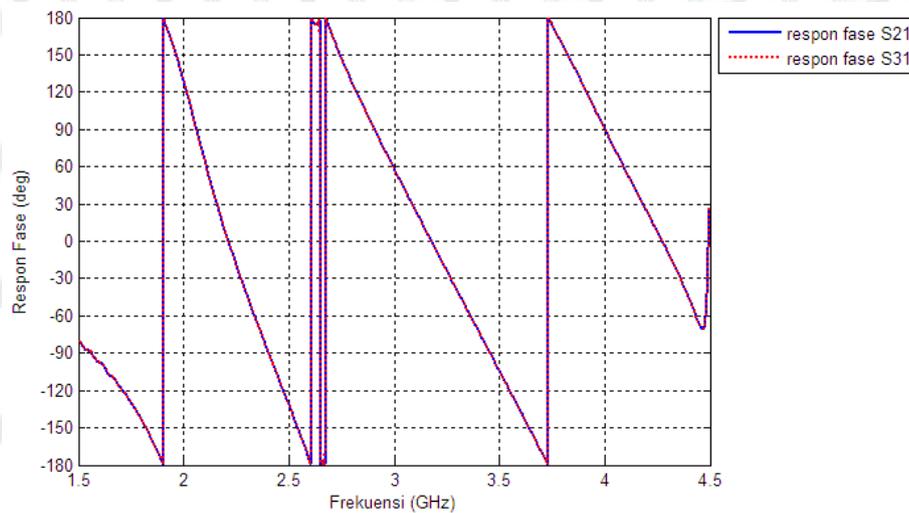


Gambar 4.9 Hasil optimasi power divider dengan menambahkan via tengah (a) S_{11} (b) S_{21} dan S_{31}

Hasil akhir rancangan tahap I ini adalah power divider SIW model I. Setelah optimasi dilakukan, hasil akhir power divider model I memberikan performa yang cukup baik pada rentang 2-3.6 GHz seperti yang ditampilkan pada Gambar 4.10.



(a)



(b)

Gambar 4.10 Hasil simulasi rancangan power divider model I. (a) respon magnitude S-parameter (b) respon fase port output.

Pada Gambar 4.10(a) nilai return loss (S_{11}) berada dibawah -10 dB. Return loss dibawah -15 dB juga tercapai pada rentang 2-3.6 GHz kecuali pada daerah 2.4-2.7 GHz. Pada grafik tersebut nilai S_{21} sama dengan nilai S_{31} . Dapat terlihat nilai S_{21} dan S_{31} yang masih kurang baik dimana terdapat *dip* pada area sekitar 2.5 GHz dengan nilai paling rendah sebesar -7 dB. Nilai -7 dB tersebut dapat menimbulkan gap atau notch-band karena sinyal yang diteruskan pada satu port output hanya

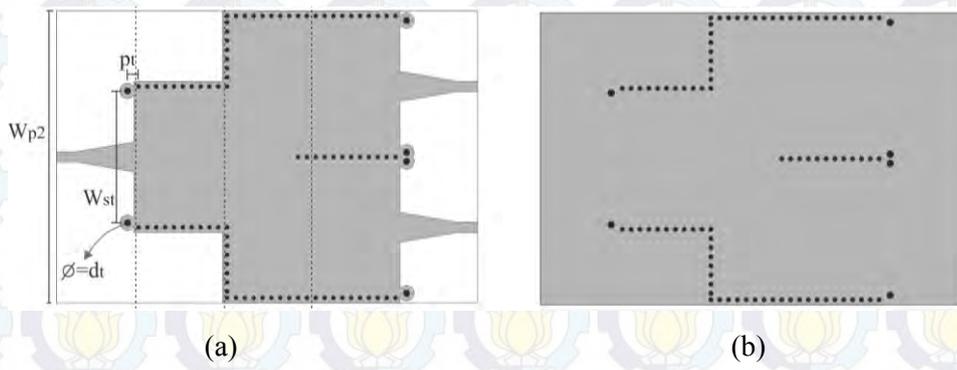
sekitar 20% dari nilai ideal yang ingin dicapai yaitu 50% dari daya input (-3 dB) sehingga insertion loss masih memerlukan optimasi pada daerah 2.5 GHz tersebut namun diluar dari daerah tersebut, secara keseluruhan pada rentang 2-3.6 GHz keseimbangan daya keluaran atau power equality berada pada nilai -3.4 ± 0.2 dB yang masih dapat ditoleransi. Nilai ± 0.2 dB ditimbulkan dari ripple yang terjadi pada bagian pass-band dari S_{21} dan S_{31} .

Pada Gambar 4.10(b) dapat dilihat respon fase dari output port ditinjau dari S_{21} dan S_{31} . Fase gelombang akan bergeser tergantung dari nilai frekuensi namun pergeseran fase dari kedua output port tersebut menunjukkan respon yang seragam atau tidak terdapat perbedaan fase antara kedua port output tersebut.

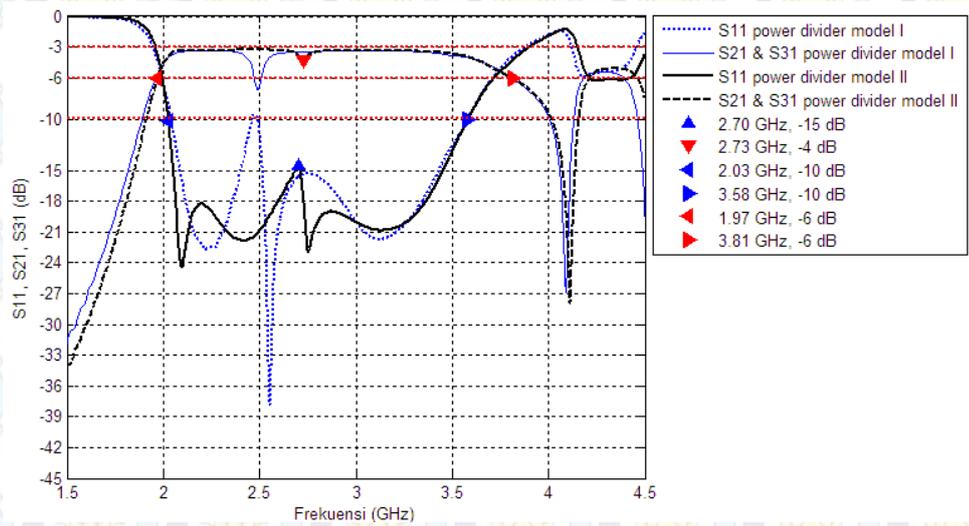
4.4 Hasil Simulasi Rancangan Power Divider Tahap II

Perancangan power divider tahap selanjutnya dilakukan dengan memberikan via pada bagian transisi seperti yang ditunjukkan pada Gambar 4.11 untuk keperluan optimasi nilai S_{11} , S_{21} dan S_{31} sebagaimana yang dijelaskan dalam Sub-bab 3.6. Hasil simulasi rancangan tersebut dapat dilihat pada Gambar 4.12.

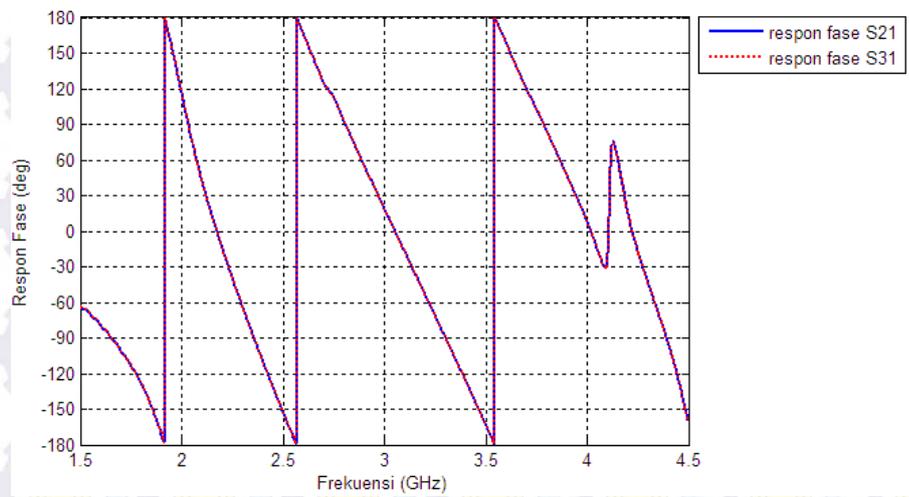
Power divider model II memiliki rentang frekuensi yang sama dengan rancangan sebelumnya yaitu 2-3.6 GHz. Hasil simulasi pada Gambar 4.12(a) menunjukkan perbaikan pada S_{11} , S_{21} dan S_{31} . S_{11} berada pada nilai kurang dari -15 dB atau dengan kata lain daya yang dipantulkan oleh port 1 sebagai loss adalah 3% dari total daya yang di inputkan. Nilai return loss tersebut 5 dB lebih baik dari rancangan sebelumnya. S_{21} dan S_{31} juga mengalami perbaikan. *Dip* pada area 2.5 GHz yang sebelumnya timbul dan dapat menjadi notch-band, bisa direduksi menjadi bernilai paling rendah sebesar -4 dB pada frekuensi 2.7 GHz. Nilai ini dapat ditoleransi karena berada diatas -6 dB atau dalam kata lain daya keluaran pada satu output port sudah lebih dari 25% dari daya input yaitu 40%, mendekati nilai ideal yang ingin dicapai yaitu 50% dari daya input (-3 dB). Diluar *dip* pada frekuensi tersebut, secara keseluruhan pada rentang 2-3.6 GHz keseimbangan daya keluaran atau power equality berada pada nilai -3.32 ± 0.09 dB yang lebih baik dari rancangan sebelumnya ditinjau dari nilai tengah dan ripple yang timbul.



Gambar 4.11 Power divider model II dengan penambahan via pada transisi (a) layer atas (b) layer bawah.



(a)

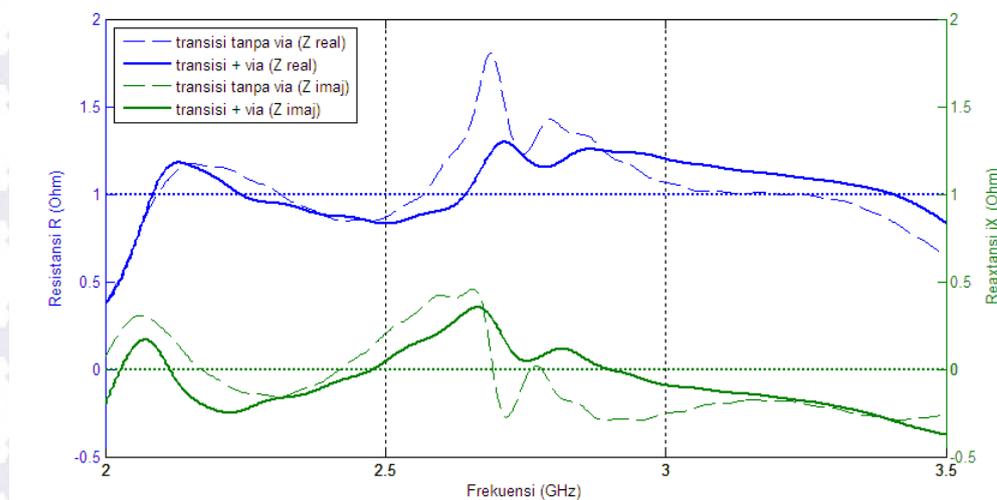


(b)

Gambar 4.12 Hasil simulasi rancangan power divider model II. (a) respon magnitude S-parameter (b) respon fase port output.

Pada Gambar 4.12(b) dapat dilihat respon fase yang seragam. Seperti halnya pada rancangan sebelumnya, Fase bergeser sebanding dengan kenaikan frekuensi dan tidak terdapat perbedaan fase antara kedua port output.

Penambahan via pada bagian transisi terbukti dapat memberikan nilai yang lebih baik pada return loss. Nilai impedansi dicoba untuk diamati pada rentang frekuensi kerja 2-3.5 GHz, pada Gambar 4.13 dapat dilihat grafik impedansi ternormalisasi dimana penambahan via dapat sedikit mengkompensasi nilai impedansi real (resistansi) dan imajiner (reaktansi) mendekati nilai ideal dimana nilai ideal berada pada 1Ω untuk resistansi dan 0 untuk reaktansi.

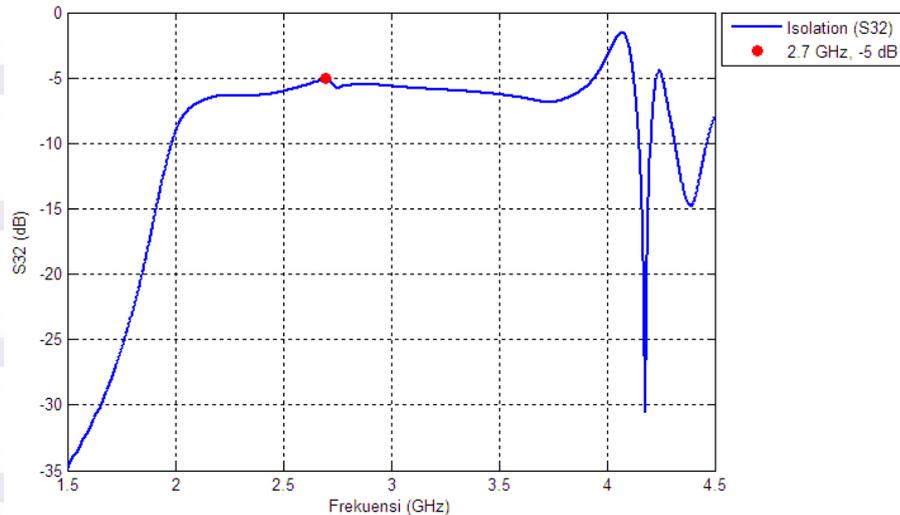


Gambar 4.13 Impedansi input dari power divider

Power divider model II telah dianggap memenuhi kriteria perancangan dimana nilai return loss dibawah -10 dB dan power equality berada dikisaran -3 dB pada rentang 2-3.6 GHz. Analisis lebih lengkap dilakukan terhadap rancangan tersebut sebelum dilakukan fabrikasi. Parameter yang akan dianalisis berikutnya adalah isolasi antara kedua port output (S_{32}) dan pola medan listrik (medan E).

Analisis isolasi antar kedua output power divider yang akan difabrikasi dapat dilihat dari hasil simulasi pada parameter S_{32} . Hasil simulasi yang ditunjukkan pada Gambar 4.14 memberikan nilai yang kurang baik dimana isolasi antar kedua port output hanya berada dibawah -5 dB dimana nilai isolasi yang baik yang biasanya menjadi acuan adalah dibawah -10 dB. Hal tersebut tentu tidak menjadi masalah jika kedua port output power divider digunakan dalam keadaan match

dengan beban. Namun jika kondisi tidak match pada salah satu port output, maka sekitar 32% (-5 dB) daya dari port tersebut dapat memantul dan mempengaruhi ke port output lainnya. Hal ini dapat dijadikan bahan penelitian selanjutnya untuk meningkatkan performa dari isolasi power divider.



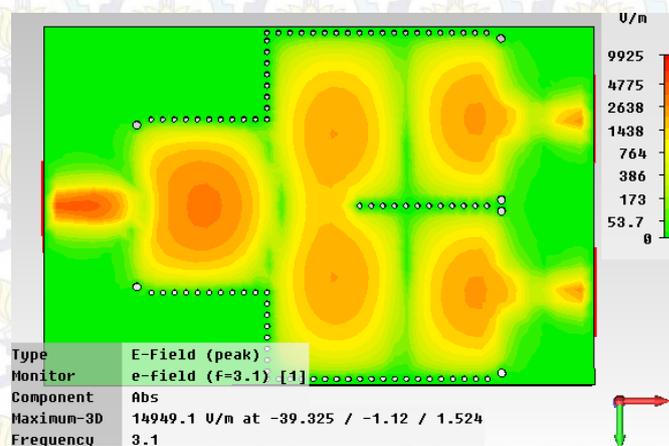
Gambar 4.14 Isolasi antar kedua port output power divider model II

Analisis isolasi antar kedua output power divider yang akan difabrikasi dapat dilihat dari hasil simulasi pada parameter S_{32} . Hasil simulasi yang ditunjukkan pada Gambar 4.14 memberikan nilai yang kurang baik dimana isolasi antar kedua port output hanya berada dibawah -5 dB dimana nilai isolasi yang baik yang biasanya menjadi acuan adalah dibawah -10 dB. Hal tersebut tentu tidak menjadi masalah jika kedua port output power divider digunakan dalam keadaan match dengan beban. Namun jika kondisi tidak match pada salah satu port output, maka sekitar 32% (-5 dB) daya dari port tersebut dapat memantul dan mempengaruhi ke port output lainnya. Hal ini dapat dijadikan bahan penelitian selanjutnya untuk meningkatkan performa dari isolasi power divider.

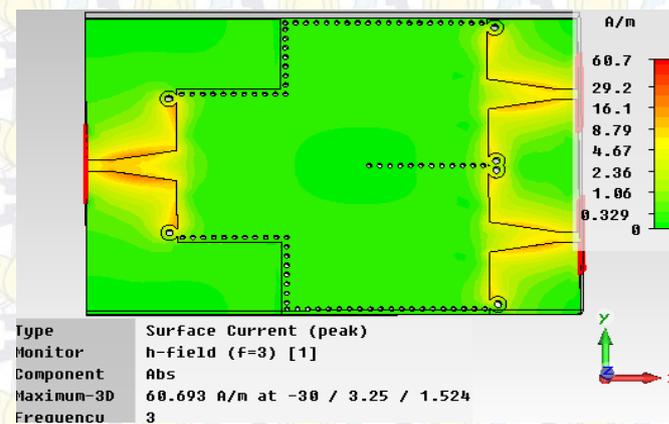
Untuk memperlihatkan pembagian daya dalam bentuk visual pada power divider, pola medan E dapat digunakan. Hasil simulasi medan E pada power divider ditampilkan pada Gambar 4.15. Dari hasil simulasi dapat dilihat arah rambat gelombang dari port 1 menuju port 2 dan 3 dengan intensitas medan E paling besar berada pada tengah bidang simetris struktur ditandai dengan warna merah. Magnitudo medan E paling kecil berada pada bagian dekat kedua dinding via SIW.

Pola ini sama seperti pola mode TE₁₀ yang sebelumnya telah dianalisis pada Sub-bab 4.1.1. Medan E yang merambat dari port 1 perlahan terbagi menjadi dua ketika mendekati via tengah dan menuju pada kedua port output dengan nilai magnitudo yang lebih kecil. Pola tersebut memperlihatkan mekanisme perambatan gelombang hingga terjadi pembagian daya dari sinyal yang di inputkan.

Arus permukaan (*surface current*) pada power divider dapat dilihat pada Gambar 4.16. Pada gambar tersebut tampak bahwa arus permukaan hanya terjadi pada bagian mikrostrip dan transisinya sedangkan arus permukaan yang terjadi setelah masuk pada struktur SIW sangat kecil atau hampir nol dikarenakan pada seluruh permukaan struktur SIW terhubung dengan ground baik layer atas, bawah maupun dinding via yang berfungsi sebagai waveguide atau reflektor sehingga pada bagian SIW gelombang merambat pada bagian dalam substrat seperti halnya pada rectangular waveguide konvensional.



Gambar 4.15 Medan E pada power divider model II.



Gambar 4.16 Distribusi arus permukaan (*surface current*) pada power divider model II.

Hasil rancangan power divider model II adalah desain yang difabrikasi. Proses perancangan dan optimasi power divider dari awal rancangan tahap I (model I) hingga akhir rancangan tahap II (model II) telah memberikan perbaikan-perbaikan nilai pada beberapa parameter yang telah dianalisis pada bab ini. Perbandingan hasil rancangan kedua model power divider tersebut dirangkum dalam Tabel 4.1.

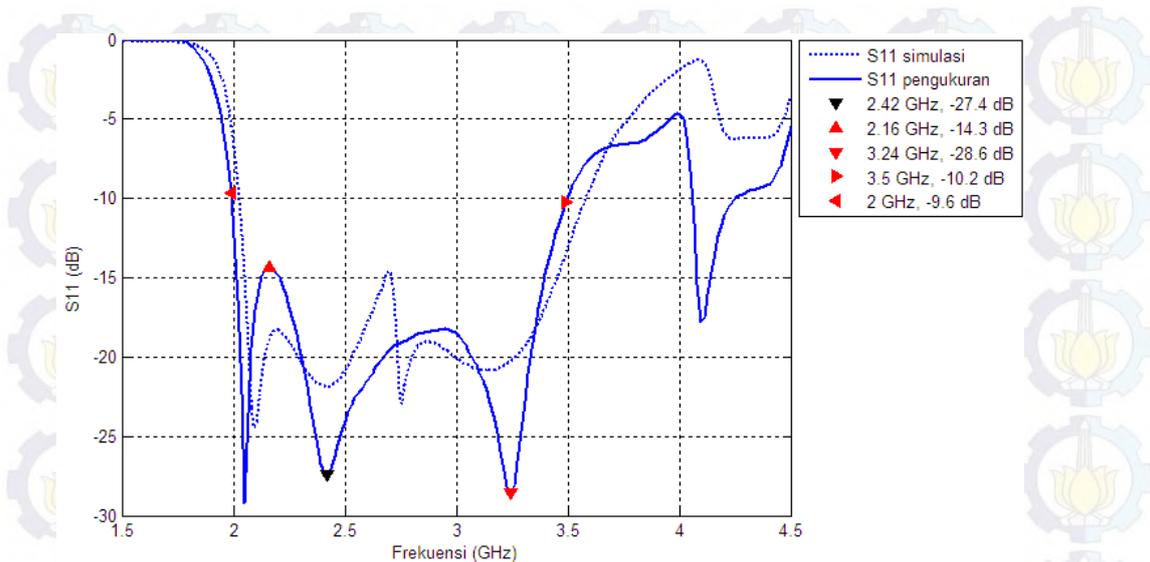
Tabel 4.1 Perbandingan hasil rancangan power divider model I dan II

Parameter	Rancangan Model I	Rancangan Model II	Perbaikan
Frekuensi kerja	2-3.6 GHz	2-3.6 GHz	0
S_{11}	≤ -10 dB	≤ -15 dB	5 dB
S_{21}, S_{31}	≥ -7 dB	≥ -4 dB	3 dB
Equality \pm ripple	-3.4 ± 0.2 dB	$-3.32 \text{ dB} \pm 0.09$ dB	0.08 ± 0.18 dB
Dimensi	70.8 x 99 mm	63.8 x 95 mm	86% dari dimensi awal

4.5 Fabrikasi dan Pengukuran Power Divider

Power divider yang dirancang sebelumnya telah difabrikasi dan dilakukan pengukuran. Hasil pengukuran return loss power divider dapat dilihat pada Gambar 4.17. Hasil pengukuran menunjukkan grafik yang tidak jauh berbeda dengan hasil simulasi. Nilai return loss berada dibawah -10 dB pada rentang 2-3.5 GHz dan dibawah -14.3 dB untuk rentang 2-3.4 GHz. Perbandingan hasil simulasi dan pengukuran ditampilkan pada Tabel 4.2.

Hasil pengukuran S_{21} dan S_{31} ditampilkan pada Gambar 4.18. Pada grafik hasil pengukuran, nilai S_{21} dan S_{31} tidak jauh berbeda. Pass-band pada S_{21} dari power divider berfluktuasi pada nilai -2.5 sampai -4.2 dB atau bernilai -3.35 ± 0.85 dB sedangkan untuk S_{31} berada pada nilai -2.9 sampai -4.3 dB atau bernilai -3.6 ± 0.7 dB pada rentang 2-3.7 GHz. Pada Gambar 4.18 dapat dilihat perbandingan antara hasil simulasi dan pengukuran dimana nilai S_{21} dan S_{31} tidak jauh berbeda. Secara keseluruhan S_{21} dan S_{31} memiliki nilai pass-band berfluktuasi antara -2.5 sampai -4.3 dB atau bernilai -3.4 ± 0.9 dB pada rentang 2-3.7 GHz



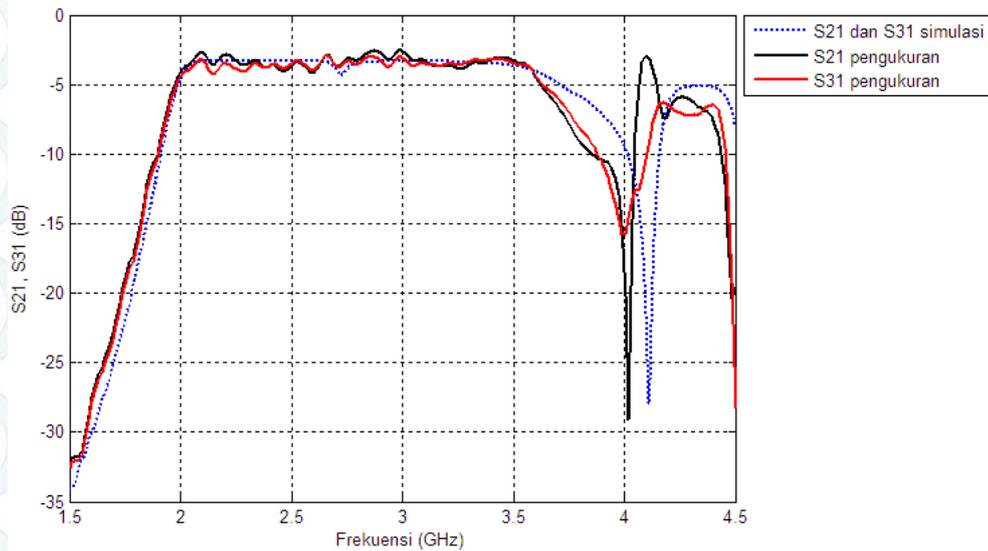
Gambar 4.17 Grafik perbandingan hasil pengukuran dan simulasi return loss

Tabel 4.2 Perbandingan return loss dari hasil pengukuran dan simulasi

Parameter	Simulasi	Pengukuran	Perbedaan
S_{11}	≤ -15 dB	≤ -14.3 dB	0.7 dB
-10 dB Bandwidth	2-3.6 GHz	2-3.5 GHz	0.1 GHz

Perbedaan hasil pengukuran dan simulasi dirangkum dalam Tabel 4.3. Pada nilai S_{21} dan S_{31} terdapat perbedaan sekitar 0.2-0.3 dB untuk nilai minimumnya pada rentang 2-3.7 GHz. Untuk ripple S_{21} , nilai tengah yang diperoleh hampir sama dengan simulasi dan hanya berbeda sekitar 0.03 dB. Untuk S_{31} perbedaan nilai tengah ripple hasil pengukuran dan simulasi sedikit lebih besar dibanding perbedaan nilai tengah ripple S_{21} namun masih dapat ditoleransi yaitu 0.28 dB.

Untuk nilai S_{21} dan S_{31} hasil pengukuran secara keseluruhan dianggap telah memenuhi kriteria perancangan dari yang telah ditetapkan sebelumnya. Untuk lebih jelas, parameter-parameter yang termasuk dalam kriteria perancangan dibandingkan dengan hasil yang dicapai dalam simulasi dan pengukuran. Perbandingan parameter-parameter tersebut dapat dilihat pada Tabel 4.4.



Gambar 4.18 Grafik perbandingan hasil pengukuran dan simulasi S_{21} dan S_{31}

Tabel 4.3 Perbandingan S_{21} dan S_{31} dari hasil pengukuran dan simulasi

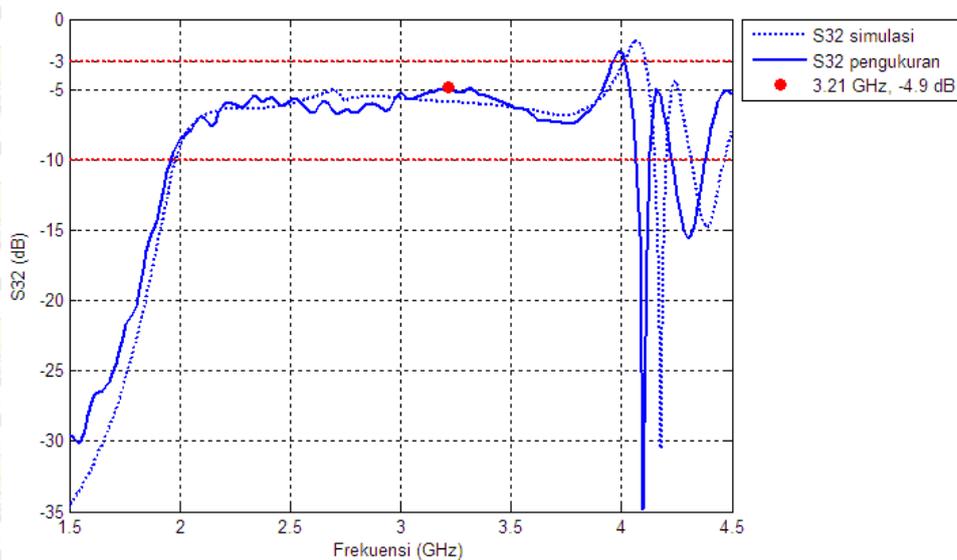
Parameter	Simulasi	Pengukuran	Perbedaan
S_{21}	≥ -4 dB	≥ -4.2 dB	0.2 dB
S_{31}	≥ -4 dB	≥ -4.3 dB	0.3 dB
-6 dB Bandwidth S_{21} dan S_{31}	2-3.8 GHz	2-3.7 GHz	0.1 GHz
Ripple S_{21}	-3.32 ± 0.09 dB	-3.35 ± 0.85 dB	0.03 ± 0.76 dB
Ripple S_{31}	-3.32 ± 0.09 dB	-3.6 ± 0.7 dB	0.28 ± 0.61 dB

Tabel 4.4 Perbandingan ketercapaian parameter-parameter hasil rancangan dengan kriteria minium perancangan.

Parameter	Kriteria Perancangan	Simulasi	Pengukuran
Rentang frekuensi kerja	2 – 4 GHz	2-3.6 GHz	2-3.5 GHz
Fractional bandwidth	≥ 20 %	57.1 %	54.5 %
S_{11}	≤ -10 dB	≤ -15 dB	≤ -14.3 dB
S_{21}, S_{31}	≥ -6 dB	≥ -4 dB	≥ -4.3 dB
Power equality	-3.01 dB	-3.32 ± 0.09 dB	-3.4 ± 0.9 dB

Hasil pengukuran isolasi power divider ditampilkan pada Gambar 4.19. Pada Grafik tersebut performa isolasi antar kedua port power divider dapat dilihat.

Sama seperti simulasi yang dilakukan sebelumnya, isolasi antar kedua port output kurang begitu baik. Isolasi pada pengukuran kedua port output hanya berada dibawah -4.9 dB dimana nilai isolasi yang baik yang biasanya menjadi acuan adalah dibawah -10 dB. Hal tersebut tentu tidak menjadi masalah jika kedua port output power divider digunakan dalam keadaan match dengan beban. Namun jika kondisi tidak match pada salah satu port output, maka 32% daya dari port tersebut dapat memantul dan mempengaruhi ke port output lainnya.

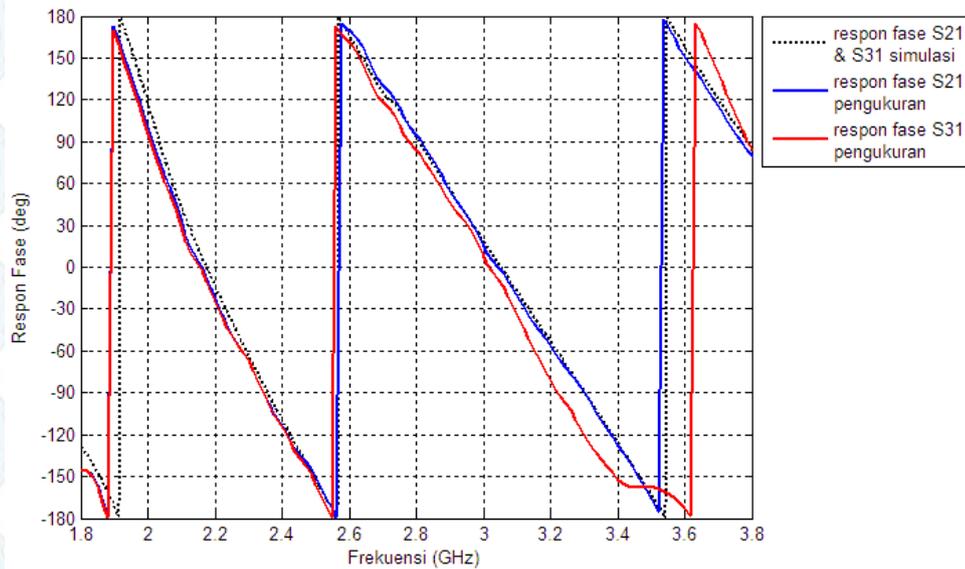


Gambar 4.19 Grafik perbandingan hasil pengukuran dan simulasi isolasi port output

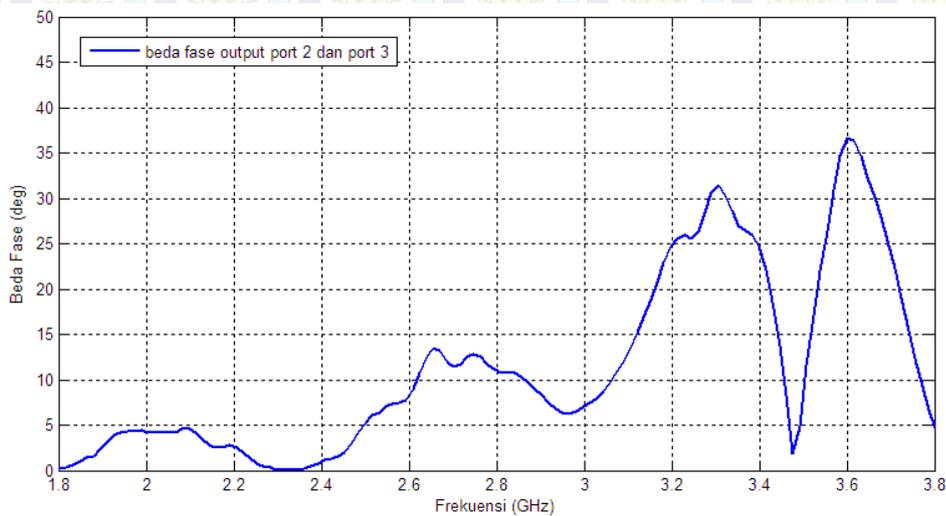
Respon fase dari power divider hasil pabrikan ditampilkan pada Gambar 4.20. Dari grafik tersebut dapat dilihat bahwa fase bergeser tergantung dari nilai frekuensi. Pada rentang frekuensi kerja power divider, respon fase S_{21} hampir mendekati dengan simulasi namun terdapat sedikit perbedaan pada S_{31} diatas 3 GHz. Perbedaan signifikan dapat dilihat dari grafik tersebut pada area sekitar 3.6 GHz. Dari grafik respon fase pada Gambar 4.20 dapat diperoleh nilai beda fase antara port 2 dan port 3. Nilai tersebut diperoleh dengan mengurangi respon fase S_{21} dengan S_{31} sebagaimana yang ditampilkan pada Gambar 4.21.

Dari Gambar 4.21 beda fase yang paling baik berada di frekuensi 2.35 GHz dengan nilai perbedaan fase sebesar 0.05° . Pada rentang 2-3.1 GHz nilai beda fase masih berada dibawah 15° . Diatas 3.1 GHz beda fase semakin tinggi namun kembali turun dengan nilai beda fase paling baik pada 3.48 GHz sebesar 2° dan naik lagi

maksimum pada 3.6 GHz. Secara keseluruhan pada rentang frekuensi kerja power divider (2-3.5 GHz), beda fase antar kedua port output berada dibawah 31.5°. Perbedaan fase ini bisa jadi disebabkan karena perbedaan nilai reaktansi (induktansi atau kapasitansi) dari impedansi beban kedua port yang mungkin dikarenakan akibat ketidak simetrisan kedua struktur port output saat fabrikasi.



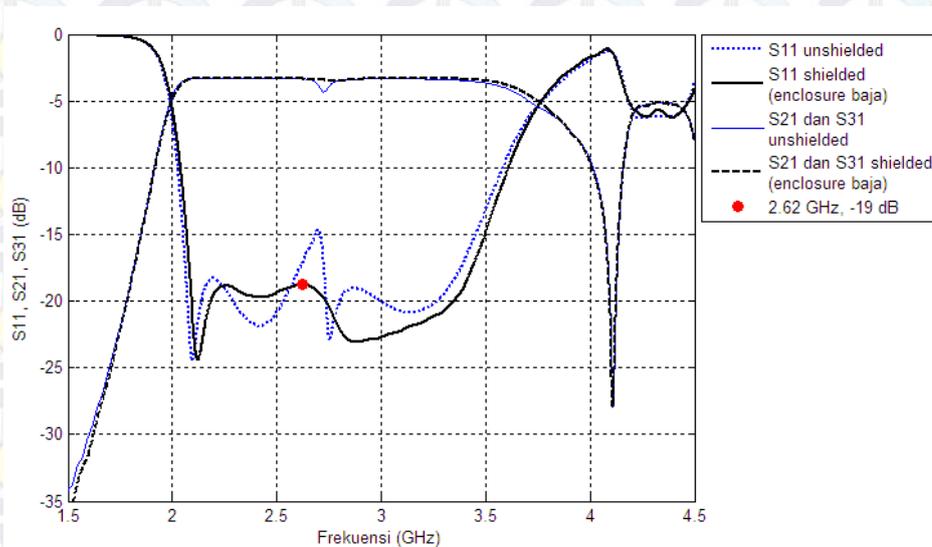
Gambar 4.20 Grafik perbandingan hasil pengukuran dan simulasi respon fase port output



Gambar 4.21 Grafik beda fase yang terjadi pada dua port output hasil pengukuran

4.6 Simulasi dan Fabrikasi Enclosure Power Divider

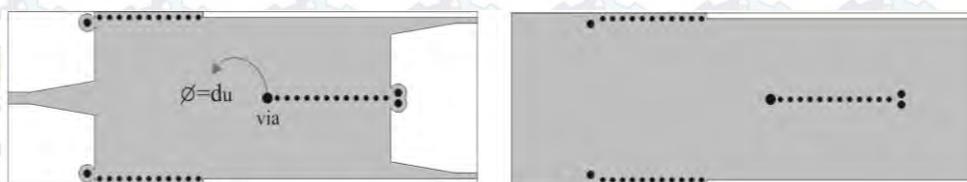
Sebelum membungkus struktur power divider, simulasi enclosure dilakukan guna mengetahui apakah penambahan enclosure tersebut akan mempengaruhi kinerja power divider atau tidak. Dari hasil simulasi pada Gambar 4.22 tidak ditemukan perbedaan cukup signifikan dari power divider tanpa enclosure (unshielded) dengan menggunakan enclosure berbahan baja (shielded). Hasil simulasi menunjukkan hanya terdapat sedikit perbaikan kinerja power divider ketika menggunakan enclosure ditinjau dari S_{11} dan S_{21} dimana nilai maksimum dari S_{11} pada rentang 2.1-3.6 GHz adalah -19 dB dari yang sebelumnya -15 dB dan nilai minimum S_{21} dan S_{31} menjadi mendekati -3 dB dari yang sebelumnya -4 dB.



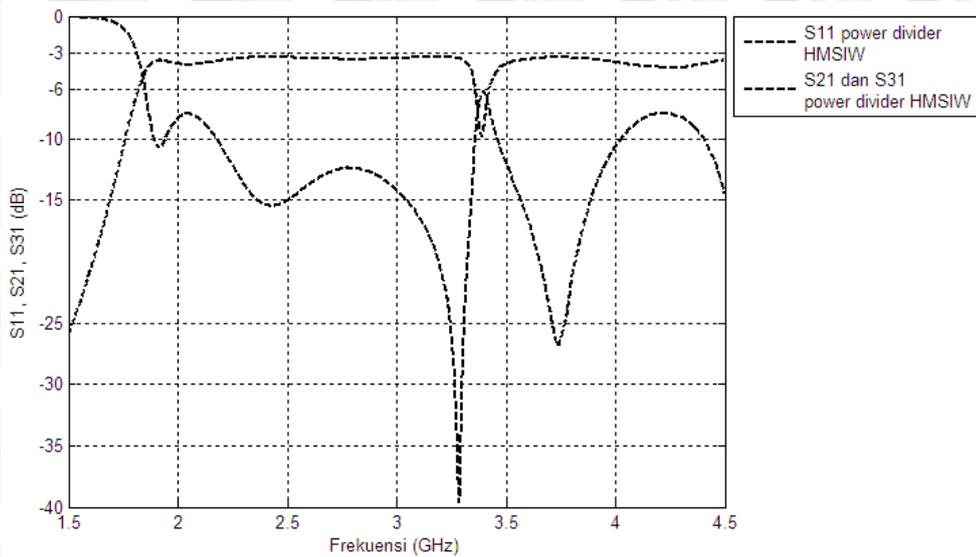
Gambar 4.22 Perbandingan hasil simulasi power divider dengan dan tanpa enclosure

4.7 Power Divider HMSIW

Penyederhanaan struktur power divider yang dirancang sebelumnya menjadi HMSIW seperti pada Gambar 4.23 menghasilkan respon frekuensi seperti pada Gambar 4.24.



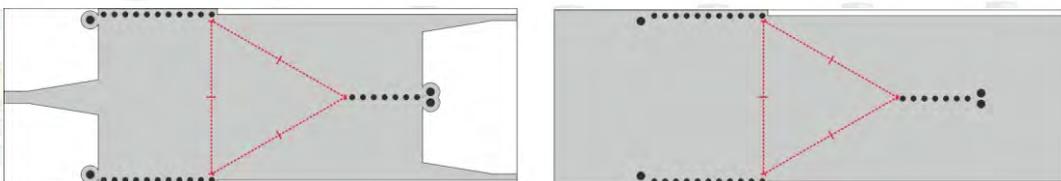
Gambar 4.23 Power divider HMSIW.



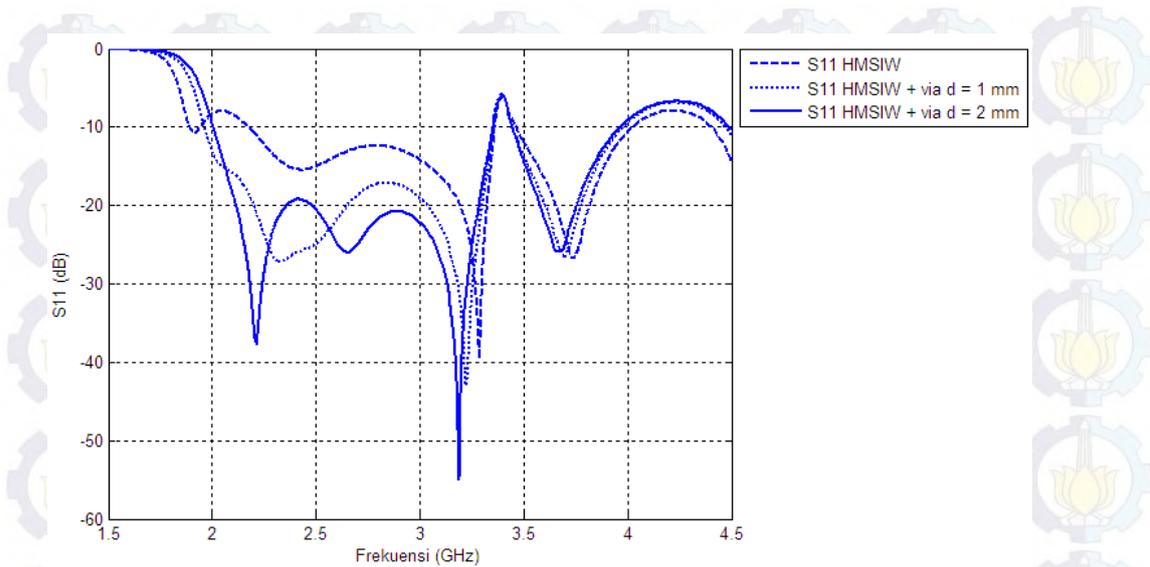
Gambar 4.24 Hasil simulasi power divider HMSIW sebelum dioptimasi

Sebelum dioptimasi, pemotongan struktur tersebut menghasilkan sedikit pergeseran frekuensi cut-off -10 dB pada S_{11} di 2.18 GHz dan 4 GHz dari yang sebelumnya di 2 GHz dan 3.6 GHz. Namun yang lebih penting diamati adalah timbulnya notch-band disekitar 3.4 GHz dengan nilai paling rendah -10.2 dB yang menimbulkan redaman sangat tinggi. Setelah dioptimasi, dengan menambahkan via pada bagian tengah dapat dilihat perbaikan nilai return loss pada Gambar 4.26(a) dari yang sebelumnya dibawah -12.4 dB pada rentang 2.3-3.36 GHz menjadi bernilai dibawah -19.2 dB pada rentang 2.1-3.35 GHz namun pada Gambar 4.26(b) terdapat notch-band yang belum bisa dikurangi. *Dip* tersebut menimbulkan redaman tinggi pada frekuensi 3.36-3.42 GHz

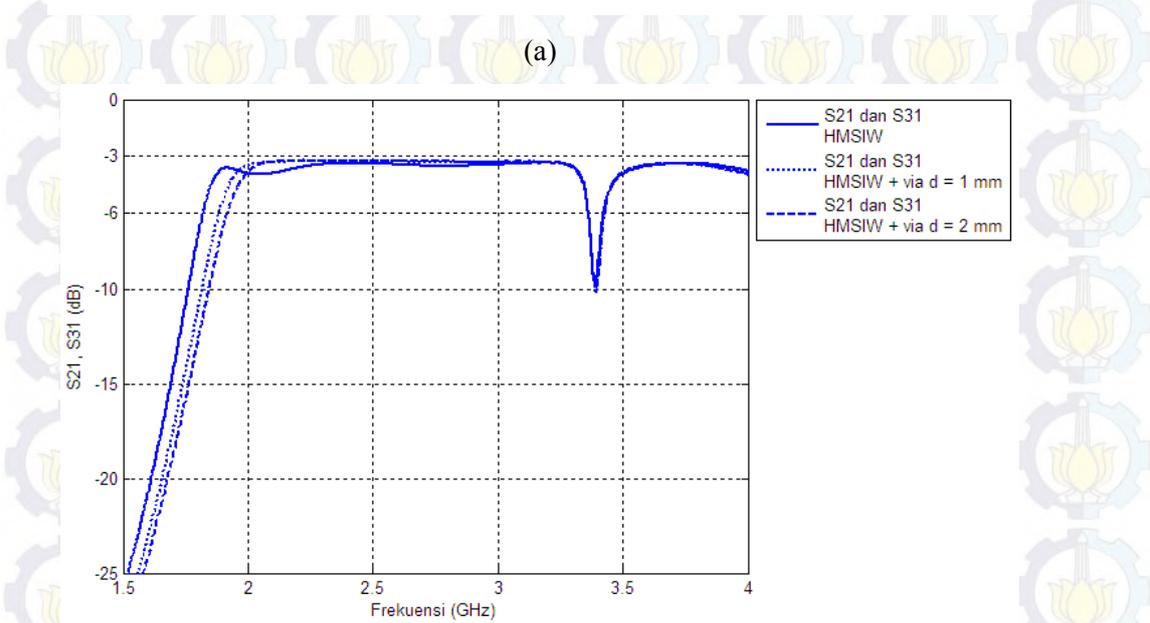
Usulan lain dicoba untuk diterapkan adalah menggunakan HMSIW model kedua, dimana pada bagian tengah power divider dibuat jarak yang sama (segitiga sama kaki) antar ujung dinding via seperti pada garis merah yang ditunjukkan dalam Gambar 4.25.



Gambar 4.25 Perubahan desain power divider HMSIW.



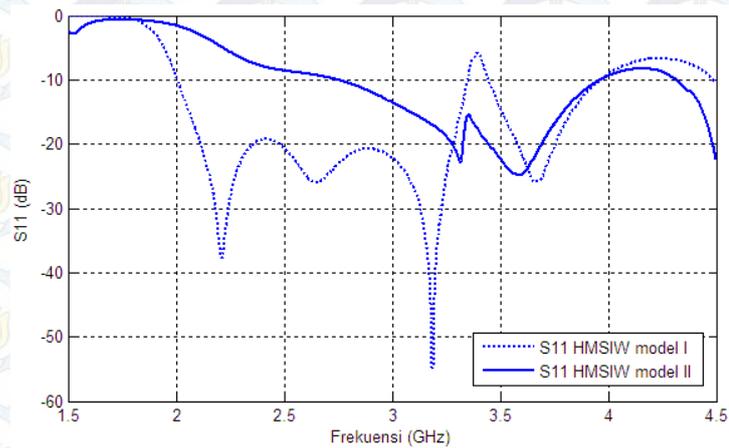
(a)



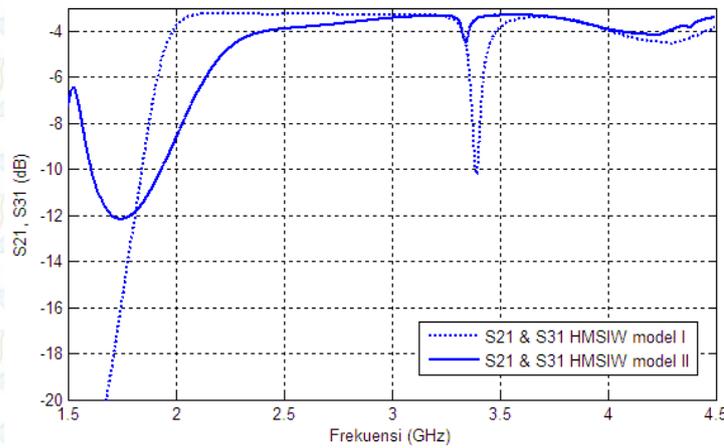
(b)

Gambar 4.26 Hasil optimasi power divider HMSIW (a) return loss (b) S_{21} & S_{31} .

Hasil simulasi desain Gambar 4.25 ditampilkan pada Gambar 4.27. Pada Gambar 4.27(a) perubahan desain menunjukkan perbaikan di sisi insertion loss (S_{21} dan S_{31}) dimana redaman tinggi pada frekuensi sekitar 3.4 GHz dapat berkurang hingga 6 dB namun disisi lain, penerapan desain tersebut meimbulkan pergeseran frekuensi cut-off rendah menjadi 2.7 GHz dan mengakibatkan penyempitan bandwidth -10 dB pada return loss (Gambar 4.27(b))



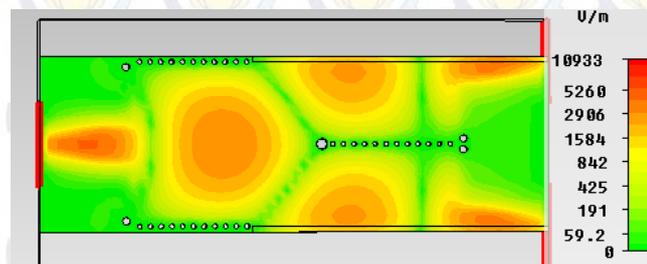
(a)



(b)

Gambar 4.27 Perubahan desain power divider HMSIW (a) return loss (b) S_{21} & S_{31} .

Medan E pada power divider HMSIW dapat dilihat pada Gambar 4.28. Pada gambar tersebut dapat dilihat perbedaan distribusi medan E HMSIW dengan struktur power divider sebelum dilakukan pemotongan struktur. Terlihat pada gambar, dimana pemotongan setengah bagian SIW tetap dapat mempertahankan setengah dari distribusi medan E didalam struktur tersebut.



Gambar 4.28 Medan E pada struktur power divider HMSIW

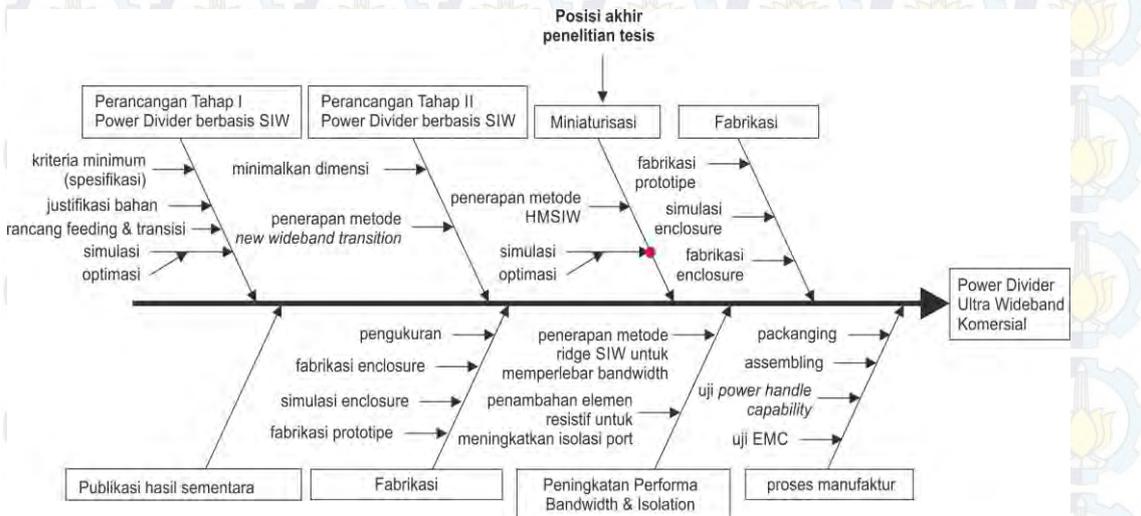
4.8 Roadmap Perancangan dan Hasil

Proses penelitian dirangkum pada sub-bab ini yang menunjukkan proses tahapan perancangan serta hasil yang didapatkan dari setiap tahapan perancangan. Rangkuman tahapan dan hasil perancangan dirangkum dalam Tabel 4.5.

Tabel 4.5 Rangkuman tahapan perancangan dan hasilnya

No	Tahapan Perancangan	Hasil yang dicapai
1	Perancangan tahap I power divider berbasis SIW pada frekuensi 2-4 GHz	- desain power divider pada rentang S-Band (2-4 GHz) - publikasi hasil penelitian sementara
2	Perancangan tahap II : Penerapan metode <i>new wideband transition</i> pada power divider berbasis SIW 2-4 GHz	- perbaikan nilai return loss, insertion loss, dan ripple pass band
3	Fabrikasi hasil perancangan tahap II	- prototipe power divider ultra wideband
4	Penerapan HMSIW power divider pada frekuensi 2-4 GHz	- miniaturisasi struktur menjadi 51.7 % dari struktur awal

Posisi akhir penelitian dalam satu *roadmap* serta rekomendasi hal-hal yang perlu dilakukan untuk penelitian selanjutnya juga digambarkan dalam bentuk fishbone diagram pada Gambar 4.27.



Gambar 4.29 Fishbone diagram penelitian

BAB 5 PENUTUP

Power divider berbasis SIW telah selesai dirancang untuk memenuhi parameter-parameter yang ditentukan untuk memenuhi spesifikasi yang mengacu pada radar penetrasi. Dari penelitian yang dilakukan telah dihasilkan beberapa kesimpulan yang dapat diambil dari pembahasan bab-bab sebelumnya. Kekurangan yang didapat dari hasil akhir perancangan dirangkum dalam bab ini untuk dapat dikembangkan pada penelitian selanjutnya.

5.1 Kesimpulan

1. Pada penelitian ini telah dihasilkan satu prosedur perancangan power divider dengan tahapan perancangan struktur SIW, perancangan feeding, perancangan transisi, hingga dihasilkan konfigurasi 3 port power divider pada rentang frekuensi UWB untuk aplikasi radar penetrasi (2-4 GHz) serta hal-hal yang penting untuk dipertimbangkan dalam merancang pada rentang tersebut meliputi frekuensi kerja, scattering parameter dan justifikasi bahan dielektrik.
2. Power divider SIW yang dirancang dengan menggunakan substrat berpermitivitas tinggi dapat meminimalkan dimensi dari struktur power divider hingga menghasilkan dimensi akhir 63.8 x 95 mm.
3. Metode HMSIW dapat digunakan untuk miniaturisasi struktur power divider hingga 51.7%
4. Penerapan metode *new wideband transition* yaitu penambahan via pada transisi mikrostrip-SIW dapat meningkatkan kinerja power divider ditinjau dari perbaikan nilai return loss (S_{11}) dan insertion loss (S_{21} dan S_{31}) berturut-turut sebesar 5 dB dan 3 dB serta perbaikan nilai ripple pada pass-band sebesar 0.36 dB.
5. Power divider secara keseluruhan telah memenuhi kriteria perancangan dengan nilai return loss (S_{11}) dibawah -14.3 dB, nilai insertion loss (S_{21} dan S_{31}) diatas -4.3 dB dan power equality -3.4 ± 0.9 dB.

6. Power divider memiliki rentang frekuensi kerja 2-3.5 GHz dengan bandwidth 1.5 GHz dan fractional bandwidth 54.5 %.
7. Performa isolasi antara kedua output port power divider kurang baik karena hanya berada dibawah -4.9 dB dimana nilai isolasi yang baik yang biasanya menjadi acuan adalah dibawah -10 dB.
8. Implementasi metode HMSIW menimbulkan sedikit pergeseran frekuensi pada return loss dan menghasilkan redaman yang tinggi pada insertion loss di rentang 3.36-3.42 GHz.

Power divider berbasis SIW yang dirancang telah memenuhi parameter-parameter yang mengacu pada radar penetrasi yang beroperasi pada rentang 2- 3.5 GHz sehingga power divider hasil penelitian ini dapat digunakan untuk aplikasi radar penetrasi.

5.2 Saran

1. Power divider berbasis SIW yang dirancang memiliki tingkat isolasi rendah. Penambahan elemen resistif seperti pada prinsip kerja wilkinson power divider dapat dijadikan penelitian lebih lanjut untuk diterapkan pada power divider berbasis SIW ini untuk meningkatkan nilai isolasi.
2. HMSIW power divider yang diterapkan memerlukan penelitian lebih lanjut karena optimasi yang telah dilakukan tidak dapat mengurangi tingginya redaman pada rentang 3.36-3.42 GHz.
3. Struktur multi-layer seperti pada [35] dapat dicoba untuk diterapkan pada desain power divider yang telah dirancang untuk meningkatkan bandwidth power divider berbasis SIW.

DAFTAR PUSTAKA

- [1] M. Z. Win, D. Dardari, A. F. Molisch, W. Wiesbeck, and J. Zhang, "History and applications of UWB," in *Proceedings of the IEEE*, vol. 97, no. 2, pp. 198–204, 2009.
- [2] Y. Yu, J. Yang, T. McKelvey, and B. Stoew, "A Compact UWB Indoor and Through-Wall Radar with Precise Ranging and Tracking," *Hindawi Publishing Corporation, International Journal of Antennas and Propagation*, vol. 2012.
- [3] L. Li, A. E. Tan, K. Jhamb, and K. Rambabu, "Buried Object Characterization Using Ultra-Wideband Ground Penetrating Radar," *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 8, pp. 2654-2664, 2012.
- [4] S. Jiang, M. J. Skibniewski, Y. Yuan, and C. Sun, "Ultra-Wide Band Technology Applications in Construction : A Review," *International Journal of Organization, Technology and Management in Construction* 2(2), pp. 207-213, 2010.
- [5] A. S. Venkatachalam, X. Xu, D. Huston, and T. Xia, "Development of a New High Speed Dual-Channel Impulse Ground Penetrating Radar," *IEEE Journal of Selected Topics in Applied Earth Observations and Remote Sensing*, vol. 7, no. 3, pp. 753-760, 2014.
- [6] M. E. Nelms, "Development and Evaluation of A Multistatic Ultrawideband Random Noise Radar," Master's Thesis, Department of Electrical and Computer Engineering, Air Force Institute of Technology, Air University, 2010.
- [7] R. Rajaraman, "Design of a Wideband Vivaldi Antenna Array for The Snow Radar," Master's thesis, Department of Electrical Engineering and Computer Science, University of Kansas, 2004.
- [8] C. H. Liao and D. C. Chang, "A Large Aperture UWB Antenna Array for Real Beam Radar Imaging," *Hindawi Publishing Corporation, International Journal of Antennas and Propagation*, vol. 2012.

- [9] X. P. Chen and K. Wu, "Substrate Integrated Waveguide Filter," *IEEE microwave magazine*, July 2014.
- [10] Yang, Y., C. Zhang, S. Lin, and A. Fathy, "Development of an Ultra Wideband Vivaldi Antenna Array," *IEEE Antennas and Propagation Society International Symposium*, vol. 1a, pp. 606-609, 2005.
- [11] S. Germain, D. Deslandes, and K. Wu, "Development of Substrate Integrated Waveguide Power Dividers," *IEEE Canadian Conference on Electrical and Computer Engineering (CCECE)*, vol. 3, pp. 1921-1924, 2003.
- [12] B. Liu, W. Hong, L. Tian, H. B. Zhu, W. Jiang, and K. Wu, "Half Mode Substrate Integrated Waveguide (HMSIW) Multi-way Power Divider," in *Proceedings of Asia-Pacific Microwave Conference (APMC)*, pp. 917-920, 2006.
- [13] H. Y. Jin, G. J. Wen, and Y. B. Jin "A Novel Spatial Power Combiner Based on SIW and HMSIW," *IEEE MTT-S International Microwave Workshop Series (IMWS) on Art of Miniaturizing RF and Microwave Passive Components*, pp 233-236, 2008.
- [14] X. Zou, C. M. Tong, and D. W. Yu, "Y-junction power divider based on substrate integrated waveguide," *Electronics Letters*, vol. 47, no. 25, pp. 1375-1376, 2011.
- [15] S.Y. Chen, D.S. Zhang, and Y.T. Yu, "Wideband SIW Power Divider with Improved Out-of-band Rejection," *Electronic Letters*, vol. 49, no. 15, pp. 943 – 944, 2013.
- [16] R. Kazemi and A. E. Fathy, "Design of Single-Ridge SIW Power Dividers with Over 75% Bandwidth," *IEEE MTT-S International Microwave Symposium (IMS)*, 2014.
- [17] A. L. Marenco and R. Rice, "On Ultra Wideband (UWB) Technology and Its Applications to Radar and Communications," Georgia Tech Research Institute, Georgia Institute of Technology, October, 2009.
- [18] Gary Breed, "A Summary of FCC Rules for Ultra Wideband Communications," *High Frequency Electronics*, 2005.
- [19] D. M. Pozar, *Microwave Engineering*, 4ed, Hoboken, NJ : Willey, 2011.

- [20] Ming Li, "Compact Planar Ultra-Wideband Antennas for Ground Penetrating Radar," PhD dissertation, Department of Electrical and Computer Engineering, Northeastern University, Boston, Massachusetts, 2013.
- [21] M. Stasiowski and D. Schaubert, "Broadband Array Antenna," in *Proceedings of the Antenna Applications Symposium*, pp. 42–59, 2008.
- [22] Y. Yang, Y. Wang, and A. E. Fathy, "Design of Compact Vivaldi Antenna Arrays for UWB See Through Wall Applications," *Progress In Electromagnetics Research (PIER)*, vol. 82, pp. 401–418, 2008.
- [23] G. Barrie, "UWB Impulse Radar Characterization and Processing Techniques," Technical Report, Defence R&D Canada, Ottawa, 2004
- [24] C. Nguyen and J. Han, *Time-Domain Ultra-Wideband Radar, Sensor and Components : Theory Analysis and Design*, Springer : New York, 2014.
- [25] M. Bozzi, L. Perregrini, K. Wu, and P. Arcioni, "Current and Future Research Trends in Substrate Integrated Waveguide Technology," *Radio Engineering*, vol. 18, no. 2, 2009.
- [26] D. Deslandes and K. Wu, "Single-substrate Integration Technique of Planar Circuits and Waveguide Filters," *IEEE Transactions on Microwave Theory and Techniques*, vol. 51, no. 2, pp.593 -596, 2003.
- [27] J. E. R. Sanchez and V. G. Ayala, "A General EM-Based Design Procedure for Single-Layer Substrate Integrated Waveguide Interconnects with Microstrip Transitions," *IEEE MTT-S International Microwave Symposium Digest*, pp. 983 – 986, 2008.
- [28] F. Xu and K. Wu, "Guided-Wave and Leakage Characteristics of Substrate Integrated Waveguide," *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, no.1, pp. 66-73, Jan. 2005.
- [29] R. Ludwig, and P. Bretchko, *RF Circuit Design Theory and Application*, Prentice Hall, 2000.
- [30] R. N. Simons, *Coplanar Waveguide Circuits, Components, and Systems*, New York : Willey, 2001.
- [31] S. Kurudere, "Design of Substrate Integrated Waveguide Based Bandpass Filters and Power Dividers," Master's Thesis, Department of Electrical and Electronics Engineering, Bilkent University, 2013.

- [32] Z. He, J. Cai, Z. Shao, X. Li, and Y. Huang, "A Novel Power Divider Integrated with SIW and DGS Technology," *Progress In Electromagnetics Research (PIER)*, vol. 139, pp. 289-301, 2013.
- [33] K. Kim, J. Byun, and H. Y. Le, "Substrate Integrated Waveguide Wilkinson Power Divider with Improved Isolation Performance," *Progress In Electromagnetics Research (PIER) Letters*, vol. 19, pp. 41-48, 2010.
- [34] S. Lin, S. Yang, and A. E. Fathy, "Development of A Novel UWB Vivaldi Antenna Array using SIW Technology," *Progress In Electromagnetics Research (PIER)*, vol. 90, pp. 369-384, 2009
- [35] R. Kazemi and A. E. Fathy, "Design of a Wideband Eight-Way Single Ridge Substrate Integrated Waveguide Power Divider," *IET Microwave, Antennas & Propagation*, vol. 9, no. 7, , pp. 648-656, 2015.
- [36] Z. Kordiboroujeni and J. Bornemann, "New Wideband Transition From Microstrip Line to Substrate Integrated Waveguide," *IEEE Transactions on Microwave Theory and Techniques*, vol. 62, no. 12, pp. 2983-2989, 2014.
- [37] A. P. Wirawan, P. H. Mukti and E. Setijadi, "Design of Substrate Integrated Waveguide Based Power Divider for S-Band Applications," *International Conference on Radar, Antenna, Microwave, Electronics and Telecommunications (ICRAMET)*, 2015.

LAMPIRAN

Lampiran 1. Paper Publikasi Penelitian

Design of Substrate Integrated Waveguide Based Power Divider for S-Band Applications

Adi Pandu Wirawan¹, Prasetyono Hari Mukti² and Eko Setijadi³

Laboratory of Antenna and Propagation
Department of Electrical Engineering
Institut Teknologi Sepuluh Nopember

Jalan Arief Rahman Hakim, Surabaya 60111, Indonesia

¹adi10@mhs.ee.its.ac.id, ²prasetyono@elect-eng.its.ac.id, ³ekoset@ee.its.ac.id

Abstract—In this paper, a SIW based power divider for S-band applications is proposed. The proposed power divider is designed using Y-junction configuration on Rogers RO4360 substrate with dielectric constant of 6.15 and substrate thickness of 1.52 mm. The high dielectric constant substrate is selected for the sake of minimizing the dimension of power divider. The proposed power divider is numerically analyzed in terms of return loss and output power equality. Besides that, various characteristic of power divider is also investigated as an effect of different via diameter of SIW and different types of transition structure. Based on the numerical analysis, the proposed SIW based power divider demonstrates a good performance over the frequency range of 2-3.6 GHz with return loss less than -15 dB in the 2-2.4 and 2.7-3.6 GHz band. The output power equality achieves 3.4 ± 0.2 dB approximately.

Keywords—power divider; S-band; SIW; transition; via

I. INTRODUCTION

Recently, due to the needs of high data rate transmission and high resolution of imaging, numerous telecommunication and radar systems such as satellite communication, wireless networking, weather radar and surface ship radar are applied in the frequency spectrum of S-Band. In S-band radar systems, power divider can be used for multi-channel power dividing, combining, or coupling [1], besides the use of power divider for antenna array feeding. In order to achieve compact dimension of power divider, integration between power divider and antenna on the single substrate is also implemented in the radar front-end. In [2], Yang proposed a microstrip Wilkinson power divider with 16-way port which is integrated into a single substrate to feed the Vivaldi antennas sub-array for UWB see-through-wall imaging. However, the use of microstrip structure for power dividers are relatively lossy compared to the conventional waveguides.

On the other side, conventional waveguide components typically have low-loss characteristic compared to microstrip line technology [3]. However, expensive cost and bulky shape of conventional waveguides make it difficult to be integrated with other microwave components if they are implemented into the microwave systems.

Recent technology called substrate integrated waveguide (SIW) is very promising to be developed because of its

compact, low-cost, planar structure as well as low loss characteristic compared to the microstrip. Since the development of basic T-Junction and Y-Junction power divider based on SIW [4], numerous configurations of SIW power divider were proposed for a low loss antenna feeding network [5,6]. Moreover, many methods of SIW based power divider had also been developed to improve its performances [7-10]. The proposed power dividers in [4-10] are still not operating in S-band spectrum frequency.

Designing a SIW based power divider in lower operating frequency band becomes a great challenge since decreasing the cut-off frequency of SIW will impact to the large dimensions of SIW structure. In this paper, SIW based power divider for S-Band application is proposed on a high dielectric constant substrate. The selection of high dielectric constant substrate is conducted to suppress the increasing size due to decreasing the cut-off frequency.

The rest contents of this paper are organized as follow. Design procedure for S-band SIW including the investigation of the diameter of via structure and SIW transition are explained in section II. The proposed power divider and its numerical result are described in section III. This paper ends with the conclusions in section IV.

II. SIW DESIGN

A. SIW Equations

The fundamental structures and its parameters of an SIW are shown in Fig. 1. The SIW use a substrate to emulate waveguide which has a substrate width, W_s , diameter of via d and center to center distance between the rows of vias W_{siw} as depicted in Fig.1. The distance between vias set to $2d$. The structure consist of feed line and transition between transmission line to SIW.

In the TE_{mn} mode, the dimensions of rectangular waveguide are calculated based on the desired lowest cut-off frequency f_c , as follow [11]

$$f_{cmn} = \frac{c}{2\pi\sqrt{\epsilon_r}} \sqrt{\left(\frac{m}{a}\right)^2 + \left(\frac{n}{b}\right)^2} \quad (1)$$

where a and b are respectively the effective width and thickness of an SIW based on conventional rectangular waveguide equation.

Since the SIW has very small thickness, only TE_{m0} modes can be preserved. To obtain the dimension of SIW in dominant mode (TE_{10}), equation (2) is derived from (1) [12]

$$a = \frac{c}{2f_{c10}\sqrt{\epsilon_r}} \quad (2)$$

where c and ϵ_r are light velocity in free-space and substrate dielectric constant, respectively. From (2), the physical width of the SIW can be calculated using [12]

$$W_{siw} = 0.5 \left[a + \sqrt{(a + 0.54d)^2 - 0.4d^2} \right] + 0.27d \quad (3)$$

B. SIW Dimensions and Numerical Result

Design of SIW at low frequency band, especially for power divider must consider substrate permittivity. In high frequency cut-off, dielectric constant does not affect too much to the dimensions. However, in lower cut-off frequency, selection of substrate material will affect the SIW dimensions as demonstrated in Fig. 2. The SIW dimension is calculated using equation (2) and (3) for different material substrates that are Rogers RO4360, FR-4 and RT/duroid 5880 with dielectric constant of 6.15, 4.3 and 2.2, respectively.

From Fig. 2, It can be affirmed that by using Rogers RO4360 which has the highest dielectric constant, the SIW dimensions substrate can be minimized. Furthermore, this material substrate is selected for further design of SIW. By choosing this material, the S-band frequency spectrum over 2-4 GHz is obtained. This designed SIW occupy the substrate dimensions of 35 x 60 mm with 1 mm of vias diameter and 30.8 mm of SIW width.

The given dimensions are implemented to the SIW structure without any transition. Initial simulation shows that the SIW structure provides good results for both return loss and insertion loss at the desired cut-off frequency as shown in Fig. 3. Insertion loss better than -3 dB and return loss better than -20 dB are obtained over 2-6 GHz of frequency band.

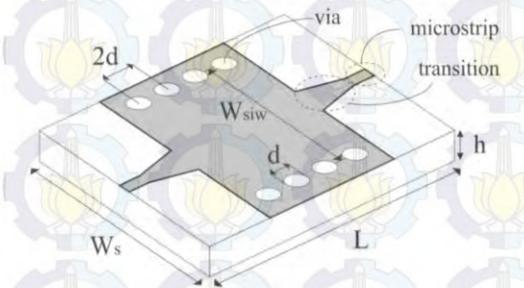


Fig. 1. Fundamental parameters of SIW.

From Fig. 3, the numerical result shows that the next higher order mode occurs to the frequency band above 4 GHz which identified as TE_{20} mode. Bandwidth of SIW is defined as the difference between the cut-off at the dominant mode (TE_{10}) and the next higher order mode. In this case, from the -3 dB insertion loss, the first order mode (TE_{10}) cut-off is at 2 GHz and the next higher order mode (TE_{20}) cut-off is at 4 GHz so the single mode bandwidth of SIW is 2 GHz.

C. Effect of Via Diameters and Distance Between Vias

If the separation between vias is too large, radiation losses occur due to leakage of electromagnetic field in the SIW [12]. The radiation losses are investigated by varying the diameter of vias d in 0.5, 1.5, 2.5, and 3.5 mm. It is confirmed from the numerical analysis that the larger separation between vias make the losses become higher. The numerical results of vias variation are shown in Fig. 4 and Fig. 5. By evaluating both of insertion loss and return loss in the lower cut-off frequency, the best performance obtained when the vias has diameter d equal to 0.5 mm and separation between vias $2d$ equal to 1 mm.

Using a smaller via diameter provides a better return loss and insertion loss performance. However, determining a value of via diameter must consider the technical specifications for fabrication process. In order to ensure the accuracy of fabrication, the via diameter of 1 mm is chosen for this SIW design.

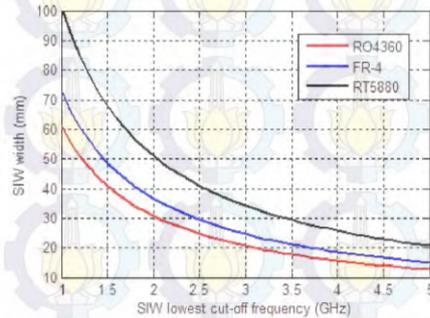


Fig. 2. Effect of lowest-cut-off frequency to the width of SIW with different substrate dielectric constants.

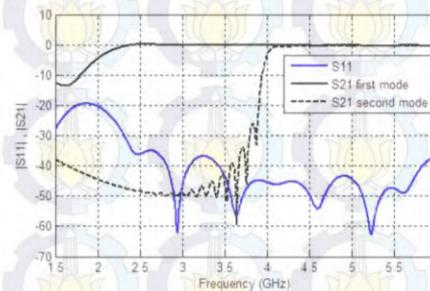


Fig. 3. Return loss (S_{11}) and insertion loss (S_{21}) of SIW.

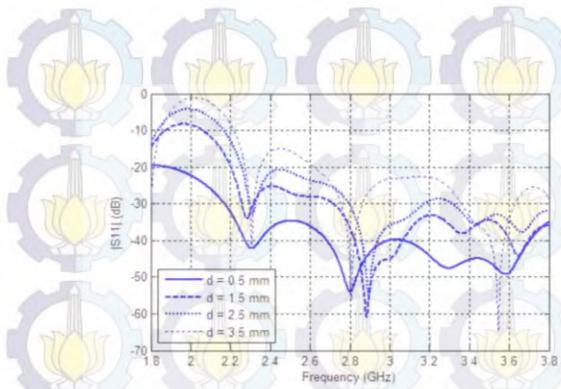


Fig. 4. Effect of via diameters and separation between vias to the return loss.

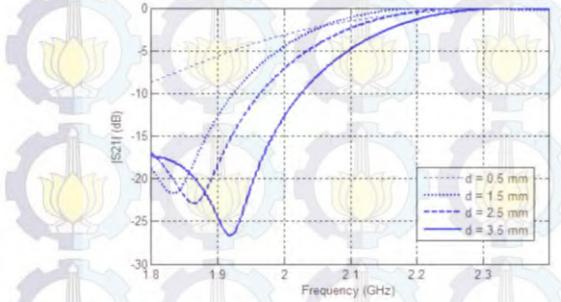


Fig. 5. Effect of via diameters and separation between vias to the insertion loss.

D. Design of Transmission Line to SIW Transitions

In the implementation of SIW, transmission line feed is usually used for SIW excitation. From Fig. 1, a transition of transmission line is needed to connect microstrip feed to the SIW. A microstrip feed is designed to match with 50Ω of transmission line impedance. The transition between transmission line and SIW is important to be matched due to its miss-matched condition between them.

There exist two common transitions which are used in SIW, that are microstrip and grounded coplanar waveguide (GCPW) transitions. In this paper, the effect of transition structure in SIW is also numerically characterized in order to obtain the best performance of SIW. The length of transition is chosen by calculating the quarter-wavelength of the center frequency for the initial value and optimized using simulation software to obtain a good result.

Two types of designed transmission line-to-SIW transitions and its dimensions are shown in Fig. 6 and Table I. The results of proposed SIW which connected to the microstrip and GCPW transitions can be seen in Fig. 7.

From Fig. 7, the designed GCPW to SIW transition shows a good result with insertion loss better than -2.05 dB and return loss better than -10 dB over $2-4$ GHz. Beside that, the designed microstrip to SIW transition also shows a better result of insertion loss below -0.5 dB and it has return loss better than -10 dB over $2-4$ GHz. The designed SIW shows good

performances in S-band frequency spectrum for both of microstrip to SIW and GCPW to SIW transitions. However, In order to obtain a better power divider performance, microstrip to SIW transition is used for SIW based power divider design because of its better insertion loss compared to another.

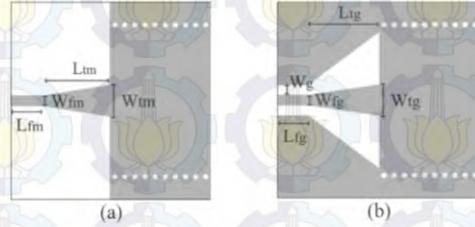


Fig. 6. (a) Microstrip to SIW transition. (b) Grounded coplanar waveguide (GCPW) to SIW transition.

TABLE I. PARAMETERS OF THE SIW TRANSITIONS

Parameter	Value
L_{fm}	6.5 mm
L_{tm}	13 mm
W_{fm}	2.24 mm
W_{tm}	6.5 mm
L_{fg}	6 mm
L_{tg}	14 mm
W_{fg}	0.7 mm
W_{tg}	2.18 mm
W_g	2 mm

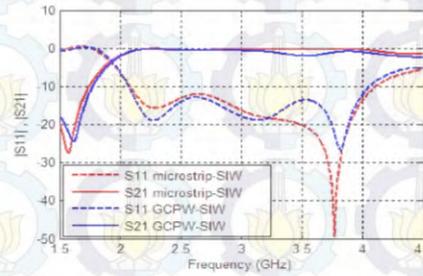


Fig. 7. Return loss (S_{11}) and insertion loss (S_{21}) of SIW using microstrip to SIW transition.

III. SIW-BASED POWER DIVIDER DESIGN

SIW based power divider is designed using previous study and evaluation of SIW structure which is intended to operate at S-band frequency spectrum. SIW based power divider are developed by using Y-junction configuration. Geometry of the proposed power divider is shown in Fig. 8. The overall dimensions are 70.8×99 mm. Input port (port 1) is excited to deliver power into two output ports (port 2 and port 3). The two output ports are separate by a row of vias which has length of 23.5 mm.

Proposed SIW based power divider demonstrated a good performance in $2-3.6$ GHz with return loss below -10 dB as

depicted in Fig. 9. Return loss less than -15 dB is also achieved in the desired band except in 2.4-2.7 GHz band. The output power equality of 3.4 ± 0.2 dB is also obtained, but still need to be improved in the 2.4-2.7 GHz for the future work. Phase response also can be seen from Fig. 10 which show uniform response in each output port.

Many methods can be implemented to the proposed SIW power divider to improve the performances in S-band such as using via in microstrip transition to improve its return loss [13] or using multi-layer structure to enhance its bandwidth [8]. The size also can be reduced by using HMSIW method [9,10]. The proposed power divider characteristics will be enriched using the referred method, fabricated and reported soon.

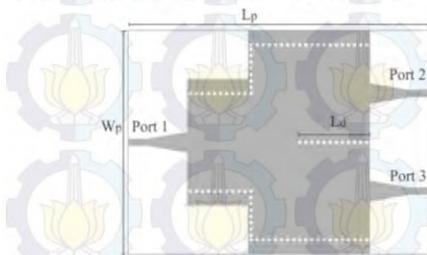


Fig. 8. Geometry of the proposed Y-junction SIW power divider.

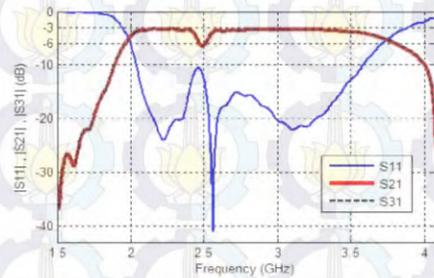


Fig. 9. S-parameters of proposed Y-junction SIW power divider.

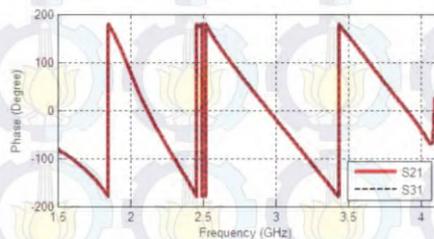


Fig. 10. Phase response of proposed Y-junction SIW power divider.

IV. CONCLUSION

Power divider based on SIW is designed for S-band application. The planar design provides easy integration with other microwave components.

The proposed SIW power divider is designed using a high dielectric constant substrate to minimize the dimensions of power divider. The overall dimensions are 70.8 x 99 mm.

In order to obtain good performance, microstrip to SIW transition is used for SIW based power divider. The power divider achieves a good performance in 2-3.6 GHz with return loss less than -15 dB in the 2-2.4 and 2.7-3.6 GHz band and output power equality of 3.4 ± 0.2 dB approximately, and still need to be improved in the 2.4-2.7 GHz for the future work.

REFERENCES

- [1] N. J. Kinzie, "Ultra-Wideband Pulse Doppler Radar for Short-Range Targets," Doctoral Thesis, Department of Electrical, Computer, and Energy Engineering, University of Colorado, 2011.
- [2] Y. Yang, Y. Wang, and A. E. Fathy, "Design of Compact Vivaldi Antenna Arrays for UWB See Through Wall Applications," *Progress In Electromagnetics Research (PIER)*, vol. 82, pp. 401-418, 2008.
- [3] X. P. Chen and K. Wu, "Substrate Integrated Waveguide Filter," *IEEE microwave magazine*, July 2014.
- [4] S. Germain, D. Deslandes, and K. Wu, "Development of Substrate Integrated Waveguide Power Dividers," *IEEE Canadian Conference on Electrical and Computer Engineering (CCECE)*, vol. 3, pp. 1921-1924, 2003.
- [5] Y. Yang, C. Zhang, S. Lin, and A. Fathy, "Development of an Ultra Wideband Vivaldi Antenna Array," *IEEE Antennas and Propagation Society International Symposium*, vol. 1a, pp. 606-609, 2005.
- [6] S. Lin, S. Yang, and A. E. Fathy, "Development of A Novel UWB Vivaldi Antenna Array using SIW Technology," *Progress In Electromagnetics Research (PIER)*, vol. 90, pp. 369-384, 2009.
- [7] Z. He, J. Cai, Z. Shao, X. Li, and Y. Huang, "A Novel Power Divider Integrated with SIW and DGS Technology," *Progress In Electromagnetics Research (PIER)*, vol. 139, pp. 289-301, 2013.
- [8] R. Kazemi and A. E. Fathy, "Design of Single-Ridge SIW Power Dividers with Over 75% Bandwidth," *IEEE MTT-S International Microwave Symposium (IMS)*, 2014.
- [9] B. Liu, W. Hong, L. Tian, H. B. Zhu, W. Jiang, and K. Wu, "Half Mode Substrate Integrated Waveguide (HMSIW) Multi-way Power Divider," in *Proceedings of Asia-Pacific Microwave Conference (APMC)*, pp. 917-920, 2006.
- [10] H. Y. Jin, G. J. Wen, and Y. B. Jin, "A Novel Spatial Power Combiner Based on SIW and HMSIW," *IEEE MTT-S International Microwave Workshop Series (IMWS) on Art of Miniaturizing RF and Microwave Passive Components*, pp. 233-236, 2008.
- [11] D. M. Pozar, *Microwave Engineering*, 4ed, Hoboken, NJ: Wiley, 2011.
- [12] J. E. R. Sanchez and V. G. Ayala, "A General EM-Based Design Procedure for Single-Layer Substrate Integrated Waveguide Interconnects with Microstrip Transitions," *IEEE MTT-S International Microwave Symposium Digest*, pp. 983-986, 2008.
- [13] Z. Kordiboroujeni and J. Bornemann, "New Wideband Transition From Microstrip Line to Substrate Integrated Waveguide," *IEEE Transactions on Microwave Theory and Techniques*, vol. 62, no. 12, pp. 2983-2989, 2014.

Lampiran 2. Listing Program Kalkulasi Saluran Transmisi dan Substrat

a) Listing Kalkulasi Saluran Mikrostrip

```

co = 3e8; % cepat rambat cahaya
f = 3e9; % frekuensi tengah
er = 6.15; % permitivitas bahan
h = 1.524; % tebal substrat (mm)
Zf = 376.8; % impedansi udara
% 50 OHM FEED LINE -----
%for W/h <= 2
Z0 = 50;
A = (2*pi*(Z0/Zf)*(sqrt((er+1)/2)))+((er-1)/(er+1)*(0.23+(0.11/er)));
Whratio1 = (8*exp(A))/(exp(2*A)-2);
erff1 = ((er+1)/2)+((er-1)/2)*((1+(12*(1/Whratio1)))^(-0.5));
Z0check1 = Zf/(sqrt(erff1)*(1.393+(Whratio1)+((2/3)*log((Whratio1)+1.444))));
Wf1 = Whratio1*h % mm
%for W/h >= 2
B = (Zf*pi)/(2*Z0*sqrt(er));
Whratio2 = (2/pi)*(B-1-log(2*B-1)+((er-1)/(2*er))*(log(B-1)+0.39-(0.61/er)));
erff2 = ((er+1)/2)+((er-1)/2)*((1+(12*(1/Whratio2)))^(-0.5));
Z0check2 = Zf/(sqrt(erff2)*(1.393+(Whratio2)+((2/3)*log((Whratio2)+1.444))));
Wf2 = Whratio2*h % mm
% lamda/4 -----
Vp = co/sqrt(erff1);
lamda = (Vp/f);
Lt = (lamda/4)*1000 % mm;

```

b) Listing Kalkulasi Saluran GCPW

```

for Wfg = 1:0.01:3 % iterasi dimensi strip
er = 6.15; % permitivitas bahan
h = 1.524; % tebal substrat (mm)
a = Wfg/2; % variabel yang diiterasi (lebar strip)
b = (Wfg+4)/2; % lebar gap
k = a/b;
k3 = (tanh((pi*a)/(2*h)))/(tanh((pi*b)/(2*h)));
ka = sqrt(1-(k^2));
ka3 = sqrt(1-(k3^2));
% integral eliptik lengkap jenis pertama -----
Kk = ellipke(k^2);
Kk3 = ellipke(k3^2);
Kka = ellipke(ka^2);
Kka3 = ellipke(ka3^2);
% impedansi saluran transmisi -----
eff = (1+(er*((Kka*Kk3)/(Kk*Kka3)))/(1+((Kka*Kk3)/(Kk*Kka3))));
Wfg
Zo = ((60*pi)/sqrt(eff))*(1/((Kk/Kka)+(Kk3/Kka3)));
% lamda/4 -----
Vp = 3e8/sqrt(eff);
lamda = (Vp/f);
Lt = (lamda/4)*1000 % mm;

```

End

c) Listing Grafik Frekuensi Cut-off vs Dimensi SIW (Gambar 3.2)

```

fcutoff = [1e9:1e7:15e9]; % frekuensi cutoff low
d = 1; % diameter via
for er = [2.2,4.3,6.15]; % permitivitas bahan 3 jenis substrat
a = (c./(2.*fcut.*sqrt(er)).*1000;
Wsiw = 0.5.*(a+sqrt((a+(0.54.*d).^2)-((0.4.*d).^2)))+0.27.*d;
hold on; grid on;
plot((fcut./1e9),Wsiw)
end

```

Lampiran 3. Dokumentasi Pengukuran



Lampiran 4. Datasheet Bahan Dielektrik

Typical Values				RO4360 High Frequency Laminates	
Property	Typical Value [1]	Direction	Units	Condition	Test Method
Dielectric Constant, ϵ_r (Process Specification)	6.15 ± 0.15	Z		10 GHz/23°C	IPC-TM-650 2.5.5.5 Clamped Stripline
				2.5 GHz/23°C	
Dielectric Constant, ϵ_r (Recommend for use in circuit design)	6.15	Z		FSR/23°C	IPC-TM-650 2.5.5.6 Full Sheet Resonance
Dissipation Factor	0.0038	Z		10 GHz/23°C	IPC-TM-650, 2.5.5.5
	0.003			2 GHz/23°C	
Thermal Conductivity	0.8		W/m/K		IPC-TM-650 2.5.2.1
Volume Resistivity	1.30E+12		MΩ•cm	COND A	IPC-TM-650, 2.5.17.1
Surface Resistivity	3.11E+11		MΩ	COND A	IPC-TM-650, 2.5.17.1
Electrical Strength	23.8 (605)	Z	KV/mm (V/mil)		IPC-TM-650, 2.5.6.2
Tensile Modulus	10000 (1500)		MPa (kpsi)	RT	ASTM D638
Tensile Strength	97 (14)		MPa (kpsi)	RT	ASTM D638
Flexural Strength	190 (28)		MPa (kpsi)		IPC-TM-650, 2.4.4
Dimensional Stability	0.0	X	mm/m (mils/inch)		IPC-TM-650, 2.4.39A
	0.1	Y			
Lead-Free Process Compatible	Yes				
Coefficient of Thermal Expansion	16.6	X	ppm/°C		IPC-TM-650, 2.1.41
	14.6	Y			
	30	Z			
Tg	>280		°C TMA		ASTM D3850
Td	>350		°C TGA		ASTM D3850
T288	>30	Z	min	30 min / 125°C Prebake	IPC-TM-650 2.4.24.1
Moisture Absorption	0.13		%		IPC-TM-650 2.6.2.1 ASTM D570
Thermal Coefficient of ϵ_r	-120	Z	ppm/°C	-50°C to 150°C	IPC-TM-650, 2.5.5.5
Density	2.16		gm/cm ³		ASTM D792
Copper Peel Strength	5.2		pli (N/mm)		IPC-TM-650 2.4.8
Flammability	94V-0				UL94 File QMTS2.E102763

[1] Typical values are a representation of an average value for the population of the property. For specification values contact Rogers Corporation.

[2] Clamped stripline method can potentially lower the actual dielectric constant due to presence of airgap. Dielectric constant in practice may be higher than the value listed.

Prolonged exposure in an oxidative environment may cause changes to the dielectric properties of hydrocarbon based materials. The rate of change increases at higher temperatures and is highly dependent on the circuit design. Although Rogers' high frequency materials have been used successfully in innumerable applications and reports of oxidation resulting in performance problems are extremely rare, Rogers recommends that the customer evaluate each material and design combination to determine fitness for use over the entire life of the end product.

Standard Thickness	Standard Panel Size:	Standard Copper Cladding
0.008" (0.203mm), 0.012" (0.305mm)	12" X 18" (305 X 457 mm)	1/2 oz. (18µm), 1 oz. (35µm) and
0.016" (0.406mm), 0.020" (0.508mm)	24" X 18" (610 X 457 mm)	2 oz. (70µm) electrodeposited copper foil
0.032" (0.813mm), 0.060" (1.524mm)	48" X 36" (1.224 m X 915 mm)	

The information in this data sheet is intended to assist you in designing with Rogers' circuit material laminates. It is not intended to and does not create any warranties express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this data sheet will be achieved by a user for a particular purpose. The user should determine the suitability of Rogers' circuit material laminates for each application.

These commodities, technology and software are exported from the United States in accordance with the Export Administration regulations. Diversion contrary to U.S. law prohibited.

The world runs better with Rogers, and the Rogers' logo are licensed trademarks of Rogers Corporation. RO4400, RO4000 and RO4360 are licensed trademarks of Rogers Corporation.

© 2009, 2010 Rogers Corporation, Printed in U.S.A. All rights reserved.
Revised 10/28/2010 0925-1010 Publication #92-143

Lampiran 5. Lembar Pengesahan Proposal

**LEMBAR PENGESAHAN
PROPOSAL TESIS**

Judul : Perancangan Power Divider *Ultra Wideband* (UWB) Berbasis
Substrate Integrated Waveguide (SIW) untuk aplikasi Radar Penetrasi

Oleh : Adi Pandu Wirawan

NRP : 2214203011

Telah diseminarkan pada :

Hari : Senin

Tanggal : 22 Juni 2015

Tempat : C104

Mengetahui / menyetujui :

Dosen Penguji :

Dosen Pembimbing :

1. Prof. Ir. Gamantyo H., M.Eng., Ph.D
NIP: 197011111993031002

1. Eko Setijadi, S.T., M.T, Ph.D
NIP: 197210012003121002

2. Dr. Ir. Achmad Affandi, DEA
NIP: 196510141990021001

2. Prasetyono Hari M., S.T., M.Sc
NIP: 198409132012121002

3. Dr. Ir. Achmad Mauludiyanto, M.T
NIP: 196109031989031001

4. Dr. Ir. Puji Handayani, M.T
NIP: 196605101992032002

RIWAYAT PENULIS



Adi Pandu Wirawan, lahir di Tanjung Selor, ibukota kabupaten kecil daerah utara Kalimantan Utara pada 11 Januari 1993. Bertempat tinggal di Kota Samarinda dan mengenyam pendidikan dasar di SD Muhammadiyah I, SMPN 2 dan SMAN 1 Samarinda sebelum akhirnya memutuskan untuk melanjutkan pendidikan tinggi di kampus perjuangan, Institut Teknologi Sepuluh Nopember (ITS) Surabaya. Aktivitas non-akademik kampus turut berkontribusi dalam memberikan pengalaman penulis dibidang eksekutif dan legislatif. Selama aktif berkuliah pada tingkat S1 di ITS, penulis juga sempat aktif sebagai Staf Departemen Riset dan Teknologi BEM FTI 2011/2012, Koordinator Komisi Legislatif DPM FTI 2012/2013, dan Kepala Departemen Kewirausahaan Divisi Workshop Himatekro 2012/2013. Pengalaman akademik dan aktivitas laboratorium sebagai asisten laboratorium Jaringan Telekomunikasi B301 dan laboratorium Komunikasi Multimedia B304 juga turut berkontribusi dalam mengembangkan kemampuan penulis selama berada di ITS. Penulis mendapatkan kesempatan melanjutkan pendidikan S2 pada bidang dan institusi yang sama melalui beasiswa fresh-graduate DIKTI pada tahun 2014-2016. Penulis memiliki keahlian dibidang komponen pasif elektromagnetik, *electromagnetic wireless power transfer*, *wireless sensor network* dan *Internet of Things* berbasis arduino/zigbee/ethernet/802.11.

Kontak,

Email : adipandu10@gmail.com

Line : [adipandu10](https://line.me/tv/adipandu10)