



ITS
Institut
Teknologi
Sepuluh Nopember

TUGAS AKHIR - TE 141599

**PENENTUAN LOKASI DAN KAPASITAS *SHUNT*
CAPACITOR BANK OPTIMAL MENGGUNAKAN METODE
NON-DOMINATED SORTING GENETIC ALGORITHM-II
(NSGA-II) PADA JARINGAN DISTRIBUSI RADIAL
BERBASIS *DECISION SUPPORT SYSTEM* (DSS)**

Fatih Ilyas Arrighi
NRP 07111440000174

Dosen Pembimbing
Prof. Ir. H. Ontoseno Penangsang, M.Sc., Ph.D.
Dr. Ir. Ni Ketut Aryani, M.T.

DEPARTEMEN TEKNIK ELEKTRO
Fakultas Teknologi Elektro
Institut Teknologi Sepuluh Nopember
Surabaya 2018



TUGAS AKHIR - TE 141599

**PENENTUAN LOKASI DAN KAPASITAS *SHUNT*
CAPACITOR BANK OPTIMAL MENGGUNAKAN METODE
NON-DOMINATED SORTING GENETIC ALGORITHM-II
(NSGA-II) PADA JARINGAN DISTRIBUSI RADIAL
BERBASIS *DECISION SUPPORT SYSTEM (DSS)***

Fatih Ilyas Arrighi
NRP 0711144000174

Dosen Pembimbing
Prof. Ir. H. Ontoseno Penangsang, M.Sc., Ph.D.
Dr. Ir. Ni Ketut Aryani, M.T.

DEPARTEMEN TEKNIK ELEKTRO
Fakultas Teknologi Elektro
Institut Teknologi Sepuluh Nopember
Surabaya 2018



ITS
Institut
Teknologi
Sepuluh Nopember

FINAL PROJECT - TE 141599

**Determination of Location and Capacity of
Optimal Shunt Capacitor Bank Using Non-
dominated Sorting Genetic Algorithm II (NSGA-II)
Method on Radial Distribution System Based on
Decision Support System (DSS)**

Fatih Ilyas Arrighi
NRP 07111440000174

Supervisors
Prof. Ir. Ontoseno Penangsang, MSc, PhD
Dr. Ir. Ni Ketut Aryani, M.T.

DEPARTEMENT OF ELECTRICAL ENGINEERING
Faculty of Electrical Technology
Institut Teknologi Sepuluh Nopember
Surabaya 2018

PERNYATAAN KEASLIAN TUGAS AKHIR

Dengan ini saya menyatakan bahwa isi sebagian maupun keseluruhan Tugas Akhir saya dengan judul “**Penentuan Lokasi dan Kapasitas *Shunt Capacitor Bank* Optimal Menggunakan Metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) pada Jaringan Distribusi Radial Berbasis *Decision Support System* (DSS)” adalah benar-benar hasil karya intelektual mandiri, diselesaikan tanpa menggunakan bahan-bahan yang tidak diijinkan dan bukan merupakan karya pihak lain yang saya akui sebagai karya sendiri.**

Semua referensi yang dikutip maupun dirujuk telah ditulis secara lengkap pada daftar pustaka. Apabila ternyata pernyataan ini tidak benar, saya bersedia menerima sanksi sesuai peraturan yang berlaku.

Surabaya, Juli 2018

Fatih Ilyas Arrighi
NRP 07111440000174

Halaman ini sengaja dikosongkan

**PENENTUAN LOKASI DAN KAPASITAS SHUNT
CAPACITOR BANK OPTIMAL MENGGUNAKAN
METODE NON-DOMINATED SORTING GENETIC
ALGORITHM-II (NSGA-II) PADA JARINGAN
DISTRIBUSI RADIAL BERBASIS *DECISION
SUPPORT SYSTEM (DSS)***

TUGAS AKHIR

Diajukan Guna Memenuhi Sebagian Persyaratan
Untuk Memperoleh Gelar Sarjana Teknik
Pada
Bidang Studi Teknik Sistem Tenaga
Departemen Teknik Elektro
Institut Teknologi Sepuluh Nopember

Menyetujui :

Dosen Pembimbing I

Dosen Pembimbing II

Prof. Ir. H. Ontoseno Perangsang, M.Sc., Ph.D.
NIP. 194907151974121001

Dr. Ir. Ni Ketut Aryani, M.T.
NIP. 196509011991032002



Halaman ini sengaja dikosongkan

Penentuan Lokasi dan Kapasitas *Shunt Capacitor Bank* Optimal Menggunakan Metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) pada Jaringan Distribusi Radial Berbasis *Decision Support System* (DSS)

Nama Mahasiswa : Fatih Ilyas Arrighi
Dosen Pembimbing I : Prof. Ir. H. Ontoseno Penangsang, M.Sc., Ph.D.
Dosen Pembimbing II : Dr. Ir. Ni Ketut Aryani, M.T.

Abstrak:

Permasalahan pada jaringan distribusi listrik dari hari ke hari semakin rumit, sehingga muncul permasalahan-permasalahan yang dibutuhkan solusi untuk mengatasinya. Terdapat dua permasalahan yang sering muncul, yaitu besarnya rugi-rugi daya dan rendahnya level tegangan. Salah satu solusi yang bisa digunakan adalah dengan memasang *capacitor bank* pada sistem. Namun, pemasangan *capacitor bank* juga harus tepat lokasi dan kapasitasnya agar tidak muncul permasalahan lainnya. Pada penelitian Tugas Akhir ini, digunakan sebuah metode yaitu *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) berbasis *Decision Support System* (DSS) guna mendapatkan lokasi dan kapasitas yang optimal dalam meletakkan *capacitor bank*. Dengan menentukan lokasi dan kapasitas *capacitor bank* nilai rugi-rugi daya berkurang hingga mencapai nilai 150.180334 kW pada pemasangan tiga buah *capacitor bank* pada sistem distribusi radial IEEE 33 bus yang memiliki nilai rugi-rugi daya aktif awal sebesar 202.7 kW. Sedangkan nilai deviasi tegangan berkurang menjadi 2.952549 dari nilai awal sebesar 11.712585 untuk pemasangan *capacitor bank* dengan jumlah yang sama.

Kata Kunci: *Capacitor Bank*, *Decision Support System* (DSS), Jaringan Distribusi Radial, *Non-dominated Sorting Genetic Algorithm II* (NSGA-II)

Halaman ini sengaja dikosongkan

Determination of Location and Capacity of Optimal Shunt Capacitor Bank Using Non-dominated Sorting Genetic Algorithm II (NSGA-II) Method on Radial Distribution System Based on Decision Support System (DSS)

Student Name : Fatih Ilyas Arrighi
Supervisor I : Prof. Ir. H. Ontoseno Penangsang, M.Sc., Ph.D.
Supervisor II : Dr. Ir. Ni Ketut Aryani, M.T.

Abstract:

Nowadays, the problems of electrical distribution system have become more complicated and need solution to solve the problems. There are two problems that often appear, high value of losses and low voltage level. one of the solutions that can be used is by installing capacitor bank in the system. However, the installation of capacitor bank needs precise location and value of capacity, so it will not make another problems. In this final project, Non-dominated Sorting Genetic Algorithm II (NSGA-II) method is used based on Decision Support System (DSS) to find the optimal location and capacity of capacitor bank. By determining the location and capacity of capacitor bank, the losses is decreased to 150.180334 kW when three capacitor banks are installed in IEEE 33 bus radial distribution system which has 202.7 kW initial losses. At the same time, the voltage deviation is decreased to 2.952549 from the initial value 11.712585 for the same amount of installed capacitor banks.

Keywords: *Capacitor Bank, Decision Support System (DSS), Non-dominated Sorting Genetic Algorithm II (NSGA-II), Radial Distribution System*

Halaman ini sengaja dikosongkan

KATA PENGANTAR

Alhamdulillah, tiada kata yang pantas diucapkan selain kalimat syukur yang tiada henti penulis panjatkan kehadirat Allah SWT serta tidak lupa sholawat serta salam semoga tetap tercurah kepada junjungan kita Nabi Muhammad SAW sehingga penelitian dalam tugas akhir ini bisa berjalan lancar dan selesai tepat pada waktunya.

Selama pelaksanaan penelitian Tugas Akhir ini, penulis mendapatkan bantuan dari berbagai pihak, dan penulis sampaikan rasa terima kasih. Terima kasih yang sebesar-besarnya juga penulis sampaikan kepada berbagai pihak yang mendukung dan membantu dalam tugas akhir ini, diantaranya:

1. Kedua orang tua dan adik-adik yang senantiasa memberikan do'a, nasihat, motivasi, dukungan dan karena keberadaan merekalah penulis tetap semangat untuk menyelesaikan penelitian ini.
2. Prof. Ir. H. Ontoseno Penangsang, M.Sc., Ph.D. dan Dr. Ir. Ni Ketut Aryani, M.T. selaku dosen pembimbing, atas dukungan, serta bimbingan, inspirasi, pengarahan, dan motivasi yang diberikan selama pengerjaan penelitian tugas akhir ini.
3. Seluruh dosen-dosen Departemen Teknik Elektro, khususnya dosen-dosen bidang studi Teknik Sistem Tenaga.
4. Teman-teman seperjuangan e54 yang telah menemani dan memberikan dukungan hingga penyelesaian tugas akhir ini.

Penulis sadar bahwa Tugas Akhir ini masih belum sempurna dan masih banyak hal yang perlu diperbaiki. Saran, kritik dan masukan baik dari semua pihak sangat membantu penulis terutama untuk berbagai kemungkinan pengembangan lebih lanjut. Semoga tugas akhir ini dapat memberikat manfaat untuk kedepannya.

Surabaya, Juli 2018

Fatih Ilyas Arrighi

Halaman ini sengaja dikosongkan

DAFTAR ISI

LEMBAR PERNYATAAN KEASLIAN	iii
LEMBAR PENGESAHAN	v
ABSTRAK	vii
ABSTRACT	ix
KATA PENGANTAR	xi
DAFTAR ISI	xiii
DAFTAR GAMBAR	xvii
DAFTAR TABEL	xix
BAB 1 PENDAHULUAN	
1.1 Latar Belakang	1
1.2 Permasalahan	2
1.3 Tujuan	2
1.4 Batasan Masalah	2
1.5 Metodologi	3
1.6 Sistematika Penulisan	4
1.7 Relevansi	4
BAB 2 TEORI PENUNJANG	
2.1 Jaringan Distribusi Radial	7
2.2 Analisis Aliran Daya	8
2.2.1 Metode <i>Topology Network</i>	8
2.3 Kapasitor	10
2.4 Rugi-rugi Daya	12
2.5 Deviasi Tegangan	13
2.6 Metode Non-dominated Sorting Genetic Algorithm II (NSGA-II)	15
2.7 <i>Decision Support System (DSS)</i>	17
BAB 3 METODOLOGI PENELITIAN	
3.1 Konsep Dasar	21

3.1.1	Metode Optimisasi Lokasi dan Kapasitas <i>Capacitor Bank</i>	22
3.1.2	Data Beban dan Saluran	24
3.1.3	Pemodelan <i>Capacitor Bank</i> sebagai <i>Negative Q Load</i>	27
3.1.4	Fungsi Objektif.....	28
3.2	Pemodelan Optimisasi Metode NSGA-II	28
3.3	Metode <i>Fuzzy Linear</i>	32
3.4	Analisis Hasil Menggunakan Decision Support System (DSS).....	33

BAB 4 HASIL DAN PEMBAHASAN

4.1	Hasil Analisis Aliran Daya pada Kondisi Awal Jaringan IEEE 33 Bus.....	35
4.2	Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas <i>Capacitor Bank</i>	40
4.2.1	Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan Satu Buah <i>Capacitor Bank</i>	41
4.2.2	Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan Dua Buah <i>Capacitor Bank</i>	50
4.2.3	Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan Tiga Buah <i>Capacitor Bank</i>	60
4.3	Analisis Optimisasi Pemasangan Capacitor Bank pada Jaringan IEEE 33 Bus.....	48
4.3.1	Analisis Optimisasi Pemasangan Satu Buah <i>Capacitor Bank</i> pada Jaringan IEEE 33 Bus	69
4.3.2	Analisis Optimisasi Pemasangan Dua Buah <i>Capacitor Bank</i> pada Jaringan IEEE 33 Bus	79
4.3.3	Analisis Optimisasi Pemasangan Tiga Buah <i>Capacitor Bank</i> pada Jaringan IEEE 33 Bus	92
4.4	Perbandingan Hasil Metode NSGA-II dan GA	102

BAB 5 KESIMPULAN DAN SARAN

5.1	Kesimpulan.....	105
5.2	Saran.....	105

DAFTAR PUSTAKA	107
LAMPIRAN	109
RIWAYAT HIDUP PENULIS	111

Halaman ini sengaja dikosongkan

DAFTAR GAMBAR

Gambar 2.1 Jaringan Distribusi Radial.....	8
Gambar 2.2 Ilustrasi Saluran Sederhana [8]	12
Gambar 2.3 Ilustrasi Saluran Sederhana [8]	13
Gambar 2.4 Alur NSGA-II [9]	14
Gambar 2.5 <i>Flowchart</i> Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal <i>Capacitor Bank</i>	17
Gambar 2.6 Tampilan Simulator DSS-CP	18
Gambar 3.1 Diagram Alir Metode Penelitian	22
Gambar 3.2 <i>Flowchart</i> Program Metode NSGA-II	24
Gambar 3.3 <i>Single Line Diagram</i> IEEE 33 Bus	25
Gambar 3.4 <i>Flowchart</i> Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal <i>Capacitor Bank</i>	31
Gambar 3.5 Tampilan <i>Decision Support System (DSS)</i>	33
Gambar 4.1 Populasi pada Iterasi ke-50 Pemasangan Satu <i>Capacitor Bank</i>	49
Gambar 4.2 Populasi pada Iterasi ke-500 Pemasangan Satu <i>Capacitor Bank</i>	49
Gambar 4.3 Populasi pada Iterasi ke-1000 Pemasangan Satu <i>Capacitor Bank</i>	50
Gambar 4.4 Populasi pada Iterasi ke-50 Pemasangan Dua <i>Capacitor Bank</i>	58
Gambar 4.5 Populasi pada Iterasi ke-500 Pemasangan Dua <i>Capacitor Bank</i>	59
Gambar 4.6 Populasi pada Iterasi ke-1000 Pemasangan Dua <i>Capacitor Bank</i>	59
Gambar 4.7 Populasi pada Iterasi ke-50 Pemasangan Tiga <i>Capacitor Bank</i>	68
Gambar 4.8 Populasi pada Iterasi ke-500 Pemasangan Tiga <i>Capacitor Bank</i>	69
Gambar 4.9 Populasi pada Iterasi ke-1000 Pemasangan Tiga <i>Capacitor Bank</i>	69
Gambar 4.10 Grafik Perbandingan Tegangan Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	72

Gambar 4.11 Grafik Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	77
Gambar 4.12 Grafik Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	79
Gambar 4.13 Grafik Perbandingan Tegangan Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	83
Gambar 4.14 Grafik Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	88
Gambar 4.15 Grafik Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	90
Gambar 4.16 Grafik Perbandingan Tegangan Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	93
Gambar 4.17 Grafik Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	98
Gambar 4.18 Grafik Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	100

DAFTAR TABEL

Tabel 2.1 Keterangan Persamaan Tegangan Jatuh	11
Tabel 3.1 Data Saluran Jaringan Distribusi Radial IEEE 33 bus	25
Tabel 3.2 Data Pembebanan IEEE 33 Bus	27
Tabel 4.1 Tegangan Setiap Bus pada Jaringan IEEE 33 Bus.....	35
Tabel 4.2 Arus Setiap Saluran pada Jaringan IEEE 33 Bus	37
Tabel 4.3 Rugi Daya Aktif pada Jaringan IEEE 33 Bus.....	38
Tabel 4.4 Nilai Deviasi Tegangan pada Jaringan IEEE 33 Bus	39
Tabel 4.5 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Satu <i>Capacitor Bank</i>	41
Tabel 4.6 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Satu <i>Capacitor Bank</i>	43
Tabel 4.7 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Satu <i>Capacitor Bank</i>	45
Tabel 4.8 Tabel Pencarian Nilai Alfa Keseluruhan Satu <i>Capacitor Bank</i>	47
Tabel 4.9 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Dua <i>Capacitor Bank</i>	51
Tabel 4.10 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Dua <i>Capacitor Bank</i>	53
Tabel 4.11 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Dua <i>Capacitor Bank</i>	54
Tabel 4.12 Tabel Pencarian Nilai Alfa Keseluruhan Dua <i>Capacitor Bank</i>	56
Tabel 4.13 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Tiga <i>Capacitor Bank</i>	60
Tabel 4.14 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Tiga <i>Capacitor Bank</i>	62
Tabel 4.15 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Tiga <i>Capacitor Bank</i>	64
Tabel 4.16 Tabel Pencarian Nilai Alfa Keseluruhan Tiga <i>Capacitor Bank</i>	66
Tabel 4.17 Lokasi dan Kapasitas <i>Capacitor Bank</i> pada IEEE 33 Bus	70

Tabel 4.18 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	70
Tabel 4.19 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	73
Tabel 4.20 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	74
Tabel 4.21 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	75
Tabel 4.22 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	78
Tabel 4.23 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Satu <i>Capacitor Bank</i>	80
Tabel 4.24 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	81
Tabel 4.25 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	84
Tabel 4.26 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	85
Tabel 4.27 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	86
Tabel 4.28 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	88
Tabel 4.29 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Dua <i>Capacitor Bank</i>	90
Tabel 4.30 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	92
Tabel 4.31 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	94
Tabel 4.32 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	95
Tabel 4.33 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	96
Tabel 4.34 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	99
Tabel 4.35 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Tiga <i>Capacitor Bank</i>	101

Tabel 4.36 Perbandingan Hasil antara NSGA-II dan GA..... 102

Halaman ini sengaja dikosongkan

BAB 1

PENDAHULUAN

1.1 Latar Belakang

Permasalahan pada jaringan listrik yang dari hari ke hari semakin rumit mengakibatkan dibutuhkannya solusi untuk mengatasinya. Dua permasalahan yang sering muncul, terutama pada jaringan distribusi radial yaitu besarnya rugi-rugi daya dan rendahnya level tegangan membutuhkan solusi [1]. Salah satu solusi yang dapat ditawarkan adalah dengan memasang *capacitor bank* pada sistem. Dengan kompensasi daya reaktif yang diberikan oleh kapasitor, nilai rugi-rugi daya dapat berkurang dan level tegangan dapat meningkat, serta nilai faktor daya juga akan ikut meningkat [2]. Namun, jika pemasangan *capacitor bank* tidak tepat lokasi dan kapasitasnya, maka akan menimbulkan permasalahan kualitas daya listrik yang lain [1], seperti rugi-rugi daya yang berkurang jumlahnya tidak sesuai dengan apa yang diinginkan, bahkan bisa jadi nilainya akan lebih besar dibanding sebelum dipasang *capacitor bank* pada sistem. Maka dari itu, dibutuhkan sebuah metode untuk bisa menentukan lokasi dan kapasitas *capacitor bank* yang tepat agar rugi-rugi daya dapat berkurang dan level tegangan dapat meningkat.

Terdapat dua fungsi objektif yang dapat dilihat dalam penentuan lokasi dan kapasitas pemasangan *capacitor bank*, yaitu rugi-rugi daya dan profil tegangan [3]. Dengan melihat kedua fungsi objektif tersebut, dibutuhkan sebuah metode yang dapat menyelesaikan permasalahan multi-objektif, sehingga dipilihlah sebuah metode yaitu *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) untuk menentukan lokasi dan kapasitas *capacitor bank* yang tepat. Metode ini mampu menyelesaikan permasalahan multi-objektif dengan cara melakukan pemilihan individu terbaik menggunakan seleksi seperti turnamen [4]. Maka dari itu, sebuah program optimasi dibuat untuk menyelesaikan permasalahan dalam menentukan lokasi dan kapasitas *capacitor bank* yang tepat untuk mengurangi rugi-rugi daya dan meningkatkan level tegangan.

Dalam menampilkan analisis data hasil simulasi dan juga menampilkan hasil dari analisis data tersebut digunakan sebuah simulator yaitu pengembangan aplikasi *Decision Support System* (DSS) [11]. Simulator tersebut dapat menampilkan data yang berkaitan dengan hasil dari simulasi, baik dalam bentuk tabel, grafik maupun gambar. Selanjutnya dibandingkan juga data hasil simulasi penentuan lokasi dan

kapasitas *capacitor bank* menggunakan metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) sehingga bisa didapatkan hasil simulasi dan analisis berupa lokasi dan kapasitas *capacitor bank* yang optimal.

1.2 Permasalahan

Tugas Akhir ini memiliki beberapa permasalahan yang akan dibahas, yaitu:

1. Menentukan lokasi dan ukuran *capacitor bank* yang optimal dengan memperhatikan rugi-rugi tegangan dan profil tegangan menggunakan metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) jaringan distribusi radial.
2. Membandingkan penentuan lokasi dan ukuran *capacitor bank* antara metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) dengan metode *Genetic Algorithm* (GA) pada jaringan distribusi radial yang sama.
3. Menerapkan metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) pada jaringan distribusi radial berbasis *Decision Support System* (DSS) dalam menentukan lokasi dan ukuran *capacitor bank*.

1.3 Tujuan

Penelitian Tugas Akhir ini memiliki beberapa tujuan untuk diselesaikan, yaitu:

1. Menentukan lokasi dan ukuran *capacitor bank* secara tepat dan optimal untuk mengurangi rugi-rugi daya dan memperbaiki profil tegangan dengan menggunakan metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II).
2. Mengetahui perbandingan antara metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) dengan metode *Genetic Algorithm* (GA) dalam menentukan lokasi dan ukuran *capacitor bank* pada jaringan distribusi radial.
3. Dapat menerapkan metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) pada jaringan distribusi radial yang berbasis *Decision Support System* (DSS) dalam menentukan lokasi dan ukuran *capacitor bank* secara tepat dan optimal.

1.4 Batasan Masalah

Adapun batasan masalah pada Tugas Akhir ini sebagai berikut:

1. Optimisasi fungsi objektif yang digunakan pada metode adalah untuk menentukan lokasi dan kapasitas pemasangan kapasitor

- adalah meminimalkan rugi – rugi daya pada saluran dan deviasi tegangan.
2. Nilai tegangan akan digunakan sebagai salah satu pertimbangan dan evaluasi untuk pemasangan *capacitor bank* berikutnya.
 3. Tidak memperhatikan kualitas daya listrik selain rugi – rugi saluran dan profil tegangan.
 4. Analisis menggunakan jaringan distribusi radial IEEE 33 Bus dalam keadaan seimbang.
 5. Pemasangan *capacitor bank* dimodelkan sebagai negatif *Q load*.
 6. *Decision Support System* (DSS) yang digunakan merupakan sebuah aplikasi pengembangan DSS milik Laboratorium Simulasi Sistem Tenaga Listrik ITS.
 7. *Decision Support System* (DSS) hanya digunakan sebagai *interface* dalam melakukan analisis dan menampilkan data hasil penempatan *capacitor bank*.

1.5 Metodologi

Metodologi yang akan digunakan dalam menyusun penelitian Tugas Akhir ini adalah sebagai berikut:

1. Studi Literatur
Studi pustaka yang dilakukan mengenai sistem tenaga listrik, analisis aliran daya, jaringan distribusi radial, metode NSGA-II, penentuan lokasi dan ukuran *capacitor bank* yang optimal dan aplikasi *Decision Support System* (DSS).
2. Pengumpulan Data
Pengumpulan data dilakukan dengan menentukan sistem yang akan digunakan untuk mengambil data-data yang dibutuhkan, seperti data beban, data saluran dan data hasil metode kecerdasan
3. Pemodelan Sistem dan Perancangan Metode
Sebelum melakukan perancangan metode, dilakukan pemodelan sistem terlebih dahulu, termasuk di dalamnya pemodelan jaringan distribusi radial dan aliran daya. Setelah itu, dilakukan perancangan metode NSGA-II menggunakan MATLAB.
4. Simulasi dan Analisis
Setelah perancangan metode selesai dilaksanakan, maka langkah berikutnya yaitu melakukan simulasi pada sistem distribusi yang telah ditentukan. Kemudian melakukan simulasi pada aplikasi kecerdasan buatan lain.

5. Penarikan Kesimpulan
Setelah semua kegiatan di atas telah dilakukan, maka dilakukan penarikan kesimpulan. Kesimpulan dapat ditarik dengan melihat analisa data dan perbandingan dengan metode kecerdasan buatan lain.
6. Penyusunan Buku Tugas Akhir
Buku Tugas Akhir dibuat setelah rangkaian kegiatan di atas telah dilakukan. Hasil yang telah didapat selama penelitian, semuanya disusun dengan rapih menjadi sebuah Buku Tugas Akhir.

1.6 Sistematika Penulisan

Penulisan laporan tugas akhir ini terdiri dari lima bab, dengan uraian sebagai berikut :

BAB I Pendahuluan

Bab ini merupakan bagian awal yang berisi tentang penjelasan mengenai latar belakang, permasalahan, tujuan, batasan masalah, metodologi, sistematika penulisan, serta relevansi pada penelitian Tugas Akhir ini.

BAB II Teori Penunjang

Bab ini memuat tentang teori penunjang mengenai penelitian Tugas Akhir ini, seperti jaringan distribusi radial, analisis aliran daya metode *Topology Network*, rugi-rugi saluran, metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II), serta *Decision Support System* (DSS).

BAB III Metodologi Penelitian

Bab ini membahas mengenai penerapan metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) untuk menentukan lokasi dan kapasitas optimal *capacitor bank* pada jaringan distribusi radial.

BAB IV Hasil dan Pembahasan

Bab ini berisi tentang hasil dan juga pembahasan mengenai simulasi berbasis program MATLAB dan *Decision Support System* (DSS) yang dilakukan.

BAB V Kesimpulan dan Saran

Bab ini memberikan penjelasan mengenai kesimpulan terkait penelitian yang telah dilakukan serta saran untuk pengembangan penelitian selanjutnya.

1.7 Relevansi

Penelitian diharapkan dapat memberikan manfaat, yaitu:

1. Menjadi sebuah referensi dalam melakukan optimisasi sistem dengan mengurangi rugi-rugi daya dan meningkatkan profil tegangan sistem menggunakan *capacitor bank*.
2. Menjadi salah satu langkah untuk meningkatkan pengembangan Ilmu Pengetahuan dan Teknologi (IPTEK) dan penerapannya secara nyata di bidang sistem tenaga listrik.
3. Menjadi referensi bagi mahasiswa yang hendak melaksanakan penelitian Tugas Akhir dengan topik seputar sistem tenaga listrik.
4. Menjadi referensi dalam pembuatan aplikasi penentuan lokasi dan kapasitas *capacitor bank* pada jaringan distribusi radial.

Halaman ini sengaja dikosongkan

BAB 2

TEORI PENUNJANG

2.1 Jaringan Distribusi Radial

Jaringan distribusi radial merupakan salah satu jenis sistem distribusi yang ada. Karena sistem dasarnya sederhana, maka jenis jaringan distribusi radial sering digunakan. Jaringan distribusi radial ini mengalirkan listrik mulai dari sumber ke pelanggan dengan menggunakan satu jalur utama pengiriman yang terhubung ke rangkaian yang lebih kecil dan menuju beban, sehingga jika dilihat akan berbentuk seperti cabang pohon. Agar listrik dapat digunakan oleh konsumen, maka pada sistem distribusi radial digunakan satu atau lebih transformator untuk menurunkan tegangan sistem dan memiliki cabang-cabang menuju beban tanpa membentuk hubungan *loop*. Transformator-transformator tadi diletakkan pada daerah yang tidak terlalu jauh dengan daerah konsumen [2].

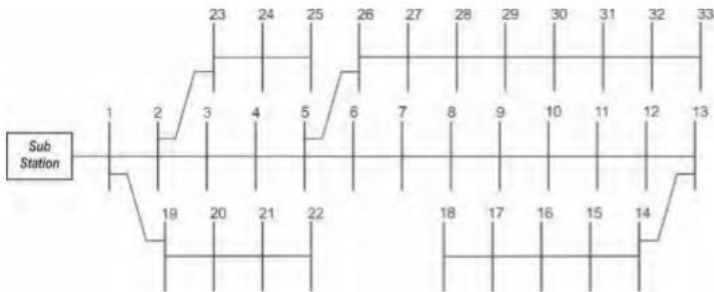
Seperti halnya sistem distribusi tipe lain, jaringan distribusi radial juga memiliki beberapa kelebihan dan kekurangan [2]. Beberapa kelebihannya adalah:

1. Murah biaya untuk mengaplikasikan sistem ini.
2. Mudah untuk melakukan pemeliharaan.
3. Mudah menemukan dimana lokasi gangguan yang terjadi.
4. Mudah untuk segera dilakukan tindakan perbaikan.
5. Lebih mudah menerapkan koordinasi sistem pengamanan.

Sedangkan, beberapa kelemahannya adalah:

1. Keandalan lebih rendah dibanding sistem lain.
2. Keseluruhan sistem dapat terganggu jika terjadi gangguan.
3. Besarnya nilai tegangan jatuh.

Pertambahan beban akan mengakibatkan rugi-rugi daya akan semakin bertambah besar jumlahnya pada sistem distribusi ini. Arus yang mengalir pada saluran yang dekat dengan sumber akan bernilai besar, sedangkan pada saluran yang dekat dengan beban besar arus akan lebih kecil. Hal ini disebabkan karena saluran dari sistem distribusi ini memiliki sifat yang memanjang lurus dari sebuah sumber yang mengalir menuju beban [1].



Gambar 2.1 Jaringan Distribusi Radial

2.2 Analisis Aliran Daya

Dalam mempelajari sistem tenaga, analisis aliran daya merupakan pengetahuan dasar dan yang harus dikuasai. Sistem tenaga listrik sendiri merupakan keseluruhan tahapan penyaluran listrik mulai dari pembangkit hingga beban yang dikonsumsi oleh konsumen. Sebuah sistem tenaga listrik yang baik dan ideal dapat menyalurkan besar daya yang sama seperti besar daya pembangkitan kepada konsumen. Akan tetapi, pada penggunaannya sehari-hari, sebuah sistem tenaga listrik yang ideal sulit didapatkan karena sebuah sistem tenaga listrik tidak hanya memiliki satu bus saja, tetapi terdapat beberapa bus yang saling terkoneksi [1].

Dalam menentukan nilai variabel yang diinginkan sesuai dengan karakteristik masing-masing *grid*, terdapat beberapa metode yang telah dikembangkan dan dapat digunakan, seperti *Gauss-Seidel*, *Newton Raphson*, *Fast Decouple* dan metode lainnya [5]. Pada sistem distribusi radial, metode yang cocok untuk digunakan adalah metode *Topology Network* [6].

2.2.1 Metode Topology Network

Dengan karakteristik yang berbeda dengan jaringan transmisi, jaringan distribusi memerlukan analisis yang berbeda. Terdapat beberapa metode yang telah dikembangkan, salah satunya adalah metode *Topology Network*. Metode ini memodelkan analisis aliran daya listrik dengan cara membentuk topologi jaringan menjadi bentuk persamaan matematika. Setelah itu, persamaan matematika dihitung dan diiterasi sehingga diperoleh nilai arus, tegangan, rugi-rugi daya, serta total daya pembangkitan dalam penyelesaiannya.

Pada metode ini, langkah pertama yang harus dilakukan adalah menghitung arus yang mengalir pada saluran, setelah itu akan dimodelkan dalam bentuk matriks *Bus Injection to Branch Current* (BIBC), dimana besar nilai arus saluran seperti persamaan berikut:

$$I_n = \left(\frac{P_n + jQ_n}{V_n} \right)^* \quad (2.1)$$

Menurut hukum persamaan arus Kirchoff, kita dapat memodelkan setiap arus yang masuk pada masing-masing bus dalam bentuk fungsi matriks seperti yang tertera pada referensi [6], seperti matriks di bawah ini:

$$\begin{bmatrix} B_1 \\ B_2 \\ B_3 \\ B_4 \\ B_5 \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 & 1 & 1 \\ 0 & 1 & 1 & 1 & 1 \\ 0 & 0 & 1 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} I_2 \\ I_3 \\ I_4 \\ I_5 \\ I_6 \end{bmatrix} \quad (2.2)$$

Persamaan yang lebih sederhana dapat dirumuskan berdasarkan matriks tersebut, menjadi:

$$[B] = [BIBC][I] \quad (2.3)$$

Sedangkan persamaan antara arus pada saluran dan tegangan dapat ditulis menjadi sebagai berikut:

$$V_2 = V_1 - B_1 \cdot Z_{12} \quad (2.4)$$

$$V_3 = V_2 - B_2 \cdot Z_{23} \quad (2.5)$$

$$V_4 = V_3 - B_3 \cdot Z_{34} \quad (2.6)$$

Nilai Z_{12} , Z_{23} , Z_{34} merupakan impedansi saluran dari antara bus 1 dengan bus 2, bus 2 dengan bus 3, dan bus 3 dengan bus 4. Dengan melakukan substitusi pada tiga persamaan, (2.4) dan (2.5) pada persamaan (2.6), maka tegangan pada bus 4 dapat disederhanakan menjadi:

$$V_4 = V_1 - B_1 \cdot Z_{12} - B_2 \cdot Z_{23} - B_3 \cdot Z_{34} \quad (2.7)$$

Setelah mendapatkan persamaan di atas, nilai tegangan dari masing-masing bus dapat dimasukkan menjadi sebuah fungsi matriks BIBC, sehingga akan kita dapatkan matriks baru, yaitu matriks *Branch Current to Branch Voltage* (BCBV), seperti di bawah ini:

$$\begin{bmatrix} V_1 \\ V_1 \\ V_1 \\ V_1 \\ V_1 \end{bmatrix} - \begin{bmatrix} V_2 \\ V_3 \\ V_4 \\ V_5 \\ V_6 \end{bmatrix} = \begin{bmatrix} Z_{12} & 0 & 0 & 0 & 0 \\ Z_{12} & Z_{23} & 0 & 0 & 0 \\ Z_{12} & Z_{23} & Z_{34} & 0 & 0 \\ Z_{12} & Z_{23} & Z_{34} & Z_{45} & 0 \\ Z_{12} & Z_{23} & 0 & 0 & Z_{36} \end{bmatrix} \begin{bmatrix} B_1 \\ B_2 \\ B_3 \\ B_4 \\ B_5 \end{bmatrix} \quad (2.8)$$

Dari matriks tersebut, kita dapat membuat sebuah persamaan yang lebih sederhana, menjadi seperti berikut:

$$[\Delta V] = [BCBV][B] \quad (2.9)$$

Dengan melakukan substitusi persamaan (2.2) ke persamaan (2.9) maka dapat diperoleh nilai ΔV yang ditunjukkan pada persamaan (2.10) dan dapat disederhanakan menjadi persamaan (2.11).

$$[\Delta V] = [BCBV][BIBC][I] \quad (2.10)$$

$$[\Delta V] = [DLF][I] \quad (2.11)$$

Karena variabel $[DLF] = [BCBV][BIBC]$, maka dapat ditulis seperti persamaan (2.12) dan (2.13).

$$[\Delta V^{k+1}] = [DLF][I^k] \quad (2.12)$$

$$[V]^{k+1} = [V_1] - [\Delta V^{k+1}] \quad (2.13)$$

V_1 merupakan tegangan dari sumber, sehingga dari persamaan (2.12) dapat diperoleh nilai deviasi tegangan pada setiap bus. Nilai tersebut akan diperbarui menggunakan nilai dari persamaan (2.13), setelah itu akan didapatkan nilai tegangan yang valid setelah iterasi.

2.3 Kapasitor

Kapasitor adalah sebuah komponen yang dapat memberikan kompensasi daya reaktif. Kompensasi daya reaktif yang diberikan oleh kapasitor inilah yang dapat digunakan untuk mengurangi rugi-rugi daya, meningkatkan nilai faktor daya serta meningkatkan level tegangan [7].

Kapasitor sendiri memiliki beberapa fungsi, diantaranya dapat meningkatkan kemampuan penyaluran daya dan kualitas tegangan, serta mengurangi rugi-rugi daya pada sistem distribusi dan dapat meningkatkan kemampuan pembangkitan generator [2,5]. Persamaan-persamaan di bawah ini menunjukkan bahwa kapasitor dapat mengurangi arus saluran menuju beban dan tegangan jatuh [7]:

$$\Delta V = I_L \times Z \quad (2.14)$$

$$\Delta V = (I_R \times R) + (jI_X \times X_L) \quad (2.15)$$

$$\Delta V = (I_R \times R) + (jI_X \times X_L) - (jI_C \times X_L) \quad (2.16)$$

Persamaan (2.14) dan (2.15) menunjukkan saat kapasitor belum dipasang. Dan persamaan (2.16) menunjukkan saat kapasitor dipasang paralel. Adapun definisi dari masing-masing simbol ditunjukkan pada tabel di bawah ini:

Tabel 2.1 Keterangan Persamaan Tegangan Jatuh

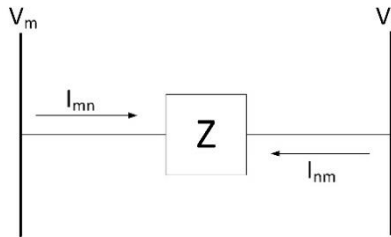
No.	Simbol	Keterangan
1.	I_L	Arus Saluran
2.	I_C	Arus Kapasitor
3.	Z	Impedansi
4.	ΔV	Tegangan Jatuh

Terdapat tiga jenis kapasitor yang dapat digunakan pada rentang frekuensi 50 atau 60 Hz, yaitu kapasitor seri, *shunt* dan penyalur. Adapun jenis kapasitor *shunt* merupakan jenis kapasitor yang dapat digunakan untuk mengompensasi beban induktif dan juga dapat digunakan untuk mengatur tegangan ujung transmisi. Nilai daya reaktif sebanding dengan kuadrat tegangan pada jenis kapasitor ini. Daya reaktif negatif dapat dibangkitkan jika pemasangan kapasitor dilakukan secara paralel, sedangkan beban akan membangkitkan daya reaktif positif. Arus daya reaktif pada saluran akan berkurang jika menggunakan kapasitor *shunt* pada saat tegangan fasa sisi beban ingin dipertahankan konstan. Efek jika

arus reaktif pada saluran berkurang adalah berkurangnya nilai penurunan tegangan yang terjadi [8].

2.4 Rugi-rugi Daya

Pada pembangkitan daya total, sebanyak 13% daya yang terbuang berupa rugi-rugi daya pada jaringan distribusi [3]. Maka dari itu, rugi-rugi daya dapat dijadikan sebagai fungsi objektif pertama yang dilihat dalam menyelesaikan permasalahan pada sistem distribusi radial. Rugi-rugi daya pada setiap saluran dapat dihitung berdasarkan nilai tegangan dan arus pada setiap bus dan saluran dengan menggunakan perhitungan iterasi. Rugi-rugi daya dapat digambarkan pada sebuah ilustrasi saluran sederhana seperti pada gambar 2.2 di bawah ini:



Gambar 2.2 Ilustrasi Saluran Sederhana [8]

Pada ilustrasi saluran sederhana tersebut, terdapat sebuah saluran yang menghubungkan dua buah bus, yaitu bus m dan bus n, dimana arus saluran I_{mn} yang terukur pada bus m didefinisikan positif, sedangkan arus saluran I_{nm} didefinisikan sebaliknya karena memiliki arah asal yang berlawanan. Secara lebih jelas dapat dilihat dari persamaan berikut, untuk arus saluran dari bus m ke n dapat ditulis sebagai berikut:

$$I_{mn} = I_m = Z_{mn}(V_m - V_n) \quad (2.17)$$

Sedangkan untuk saluran dari bus n ke m sebagai berikut:

$$I_{nm} = -I_m = Z_{nm}(V_n - V_m) \quad (2.18)$$

Dari kedua persamaan diatas, dapat dihitung daya kompleks dari bus m ke n dan juga sebaliknya seperti berikut:

$$S_{mn} = V_m * I_{mn}^* \quad (2.19)$$

$$S_{nm} = V_n * I_{nm}^* \quad (2.20)$$

Rugi-rugi daya saluran m ke n diperoleh dengan menjumlahkan kedua persamaan diatas, yaitu persamaan (2.19) dan (2.20).

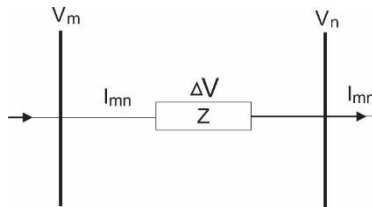
$$S_{l_{mn}} = S_{mn} + S_{nm} \quad (2.21)$$

$$P_{l_{mn}} = \text{real}(S_{l_{mn}}) \quad (2.22)$$

Mengurangi rugi-rugi daya juga berarti mengurangi nilai arus daya reaktif karena nilai arus pada persamaan rugi-rugi daya ($P = I^2 x R$) merupakan gabungan antara arus daya aktif dan arus daya reaktif. Telah dibuktikan pada [3] bahwa dengan memperbaiki parameter-parameter yang ada, yang salah satunya adalah mengurangi nilai rugi-rugi daya, dapat membuat sistem distribusi menjadi lebih aman dan lebih andal dalam menyalurkan daya kepada konsumen.

2.5 Deviasi Tegangan

Sifat dari sistem distribusi radial dapat menyebabkan *voltage dip* pada beban yang besar dan berada pada daerah yang jauh [3]. Untuk dapat meningkatkan kualitas tegangan dan kualitas daya, salah satu caranya adalah dengan memperkecil nilai deviasi tegangan [7]. Deviasi tegangan sendiri merupakan rugi-rugi jaringan dalam bentuk tegangan jatuh, seperti yang digambarkan pada gambar di bawah ini:



Gambar 2.3 Ilustrasi Saluran Sederhana [8]

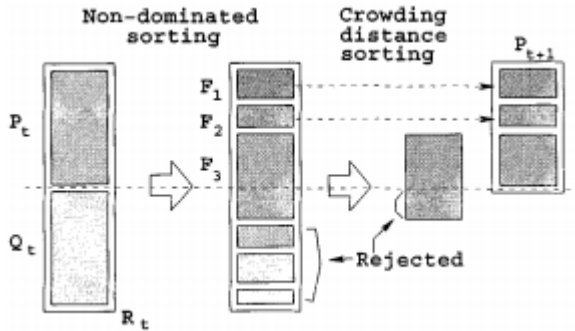
Dari ilustrasi saluran sederhana tersebut dan dengan mengacu pada hukum Kirchoff untuk persamaan tegangan pada sebuah rangkaian, maka diperoleh persamaan sebagai berikut:

$$V_m = V_n + \Delta V = V_n + Z * I_{mn} \quad (2.23)$$

Telah dibuktikan pada [2] bahwa dengan memasang kapasitor pada sistem dapat mengurangi nilai deviasi tegangan bahkan hingga mencapai nilai 45% dibandingkan saat sistem belum terpasang kapasitor.

2.6 Metode Non-dominated Sorting Genetic Algorithm II (NSGA-II)

Metode *Non-dominated Sorting Genetic Algorithm II (NSGA-II)* merupakan sebuah metode yang dapat digunakan untuk menyelesaikan permasalahan multi-objektif [10]. Selain itu, metode ini juga dapat menjaga persebaran solusi secara lebih baik dibandingkan dua metode elitis lainnya, yaitu *Pareto Archived Evolution Strategy (PAES)* dan *Strength Pareto Evolutionary Algorithm (SPEA)* [9].



Gambar 2.4 Alur NSGA-II [9]

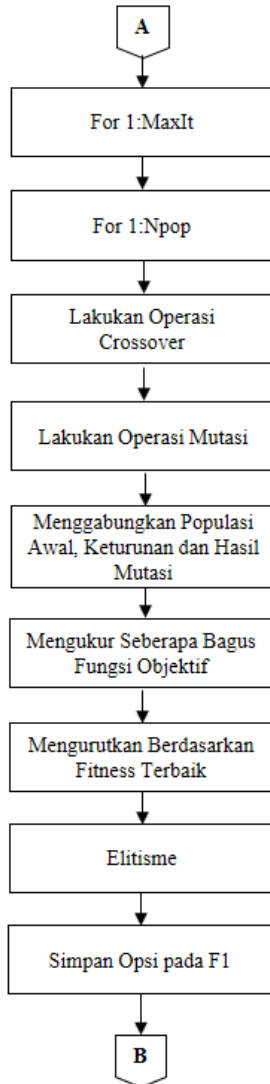
Pada metode ini, dibuat populasi awal P_t dan individu-individu dicocokkan menggunakan seleksi seperti turnamen. Dari populasi awal tersebut akan terbentuk populasi *offspring* Q_t , yang nantinya kedua populasi tersebut akan tergabung ke dalam R_t . Setelah itu, setiap individu R_t akan diklasifikasikan pada front-front yang berbeda yang tergabung dalam *front* F_1 .

Setelah itu, akan ada tahapan berikutnya, yaitu non-dominated sorting dengan tujuan untuk mengurutkan hasil berdasarkan *fitness* terbaik. Setelah itu, dilakukan tahapan *crowding distance* pada masing-masing individu. Tahapan tersebut memiliki tujuan untuk menjaga keragaman dari populasi. *Crowding distance* didapatkan berdasarkan solusi-solusi terbaik yang telah didapatkan pada tahapan sebelumnya.

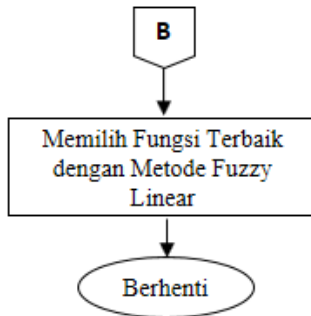
Kemudian akan dilakukan perbandingan antara individu pada *front* yang berbeda dan nilainya kurang dominan.



Gambar 2.5 Flowchart Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal *Capacitor Bank*



Gambar 2.5 Flowchart Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal *Capacitor Bank* (lanjutan)



Gambar 2.5 Flowchart Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal *Capacitor Bank* (lanjutan)

Setelah melewati tahapan-tahapan yang telah disebutkan, tahapan selanjutnya yaitu melakukan seleksi menggunakan *crowded-comparison-operator* (\lesssim_n). Setelah itu, masuk ke tahapan berikutnya yaitu tahapan-tahapan pada operator genetik, yang terdiri atas *crossover*, mutasi dan elitisme. *Crossover* dilakukan untuk mencari *offspring* baru yang bisa saja lebih baik dari induknya. Sedangkan *mutasi* dilakukan untuk mengembalikan keragaman populasi awal. Sedangkan algoritma elitisme dilakukan untuk membuang individu-individu yang kurang baik.

Langkah-langkah tersebut dilakukan berulang-ulang hingga muncul hasil sesuai dengan kriteria yang telah ditentukan. Metode ini telah digunakan pada referensi [10] dalam menyelesaikan permasalahan pemasangan *capacitor bank*. Hal yang menyebabkannya adalah metode ini memungkinkan untuk memilih solusi yang paling sesuai di dalam *Pareto Front* dan dapat disesuaikan dengan kebutuhan atau dengan hasil apa yang diinginkan.

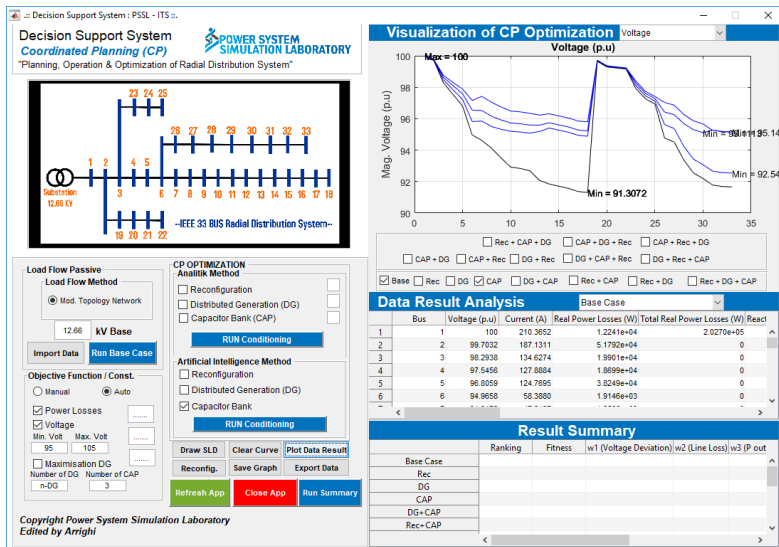
2.7 Decision Support System (DSS)

Decision Support System (DSS) merupakan sebuah sistem informasi yang dapat digunakan dalam mengambil sebuah keputusan. Dalam penggunaannya, DSS dapat menggunakan perhitungan analitis dan kecerdasan buatan. DSS juga dapat dimanfaatkan dalam sistem

kelistrikan, seperti digunakan untuk mengurangi rugi-rugi saluran, serta memaksimalkan daya reaktif yang berasal dari *capacitor bank*.

Simulator *Decision Support System Coordinated Planning (DSS-CP)* yang digunakan merupakan sebuah simulator sistem pengambil keputusan perencanaan terkoordinasi dan berfungsi sebagai penunjang perencanaan, operasi dan juga optimasi jaringan distribusi radial. Simulator DSS-CP mampu menampilkan unjuk kerja secara berurutan, maupun secara bersamaan tergantung kebutuhan dalam menunjang perencanaan, operasi dan juga optimasi jaringan distribusi radial.

Dalam melaksanakan kerjanya, terdapat lima tahapan bagi Simulator DSS-CP dalam melakukan simulasi, yaitu kondisi awal (*base case*), rekonfigurasi jaringan, penempatan dan penentuan *capacitor bank*, penempatan dan penentuan *capacitor bank*, penempatan dan penentuan DG, serta rekonfigurasi jaringan, penempatan dan penentuan *capacitor bank* dan penempatan dan penentuan DG secara bersamaan.



Gambar 2.6 Tampilan Simulator DSS-CP

Agar dapat mendapatkan hasil yang sesuai, terdapat tahapan-tahapan secara berurutan sebagai berikut, yaitu mendefinisikan masalah awal, pengumpulan data-data yang dibutuhkan untuk tahapan selanjutnya, data-data yang telah dikumpulkan pada langkah sebelumnya kemudian

diolah dan dapat berupa grafik maupun tulisan, dan langkah terakhir yaitu menentukan alternatif solusi lain. data-data yang telah dikumpulkan pada langkah sebelumnya kemudian diolah dan dapat berupa grafik maupun tulisan, dan langkah terakhir yaitu menentukan alternatif solusi lain.

Halaman ini sengaja dikosongkan

BAB 3 METODOLOGI PENELITIAN

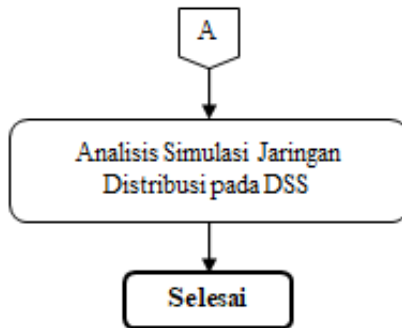
3.1 Konsep Dasar

Pada Tugas Akhir ini dilakukan penentuan lokasi dan kapasitas *capacitor bank* pada jaringan distribusi radial. Pemasangan *capacitor bank* akan dilakukan menggunakan metode *metaheuristic*, yaitu metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) untuk menentukan lokasi dan kapasitas optimal *capacitor bank* yang harus dipasang pada jaringan. Setelah itu, akan dibandingkan keadaan saat sesudah dilakukan pemasangan dengan keadaan sebelum pemasangan.

Berikut merupakan diagram alir pada penelitian ini:



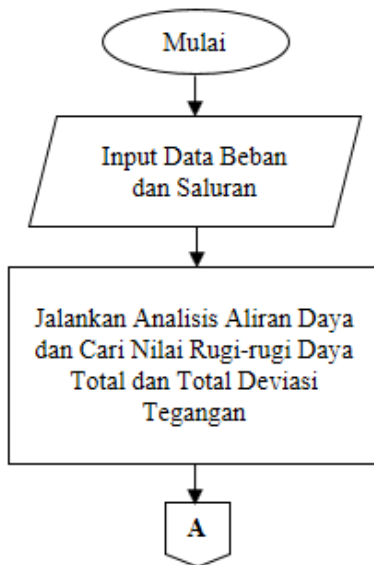
Gambar 3.1 Diagram Alir Metode Penelitian



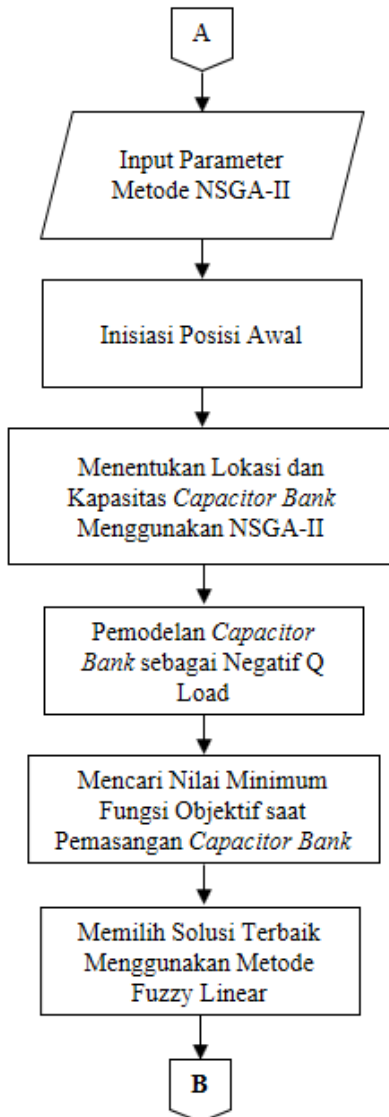
Gambar 3.1 Diagram Alir Metode Penelitian (lanjutan)

3.1.1 Metode Optimisasi Lokasi dan Kapasitas *Capacitor Bank*

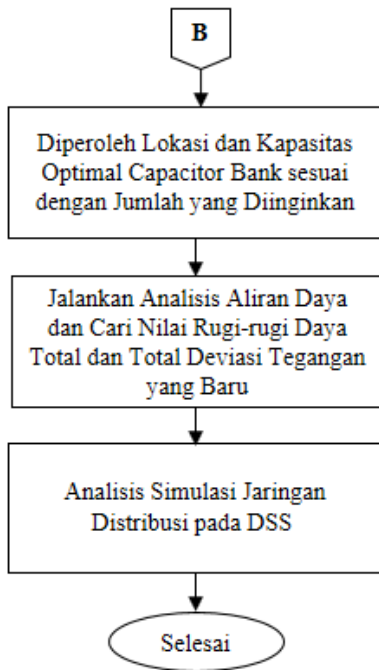
Pada Tugas Akhir ini, metode yang digunakan dalam melakukan optimisasi lokasi dan kapasitas *capacitor bank* adalah metode NSGA-II. Adapun alur pembuatan program optimisasi tersebut dapat dilihat pada gambar 3.2:



Gambar 3.2 Flowchart Program Metode NSGA-II



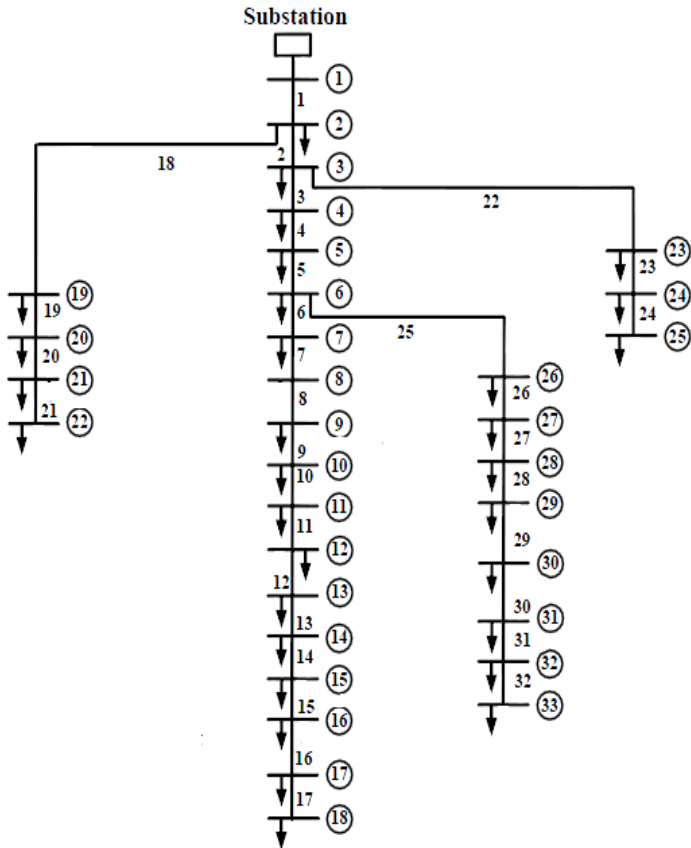
Gambar 3.2 *Flowchart* Program Metode NSGA-II (lanjutan)



Gambar 3.2 Flowchart Program Metode NSGA-II (lanjutan)

3.1.2 Data Beban dan Data Saluran

Sistem kelistrikan yang digunakan pada Tugas Akhir ini adalah jaringan distribusi radial IEEE 33 bus radial dengan *rating* tegangan 12.66 kV. Pada Tugas Akhir ini, yang digunakan hanya nilai dari salah satu fasa saja, karena nilai dari masing-masing tiga fasa seimbang, dimana nilai impedansi dan nilai pembebanan sama satu sama lain. Berikut merupakan *Single Line Diagram* dari jaringan distribusi radial IEEE 33 bus:



Gambar 3.3 Single Line Diagram IEEE 33 Bus

Dalam perhitungan analisis aliran daya, data saluran yang berisi tentang nilai impedansi dari suatu saluran merupakan hal penting yang digunakan. Tabel 3.1 menunjukkan data saluran pada jaringan distribusi radial IEEE 33 bus.

Tabel 3.1 Data Saluran Jaringan Distribusi Radial IEEE 33 bus

Bus Awal	Bus Akhir	Impedansi Saluran	
		R	X
1	2	0.0922	0.0470

Tabel 3.1 Data Saluran Sistem IEEE 33 bus (lanjutan)

Bus Awal	Bus Akhir	Impedansi Saluran	
		R	X
2	3	0.4930	0.2511
3	4	0.3660	0.1864
4	5	0.3811	0.1941
5	6	0.8190	0.7070
6	7	0.1872	0.6188
7	8	0.7144	0.2351
8	9	1.0300	0.7400
9	10	1.0440	0.7400
10	11	0.1966	0.0640
11	12	0.3744	0.1238
12	13	1.4680	1.1550
13	14	0.5416	0.7129
14	15	0.5910	0.0526
15	16	0.7463	0.5450
16	17	1.2890	1.7210
17	18	0.7320	0.5740
2	19	0.1640	0.1565
19	20	1.5042	1.3554
20	21	0.4095	0.4784
21	22	0.7089	0.9373
3	23	0.4512	0.3083
23	24	0.8980	0.7091
24	25	0.8960	0.7011
6	26	0.2030	0.1034
26	27	0.2842	0.1447
27	28	1.0590	0.9337
28	29	0.8042	0.7006
29	30	0.5075	0.2585
30	31	0.9744	0.9630
31	32	0.3100	0.3619
32	33	0.3410	0.5302

Data lain yang tak kalah penting dan juga dibutuhkan dalam melakukan analisis aliran daya adalah data pembebanan pada masing-

masing bus yang ada di sistem. Tabel 3.2 menunjukkan data pembebanan pada jaringan distribusi radial IEEE 33 bus.

Tabel 3. 2 Data Pembebanan IEEE 33 Bus

No Bus	Data Pembebanan		No Bus	Data Pembebanan	
	P(MW)	Q(MVar)		P(MW)	Q(MVar)
2	0,100	0,060	21	0,090	0,040
3	0,090	0,040	22	0,090	0,040
4	0,120	0,080	23	0,090	0,050
5	0,060	0,030	24	0,420	0,200
6	0,060	0,020	25	0,420	0,200
7	0,200	0,100	26	0,060	0,025
8	0,200	0,100	27	0,060	0,025
9	0,060	0,020	28	0,060	0,020
10	0,060	0,020	29	0,120	0,070
11	0,045	0,030	30	0,200	0,600
12	0,060	0,035	31	0,150	0,070
13	0,060	0,035	32	0,210	0,100
14	0,120	0,080	33	0,060	0,040
16	0,060	0,020			
17	0,060	0,020			
18	0,090	0,040			
19	0,090	0,040			
20	0,090	0,040			

3.1.3 Pemodelan Capacitor Bank sebagai *Negative Q Load*

Pada Tugas Akhir ini, *capacitor bank* dimodelkan sebagai *Negative Q Load*, karena arah aliran daya dari *capacitor bank* berbeda dengan arah aliran daya dari beban. Sehingga, dalam perhitungan analisis aliran daya, *capacitor bank* dianggap sebagai beban negatif.

Bus yang terpasang *capacitor bank* akan dianggap sebagai beban tapi bertanda negatif karena arah yang berlawanan. Beban tersebut berperan sebagai sumber karena arah yang berlawanan tersebut.

3.1.4 Fungsi Objektif

Fungsi objektif pada Tugas Akhir ini adalah untuk meminimalkan nilai rugi-rugi daya dan deviasi tegangan pada jaringan. Rugi-rugi daya

yang digunakan merupakan rugi-rugi daya total yang merupakan penjumlahan dari rugi-rugi daya yang ada pada masing-masing saluran. Diibaratkan terdapat sebuah saluran yang menghubungkan bus i dan bus j. Dimana:

$$I_{ij} = I_l = y_{ij}(V_i - V_j) \quad (3.1)$$

$$I_{ji} = -I_l = -(y_{ij}(V_i - V_j)) \quad (3.2)$$

$$S_{ij} = V_i I_{ij}^* \quad (3.3)$$

$$S_{ji} = V_j I_{ji}^* \quad (3.4)$$

$$S_l = S_{ij} + S_{ji} \quad (3.5)$$

$$P_{loss(i,j)} = \text{real}(S_l) \quad (3.6)$$

$$\text{Min } F_1(x) = \sum_{j=1}^n P_{loss(i,j)} \quad (3.7)$$

Sedangkan, untuk deviasi tegangan memiliki persamaan sebagai berikut:

$$\text{Min } F_2(x) = \sum_{i=0}^n \left(\frac{V_i - V_i^{spek}}{V_i^{max} - V_i^{min}} \right)^2 \quad (3.8)$$

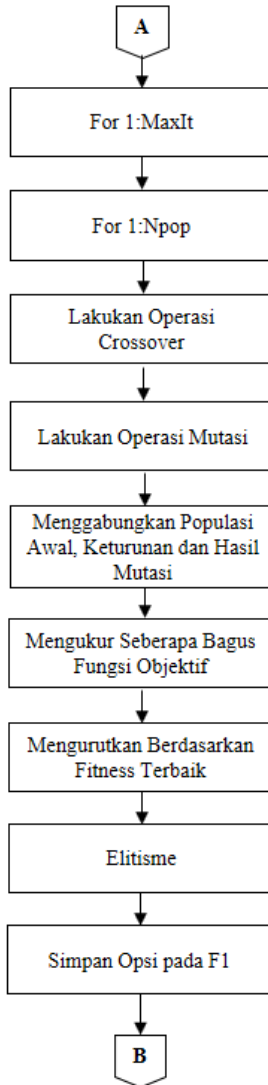
Nilai V_i^{max} merupakan batas atas, sedangkan nilai V_i^{min} merupakan batas bawah tegangan pada titik I. Nilai V_i^{spek} merupakan nilai spesifikasi tegangan *magnitude*. Adapun batasan deviasi tegangan yang digunakan adalah sebesar $\pm 5\%$.

3.2 Pemodelan Optimisasi Metode NSGA-II

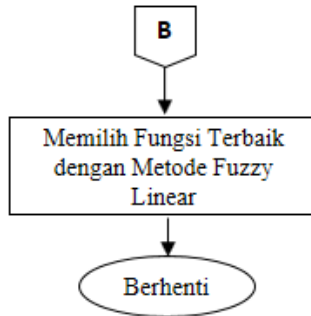
Pada Tugas Akhir ini, metode yang digunakan dalam menentukan lokasi dan kapasitas *capacitor bank* adalah metode NSGA-II. Adapun tahapan-tahapan dalam penerapannya dijelaskan pada *flowchart* berikut:



Gambar 3. 4 Flowchart Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal *Capacitor Bank*



Gambar 3. 4 Flowchart Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal *Capacitor Bank* (lanjutan)



Gambar 3. 4 *Flowchart* Pemodelan NSGA-II dalam Penentuan Lokasi dan Kapasitas Optimal *Capacitor Bank* (lanjutan)

Seperti yang tertera pada *flowchart* di atas, dalam penerapan metode NSGA-II terdapat beberapa tahapan-tahapan, yaitu:

1. Memasukkan data-data yang diperlukan.
2. Menentukan parameter-parameter yang akan digunakan, seperti nilai maksimum iterasi ($MaxIt = 1000$), jumlah populasi ($nPop = 50$) dan nilai *mutation rate* ($\mu = 0.0147$).
3. Membangkitkan populasi sesuai dengan parameter-parameter yang telah disebutkan.
4. Mengukur seberapa bagus fungsi objektif yang akan dijadikan patokan melalui algoritma *fitness*.
5. Mengurutkan hasil berdasarkan *fitness* terbaik melalui algoritma *non-dominated sorting*.
6. Melakukan proses iterasi sejumlah nilai $MaxIt$.
7. Melakukan proses kawin silang (*crossover*) keturunan, dalam kasus ini *crossover* yang digunakan berbasis nilai acak (*random*).
8. Melakukan proses mutasi dengan tujuan mengembalikan keragaman populasi awal agar tidak terjebak di *local optimum*.
9. Menggabungkan nilai populasi awal, keturunan, serta hasil mutasi guna menghasilkan populasi baru.
10. Mengulangi proses *fitness* dan *non-dominated sorting*.
11. Melakukan proses elitisme guna menghilangkan individu-individu yang kurang baik.

12. Menyimpan nilai-nilai/opsi yang saling tidak mendominasi satu sama lain.
13. Menggunakan metode *Fuzzy Linear* untuk memilih fungsi terbaik.

3.3 Metode *Fuzzy Linear*

Tahapan selanjutnya setelah mendapatkan nilai-nilai yang saling tidak mendominasi satu sama lain adalah menerapkan metode *Fuzzy Linear* untuk memilih opsi terbaik. Metode ini dapat diaplikasikan untuk mencari solusi terbaik dari kemungkinan-kemungkinan *non-dominated solution* berdasarkan nilai tertingginya. Karena hasil yang kurang tepat, maka metode ini diadopsi untuk memberikan solusi terbaik dari solusi *pareto optimal*.

$$\alpha_i^k = \begin{cases} 1 & f_i \leq f_i^{\min} \\ \frac{f_i^{\max} - f_i^k}{f_i^{\max} - f_i^{\min}} & f_i^{\min} < f < f_i^{\max} \\ 0 & f_i \geq f_i^{\max} \end{cases} \quad (3.9)$$

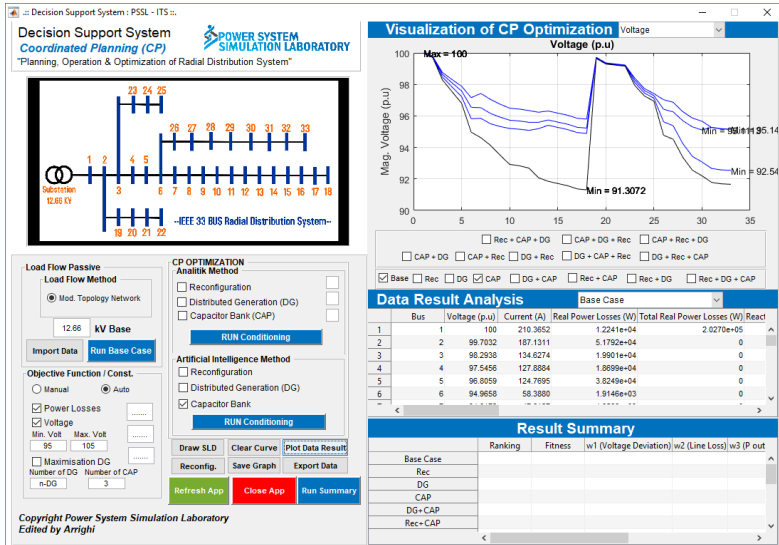
$$\alpha^k = \frac{\sum_{i=1}^{Nobj} \alpha_i^k}{\sum_{k=1}^{NRep} \sum_{i=1}^{Nobj} \alpha_i^k} \quad (3.10)$$

Berdasarkan referensi [12], persamaan (3.9) menunjukkan persamaan nilai dari *membership function*, dimana f_i^{\min} dan f_i^{\max} merupakan nilai minimum dan maksimum fungsi objektif urutan i . Nilai *membership function* sendiri memiliki nilai yang bervariasi. Setelah itu, dilakukan normalisasi nilai *membership function* yang ditunjukkan dengan persamaan (3.10) dan kemudian dicari nilai maksimum dari *membership function*.

3.4 Analisis Hasil Menggunakan *Decision Support System (DSS)*

Decision Support System (DSS) digunakan hanya untuk menampilkan hasil analisa sistem yang akan digunakan sebagai bahan pertimbangan dalam mengambil keputusan dalam mengoptimalkan sistem kelistrikan. Hanya dengan memasukkan data saluran dan data beban jaringan, serta memilih metode apa yang akan digunakan, hasil analisis dapat diakses baik dalam bentuk angka maupun grafik.

Pada Tugas Akhir ini, DSS yang akan digunakan adalah *Decision Support System* (DSS)-CP Berbasis *Advanced OPF HCT* berdasarkan referensi [11].



Gambar 3.5 Tampilan *Decision Support System* (DSS)

Halaman ini sengaja dikosongkan

BAB 4 HASIL DAN PEMBAHASAN

Pada bab 4 ini, dilakukan simulasi yang tujuannya adalah untuk mendapatkan hasil. Hasil simulasi tersebut digunakan untuk melakukan analisis guna menjawab permasalahan, serta tujuan penelitian pada bab sebelumnya. Simulasi pada Tugas Akhir ini menggunakan perangkat lunak MATLAB. Setelah simulasi berhasil dilakukan, maka akan dilakukan validasi menggunakan perangkat lunak ETAP. Analisis hasil simulasi digunakan untuk menarik kesimpulan dari proses penelitian Tugas Akhir ini.

Selanjutnya, pada bab ini akan dibagi menjadi beberapa bagian pembahasan, diantaranya:

1. Hasil analisis aliran daya pada kondisi awal
2. Pemodelan metode NSGA-II dalam menentukan lokasi dan kapasitas *capacitor bank*
3. Analisis optimasi pemasangan *capacitor bank*
4. Hasil analisis perbandingan dengan metode lainnya

4.1 Hasil Analisis Aliran Daya pada Kondisi Awal Sistem IEEE 33 Bus

Perhitungan analisis aliran daya pada tahap ini dilakukan pada saat kondisi awal sistem atau saat pada sistem masih belum dilakukan pemasangan *capacitor bank*. Analisis ini dilakukan untuk mendapatkan data-data awal yang dibutuhkan pada analisis aliran daya pada tahap selanjutnya. Sistem yang digunakan adalah jaringan distribusi radial IEEE 33 bus dengan tegangan *base* 12.66 kV dan standar *undervoltage* ≤ 0.95 pu. Data-data yang diperlukan ditampilkan pada tabel 4.1 sampai dengan tabel 4.4 berikut:

Tabel 4.1 Tegangan Setiap Bus pada Jaringan IEEE 33 Bus

Bus	Tegangan (pu)		
	Network Topology	Modified Newton Raphson	Error (%)
1	1	1	0.0000000
2	0.99703225	0.99703220	0.0000047

Tabel 4. 1 Tegangan Setiap Bus pada Jaringan IEEE 33 Bus (lanjutan)

Bus	Tegangan (pu)		
	Network Topology	Modified Newton Raphson	Error (%)
3	0.98293790	0.98293790	0.0000002
4	0.97545628	0.97545620	0.0000082
5	0.96805905	0.96805900	0.0000047
6	0.94965787	0.94965780	0.0000076
7	0.94617228	0.94617230	0.0000024
8	0.94131033	0.94131030	0.0000032
9	0.93504114	0.93504110	0.0000041
10	0.92922607	0.92922610	0.0000031
11	0.92836605	0.92836600	0.0000053
12	0.92686644	0.92686650	0.0000066
13	0.92075323	0.92075320	0.0000028
14	0.91848643	0.91848640	0.0000028
15	0.91707408	0.91707410	0.0000017
16	0.91570614	0.91570610	0.0000039
17	0.91367888	0.91367890	0.0000021
18	0.91307180	0.91307170	0.0000111
19	0.99650388	0.99650390	0.0000017
20	0.99292629	0.99292630	0.0000013
21	0.99222178	0.99222180	0.0000016
22	0.99158437	0.99158440	0.0000035
23	0.97935218	0.97935220	0.0000024
24	0.97268102	0.97268100	0.0000021
25	0.96935603	0.96935600	0.0000033
26	0.94772861	0.94772860	0.0000007
27	0.94516486	0.94516490	0.0000040
28	0.93372529	0.93372530	0.0000014
29	0.92550719	0.92550710	0.0000097
30	0.92194977	0.92194980	0.0000031
31	0.91778861	0.91778850	0.0000116
32	0.91687410	0.91687320	0.0000987
33	0.91659046	0.91658950	0.0001049

Tabel 4.2 Arus Setiap Saluran pada Jaringan IEEE 33 Bus

Saluran	Arus (A)		
	Network Topology	Modified Newton Raphson	Error (%)
1	210.36522557	210.36530000	0.00003538
2	187.13113749	187.13120000	0.00003340
3	134.62735191	134.62740000	0.00003572
4	127.88844338	127.88850000	0.00004428
5	124.76945563	124.76950000	0.00003557
6	58.38796899	58.38797000	0.00000173
7	47.61267298	47.61268000	0.00001475
8	36.78286412	36.78287000	0.00001599
9	33.71930507	33.71931000	0.00001462
10	30.64039312	30.64040000	0.00002246
11	28.00923555	28.00924000	0.00001590
12	24.60562218	24.60563000	0.00003180
13	21.18462259	21.18463000	0.00003497
14	14.18968566	14.18969000	0.00003062
15	11.21256663	11.21257000	0.00003004
16	8.06689878	8.06690100	0.00002754
17	4.91911195	4.91911200	0.00000100
18	18.08709047	18.08709000	0.00000259
19	13.57983402	13.57983000	0.00002960
20	9.05633407	9.05633400	0.00000076
21	4.52962206	4.52962200	0.00000123
22	48.48188600	48.48187000	0.00003300
23	43.69561334	43.69562000	0.00001523
24	21.88521419	21.88522000	0.00002653
25	65.35106327	65.35110000	0.00005620
26	62.48612482	62.48617000	0.00007230
27	59.64126143	59.64130000	0.00006467
28	56.98109934	56.98114000	0.00007136
29	50.58389039	50.58393000	0.00007831
30	23.34881720	23.34883000	0.00005480
31	15.12852976	15.12855000	0.00013381
32	3.58783123	3.58783400	0.00007732

Tabel 4. 3 Rugi Daya Aktif pada Jaringan IEEE 33 Bus

Saluran	Rugi Daya Aktif pada Saluran (kW)		
	Network Topology	Modified Newton Raphson	Error (%)
1	12.240526	12.240530	0.00003366
2	51.791715	51.791730	0.00002971
3	19.900727	19.900740	0.00006422
4	18.699190	18.699200	0.00005081
5	38.249144	38.249170	0.00006874
6	1.914581	1.914582	0.00003111
7	4.858563	4.858564	0.00002311
8	4.180705	4.180707	0.00003836
9	3.561057	3.561059	0.00004253
10	0.553724	0.553724	0.00003421
11	0.881170	0.881170	0.00004491
12	2.666343	2.666344	0.00003847
13	0.729191	0.729192	0.00005169
14	0.356989	0.356989	0.00007050
15	0.281478	0.281479	0.00010545
16	0.251644	0.251645	0.00005256
17	0.053138	0.053138	0.00000642
18	0.160954	0.160954	0.00001363
19	0.832177	0.832177	0.00001155
20	0.100758	0.100758	0.00001384
21	0.043635	0.043635	0.00000885
22	3.181628	3.181626	0.00005312
23	5.143672	5.143673	0.00001848
24	1.287451	1.287452	0.00004120
25	2.600894	2.600897	0.00012552
26	3.328990	3.328995	0.00014518
27	11.300843	11.300860	0.00014720
28	7.833340	7.833351	0.00014181
29	3.895666	3.895673	0.00017009
30	1.593633	1.593635	0.00012874
31	0.212851	0.213195	0.16128707
32	0.013169	0.013169	0.00014306
TOTAL	202.699548	202.700012	0.000228853

Tabel 4. 4 Nilai Deviasi Tegangan pada Jaringan IEEE 33 Bus

Bus	Nilai Deviasi Tegangan		
	Network Topology	Modified Newton Raphson	Error (%)
1	0	0	0.00000000
2	0.000880756	0.000880784	0.00315944
3	0.029111519	0.029111526	0.00002312
4	0.060239417	0.060239812	0.00065482
5	0.102022456	0.102022748	0.00028632
6	0.25343298	0.25343371	0.00028791
7	0.289742375	0.289742129	0.00008493
8	0.344447735	0.344448089	0.00010257
9	0.42196537	0.421965869	0.00011818
10	0.500894895	0.500894492	0.00008042
11	0.513142295	0.513142996	0.00013646
12	0.534851783	0.534850882	0.00016839
13	0.628005118	0.628005531	0.00006581
14	0.664446284	0.664446698	0.00006239
15	0.687670754	0.687670489	0.00003857
16	0.710545553	0.710546158	0.00008510
17	0.745133565	0.745133231	0.00004494
18	0.755651171	0.755652934	0.00023337
19	0.001222283	0.001222272	0.00097793
20	0.005003741	0.005003723	0.00035904
21	0.006050065	0.00605004	0.00041597
22	0.007082291	0.007082232	0.00082871
23	0.042633263	0.042633164	0.00023089
24	0.074632666	0.074632776	0.00014812
25	0.093905278	0.093905474	0.00020850
26	0.273229857	0.273229926	0.00002500
27	0.30068923	0.300688819	0.00013667
28	0.439233764	0.439233586	0.00004060
29	0.554917874	0.554919215	0.00024174
30	0.609183815	0.609183372	0.00007278
31	0.67587132	0.675873073	0.00025947
32	0.690991444	0.691006488	0.00217710
33	0.695715112	0.695731151	0.00230540

Dengan melihat data yang tertera pada tabel 4.1 di atas, terlihat ada beberapa bus yang mengalami *undervoltage*. Nilai *undervoltage* yang paling parah ditunjukkan pada bus yang berada pada titik terjauh dari sumber, yaitu pada bus 18.

Selain mengambil data tegangan, dilakukan juga pengambilan data arus dari masing-masing saluran pada sistem yang datanya ditunjukkan pada tabel 4.2.

Berdasarkan tabel 4.2 di atas, nilai arus pada saluran 1 dan 2 menunjukkan nilai yang paling besar karena sistem radial seperti sistem IEEE 33 bus yang digunakan ini memiliki ciri khas seperti itu. Hal ini dapat disebabkan oleh adanya pengumpulan arus dari seluruh saluran yang ada pada sistem.

Pada tabel 4.3 di atas, tertera data rugi-rugi daya tiap saluran dan juga rugi-rugi daya total pada sistem. Dimana nilai rugi-rugi daya total sistem nilainya cukup besar yaitu sebesar 202.699548 KW.

Sedangkan pada tabel 4.4, tertera data deviasi tegangan dari setiap bus yang ada. Pada bus yang terletak paling jauh dari sumber, yaitu bus 18, nilai deviasi tegangannya paling besar, yaitu sebesar 0.755651171.

Dari keempat tabel di atas, juga dilakukan validasi dengan menggunakan perangkat lunak ETAP yang mengaplikasikan metode Modified Newton Raphson. Untuk data tegangan pada tiap bus pada sistem, yaitu pada tabel 4.1 didapatkan error paling besar yaitu 0.0001049% pada bus 33.

Sedangkan untuk data arus masing-masing saluran pada sistem, nilai error paling besar yaitu sebesar 0.00013381% pada saluran 31. Pada tabel 4.3, yaitu tentang rugi-rugi daya aktif pada sistem, didapatkan error paling besar yaitu pada saluran 31 sebesar 0.16128707% dan pada tabel 4.4 tentang nilai deviasi tegangan pada sistem, didapatkan error paling besar, yaitu sebesar 0.00315944% pada bus 2.

4.2 Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan *Capacitor Bank*

Pada Tugas Akhir ini, metode yang digunakan dalam mencari lokasi dan kapasitas pemasangan *capacitor bank* adalah metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II). Metode ini dapat digunakan untuk menyelesaikan permasalahan multiobjektif, seperti yang dilakukan pada Tugas Akhir ini.

4.2.1 Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan Satu Buah *Capacitor Bank*

Agar dapat mendapatkan lokasi dan kapasitas pemasangan *capacitor bank*, langkah pertama yang dilakukan adalah dengan membangkitkan nilai populasi awal secara acak. Populasi yang dibangkitkan adalah nilai acak berupa lokasi dan kapasitas yang mungkin saja nantinya akan terpilih. Jumlah populasi yang mungkin muncul dibatasi yaitu sebesar 50 populasi, yang mana itu merupakan nilai $nPop$, dimana pada setiap iterasi akan membangkitkan populasi baru. Agar lebih jelas, contoh pembangkitan bilangan acak digambarkan pada tabel berikut:

Tabel 4. 5 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Satu *Capacitor Bank*

No.	Lokasi	Kapasitas (MVAR)	Rugi Daya Aktif (kW)	Deviasi Tegangan
1	17	0.95	194.5187	6.24211
2	30	0.95	146.9056	7.954628
3	30	0.95	146.9056	7.954628
4	17	0.95	194.5187	6.24211
5	9	0.95	167.2862	7.657815
6	31	0.95	150.7405	7.7787
7	10	0.932	169.9066	7.260117
8	31	0.95	150.7405	7.7787
9	17	0.928	193.2292	6.326599
10	16	0.95	187.1896	6.32724
11	9	0.95	167.2862	7.657815
12	12	0.95	171.7383	7.103167
13	12	0.95	171.7383	7.103167
14	13	0.893	176.2278	6.905315
15	16	0.937	186.6109	6.378844
16	13	0.893	176.2278	6.905315
17	15	0.95	182.9752	6.381752
18	14	0.95	179.7234	6.475431
19	13	0.95	177.3869	6.673651
20	10	0.932	169.9066	7.260117
21	14	0.93	179.1637	6.556381

Tabel 4.5 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Satu *Capacitor Bank* (lanjutan)

No.	Lokasi	Kapasitas (MVAR)	Rugi Daya Aktif (kW)	Deviasi Tegangan
22	15	0.927	182.1728	6.474477
23	17	0.936	193.6907	6.295684
24	14	0.941	179.4664	6.511723
25	13	0.922	176.7774	6.786456
26	13	0.932	176.9862	6.745949
27	14	0.918	178.848	6.605479
28	16	0.946	187.0094	6.343063
29	11	0.95	170.4866	7.157307
30	10	0.95	169.9181	7.190612
31	14	0.902	178.4504	6.671564
32	13	0.932	176.9862	6.745949
33	12	0.937	171.6511	7.153631
34	11	0.945	170.4712	7.17661
35	12	0.939	171.6636	7.145847
36	15	0.932	182.3422	6.454188
37	14	0.915	178.7714	6.617816
38	14	0.908	178.5964	6.646699
39	13	0.915	176.6371	6.814957
40	13	0.912	176.5785	6.827208
41	13	0.905	176.4451	6.85588
42	15	0.946	182.8314	6.397767
43	15	0.941	182.6542	6.417851
44	15	0.937	182.5144	6.433971
45	17	0.932	193.4589	6.311114
46	10	0.944	169.9117	7.213717
47	10	0.938	169.9078	7.236885
48	13	0.902	176.3894	6.868206
49	13	0.896	176.2807	6.892923
50	14	0.941	178.5229	6.659119

Tabel 4.5 di atas menunjukkan contoh populasi bilangan acak yang akan digunakan dalam mencari nilai lokasi dan kapasitas *capacitor bank* yang akan dipasang. Pada setiap iterasi akan dibangkitkan populasi lokasi

dan kapasitas yang baru. Untuk menjaga agar jumlah populasi sama dengan nilai nPop dan juga agar hasil yang ada pada populasi tetap optimal digunakan sebuah metode, yaitu metode *Fuzzy Linear* dengan persamaan sebagai berikut:

$$\alpha_i^k = \begin{cases} 1 & f_i \leq f_i^{\min} \\ \frac{f_i^{\max} - f_i^k}{f_i^{\max} - f_i^{\min}} & f_i^{\min} < f < f_i^{\max} \\ 0 & f_i \geq f_i^{\max} \end{cases} \quad (4.1)$$

$$\alpha^k = \frac{\sum_{i=1}^{Nobj} \alpha_i^k}{\sum_{k=1}^{NRep} \sum_{i=1}^{Nobj} \alpha_i^k} \quad (4.2)$$

Nilai f_i^{\min} dan f_i^{\max} merupakan nilai minimum dan maksimum fungsi objektif urutan i. Sedangkan nilai f_i^k merupakan nilai fungsi objektif urutan ke-i. Langkah selanjutnya adalah dengan menghitung nilai α_i^k dari masing-masing fungsi objektif seperti pada persamaan (4.1), seperti yang ditunjukkan pada tabel di bawah ini:

Tabel 4. 6 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Satu *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
1	194.5187	6.24211	0	1
2	146.9056	7.954628	1	0
3	146.9056	7.954628	1	0
4	194.5187	6.24211	0	1
5	167.2862	7.657815	0.571954	0.17332
6	150.7405	7.7787	0.919458	0.10273
7	169.9066	7.260117	0.516919	0.40555
8	150.7405	7.7787	0.919458	0.10273
9	193.2292	6.326599	0.027083	0.950664
10	187.1896	6.32724	0.153929	0.950289
11	167.2862	7.657815	0.571954	0.17332
12	171.7383	7.103167	0.478448	0.497198
13	171.7383	7.103167	0.478448	0.497198
14	176.2278	6.905315	0.384158	0.612731
15	186.6109	6.378844	0.166083	0.920156

Tabel 4. 6 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Satu *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
16	176.2278	6.905315	0.384158	0.612731
17	182.9752	6.381752	0.242444	0.918458
18	179.7234	6.475431	0.310739	0.863756
19	177.3869	6.673651	0.359813	0.748008
20	169.9066	7.260117	0.516919	0.40555
21	179.1637	6.556381	0.322494	0.816486
22	182.1728	6.474477	0.259296	0.864312
23	193.6907	6.295684	0.017389	0.968716
24	179.4664	6.511723	0.316137	0.842563
25	176.7774	6.786456	0.372614	0.682137
26	176.9862	6.745949	0.368228	0.70579
27	178.848	6.605479	0.329126	0.787815
28	187.0094	6.343063	0.157714	0.94105
29	170.4866	7.157307	0.504736	0.465584
30	169.9181	7.190612	0.516677	0.446136
31	178.4504	6.671564	0.337475	0.749226
32	176.9862	6.745949	0.368228	0.70579
33	171.6511	7.153631	0.480279	0.46773
34	170.4712	7.17661	0.50506	0.454312
35	171.6636	7.145847	0.480016	0.472276
36	182.3422	6.454188	0.255738	0.87616
37	178.7714	6.617816	0.330734	0.780612
38	178.5964	6.646699	0.33441	0.763746
39	176.6371	6.814957	0.37556	0.665494
40	176.5785	6.827208	0.376792	0.65834
41	176.4451	6.85588	0.379593	0.641597
42	182.8314	6.397767	0.245463	0.909106
43	182.6542	6.417851	0.249185	0.897378
44	182.5144	6.433971	0.252121	0.887965
45	193.4589	6.311114	0.022258	0.959706
46	169.9117	7.213717	0.516812	0.432644
47	169.9078	7.236885	0.516893	0.419115
48	176.3894	6.868206	0.380762	0.6344

Tabel 4. 6 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Satu *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
49	176.2807	6.892923	0.383044	0.619967
50	178.5229	6.659119	0.335953	0.756493

Setelah mendapatkan nilai α_i^k dari masing-masing fungsi objektif, langkah selanjutnya yang dilakukan adalah dengan menjumlahkan nilai α_i^{losses} dengan α_i^{dev} dari masing-masing populasi, seperti yang ditunjukkan pada tabel 4.7, untuk kemudian mencari nilai α_i^{total} yang akan digunakan pada tahap terakhir metode *Fuzzy Linear*.

Tabel 4. 7 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Satu *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
1	194.5187	6.24211	1
2	146.9056	7.954628	1
3	146.9056	7.954628	1
4	194.5187	6.24211	1
5	167.2862	7.657815	0.745273
6	150.7405	7.7787	1.022188
7	169.9066	7.260117	0.922469
8	150.7405	7.7787	1.022188
9	193.2292	6.326599	0.977746
10	187.1896	6.32724	1.104218
11	167.2862	7.657815	0.745273
12	171.7383	7.103167	0.975646
13	171.7383	7.103167	0.975646
14	176.2278	6.905315	0.996889
15	186.6109	6.378844	1.086239
16	176.2278	6.905315	0.996889
17	182.9752	6.381752	1.160902
18	179.7234	6.475431	1.174495
19	177.3869	6.673651	1.107821
20	169.9066	7.260117	0.922469

Tabel 4. 7 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Satu *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
21	179.1637	6.556381	1.13898
22	182.1728	6.474477	1.123609
23	193.6907	6.295684	0.986104
24	179.4664	6.511723	1.158701
25	176.7774	6.786456	1.05475
26	176.9862	6.745949	1.074018
27	178.848	6.605479	1.116941
28	187.0094	6.343063	1.098764
29	170.4866	7.157307	0.97032
30	169.9181	7.190612	0.962813
31	178.4504	6.671564	1.086702
32	176.9862	6.745949	1.074018
33	171.6511	7.153631	0.948009
34	170.4712	7.17661	0.959373
35	171.6636	7.145847	0.952292
36	182.3422	6.454188	1.131898
37	178.7714	6.617816	1.111346
38	178.5964	6.646699	1.098156
39	176.6371	6.814957	1.041054
40	176.5785	6.827208	1.035132
41	176.4451	6.85588	1.02119
42	182.8314	6.397767	1.15457
43	182.6542	6.417851	1.146564
44	182.5144	6.433971	1.140086
45	193.4589	6.311114	0.981963
46	169.9117	7.213717	0.949456
47	169.9078	7.236885	0.936008
48	176.3894	6.868206	1.015162
49	176.2807	6.892923	1.003012
50	178.5229	6.659119	1.092446
α_i^{total}			51.49979

Ketika sudah mendapatkan hasil penjumlahan antara nilai α_i^{losses} dengan nilai α_i^{dev} dan juga nilai α_i^{total} , langkah berikutnya yang dilakukan adalah mencari nilai α^k dengan cara membagi nilai penjumlahan antara nilai α_i^{loss} dan nilai α_i^{dev} dengan nilai α_i^{total} . Untuk hasilnya, ditunjukkan pada tabel 4.8.

Tabel 4. 8 Tabel Pencarian Nilai Alfa Keseluruhan Satu *Capacitor Bank*

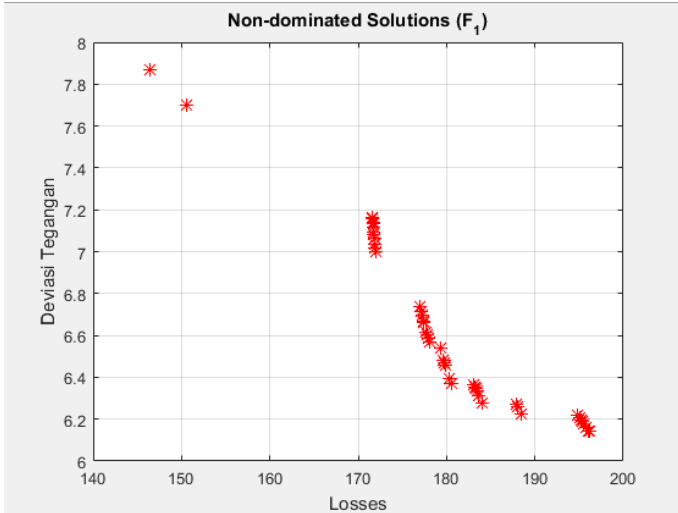
No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
1	194.5187	6.24211	0.019418
2	146.9056	7.954628	0.019418
3	146.9056	7.954628	0.019418
4	194.5187	6.24211	0.019418
5	167.2862	7.657815	0.014471
6	150.7405	7.7787	0.019848
7	169.9066	7.260117	0.017912
8	150.7405	7.7787	0.019848
9	193.2292	6.326599	0.018985
10	187.1896	6.32724	0.021441
11	167.2862	7.657815	0.014471
12	171.7383	7.103167	0.018945
13	171.7383	7.103167	0.018945
14	176.2278	6.905315	0.019357
15	186.6109	6.378844	0.021092
16	176.2278	6.905315	0.019357
17	182.9752	6.381752	0.022542
18	179.7234	6.475431	0.022806
19	177.3869	6.673651	0.021511
20	169.9066	7.260117	0.017912
21	179.1637	6.556381	0.022116
22	182.1728	6.474477	0.021818
23	193.6907	6.295684	0.019148
24	179.4664	6.511723	0.022499
25	176.7774	6.786456	0.020481
26	176.9862	6.745949	0.020855
27	178.848	6.605479	0.021688
28	187.0094	6.343063	0.021335

Tabel 4. 8 Tabel Mencari Nilai Alfa Keseluruhan Satu *Capacitor Bank* (lanjutan)

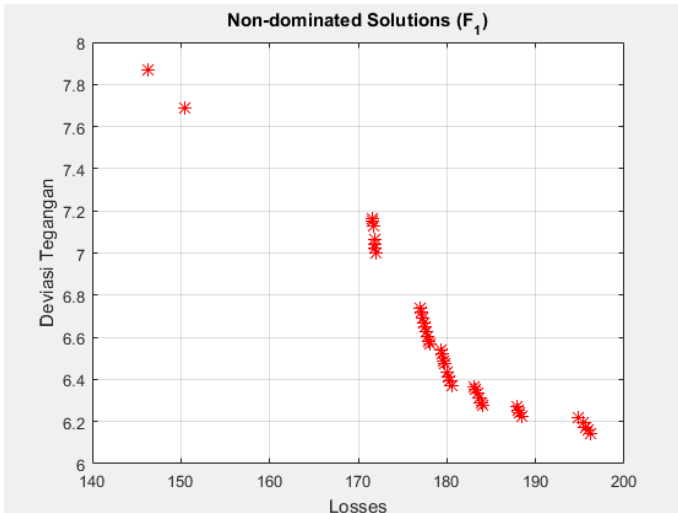
No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
29	170.4866	7.157307	0.018841
30	169.9181	7.190612	0.018695
31	178.4504	6.671564	0.021101
32	176.9862	6.745949	0.020855
33	171.6511	7.153631	0.018408
34	170.4712	7.17661	0.018629
35	171.6636	7.145847	0.018491
36	182.3422	6.454188	0.021979
37	178.7714	6.617816	0.02158
38	178.5964	6.646699	0.021324
39	176.6371	6.814957	0.020215
40	176.5785	6.827208	0.0201
41	176.4451	6.85588	0.019829
42	182.8314	6.397767	0.022419
43	182.6542	6.417851	0.022263
44	182.5144	6.433971	0.022138
45	193.4589	6.311114	0.019067
46	169.9117	7.213717	0.018436
47	169.9078	7.236885	0.018175
48	176.3894	6.868206	0.019712
49	176.2807	6.892923	0.019476
50	178.5229	6.659119	0.021213

Nilai α^k yang sudah didapatkan, selanjutnya akan dicari nilai yang terkecil untuk selanjutnya tidak dimasukkan lagi ke dalam populasi ketika ada nilai populasi baru yang lebih baik. Sedangkan, pada akhir iterasi, populasi lokasi dan kapasitas yang menghasilkan nilai α^k yang terbesar akan dipilih sebagai lokasi dan kapasitas *capacitor bank* yang akan dipasang.

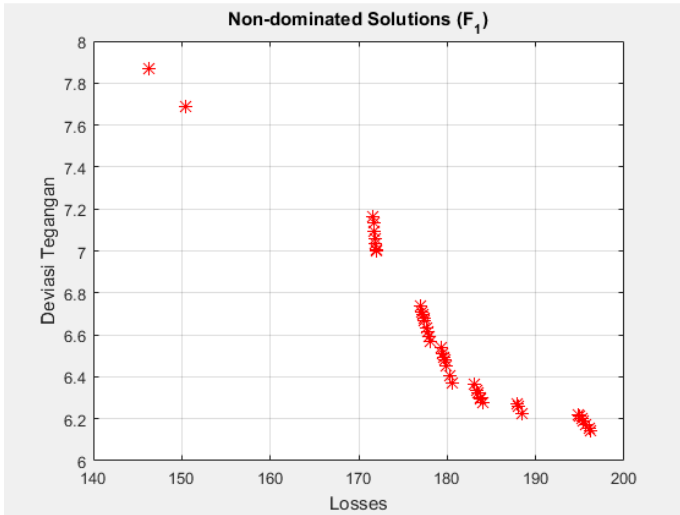
Agar lebih jelas dalam melihat pergerakan partikel populasi metode NSGA-II, dapat melihat gambar 4.1, 4.2 dan 4.3 yang akan menggambarkan mengenai pergerakan partikel populasi terbaik pada iterasi ke-50, ke-500 dan ke-1000.



Gambar 4.1 Populasi pada Iterasi ke-50 Pemasangan Satu *Capacitor Bank*



Gambar 4.2 Populasi pada Iterasi ke-500 Pemasangan Satu *Capacitor Bank*



Gambar 4.3 Populasi pada Iterasi ke-1000 Pemasangan Satu *Capacitor Bank*

Gambar 4.1, 4.2 dan 4.3 merupakan gambar pergerakan partikel dari populasi pada metode NSGA-II dalam mencari nilai lokasi dan kapasitas satu buah *capacitor bank*. Bentuk grafik disebabkan karena untuk pemasangan satu buah *capacitor bank* belum mampu untuk memenuhi batasan yang telah ditetapkan, yaitu $0.95 \leq \text{tegangan (pu)} \leq 1.05$. Adapun terlihat dari ketiga grafik tersebut, partikel yang ada berubah-ubah dikarenakan adanya seleksi terhadap kemungkinan populasi yang ada.

4.2.2 Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan Dua Buah *Capacitor Bank*

Dalam mencari lokasi dan kapasitas pemasangan untuk dua buah *capacitor bank*, caranya tidak berbeda dengan pemasangan satu buah *capacitor bank*. Hanya saja, dalam membangkitkan bilangan acak ditambah dengan kemungkinan lokasi dan kapasitas untuk *capacitor bank* yang kedua.

Populasi bilangan acak yang dibangkitkan adalah nilai acak berupa lokasi dan kapasitas untuk dua buah *capacitor bank* dengan jumlah

populasi dan iterasi yang sama. Agar lebih jelas, contoh pembangkitan bilangan acak untuk dua buah *capacitor bank* digambarkan pada tabel-tabel berikut:

Tabel 4. 9 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Dua *Capacitor Bank*

No.	Lokasi		Kapabilitas (MVAR)		Rugi Daya Aktif (kW)	Deviasi Tegangan
	1	2	1	2		
1	8	31	0.767	0.87	139.3999	5.733192
2	17	32	0.94	0.886	168.9415	3.540526
3	8	31	0.767	0.87	139.3999	5.733192
4	17	32	0.94	0.886	168.9415	3.540526
5	16	32	0.94	0.886	162.1243	3.610555
6	17	31	0.928	0.885	166.6925	3.610053
7	16	31	0.936	0.885	160.5823	3.656712
8	10	31	0.839	0.883	142.342	4.691166
9	14	31	0.93	0.885	153.3108	3.800309
10	15	32	0.94	0.886	158.1538	3.656723
11	8	31	0.856	0.877	139.6334	5.477898
12	8	31	0.911	0.882	139.9689	5.322031
13	10	31	0.883	0.884	143.2734	4.549247
14	9	31	0.851	0.882	140.9303	5.031436
15	31	14	0.943	0.831	149.2421	3.98188
16	31	14	0.93	0.858	150.2888	3.923549
17	10	31	0.779	0.874	141.2511	4.910615
18	15	31	0.93	0.885	156.2938	3.721825
19	14	31	0.909	0.885	152.2439	3.867556
20	15	32	0.928	0.884	157.4197	3.699225
21	14	32	0.931	0.885	154.6179	3.765909
22	12	31	0.937	0.885	146.2962	4.305633
23	9	31	0.802	0.883	140.422	5.174588
24	9	31	0.772	0.884	140.1781	5.262571
25	9	31	0.828	0.877	140.636	5.113191
26	8	31	0.798	0.881	139.4915	5.619201
27	9	31	0.903	0.885	141.6517	4.871802

Tabel 4.9 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Dua *Capacitor Bank* (lanjutan)

No.	Lokasi		Kapasitas (MVAR)		Rugi Daya Aktif (kW)	Deviasi Tegangan
	1	2	1	2		
28	14	32	0.94	0.886	155.1028	3.735044
29	14	31	0.812	0.881	147.8693	4.20306
30	11	31	0.938	0.886	145.1677	4.346212
31	10	31	0.908	0.882	143.8387	4.476694
32	8	31	0.829	0.872	139.5041	5.562634
33	10	31	0.811	0.885	141.8393	4.77613
34	13	31	0.831	0.884	147.0712	4.292317
35	13	31	0.845	0.882	147.5817	4.250201
36	14	31	0.892	0.885	151.4128	3.92281
37	14	31	0.844	0.885	149.2244	4.082812
38	17	32	0.928	0.885	167.9506	3.578403
39	10	31	0.923	0.884	144.2295	4.425363
40	11	31	0.81	0.884	142.1235	4.755174
41	14	31	0.827	0.881	148.4772	4.151113
42	14	31	0.903	0.88	151.9017	3.899375
43	10	31	0.891	0.884	143.4557	4.524264
44	10	31	0.933	0.885	144.4963	4.392228
45	17	32	0.938	0.886	168.7772	3.546406
46	14	31	0.839	0.885	149.01	4.099821
47	8	31	0.932	0.883	144.9681	4.372209
48	17	32	0.928	0.885	166.6925	3.610053
49	8	31	0.929	0.885	168.0314	3.575429
50	17	32	0.875	0.882	148.7705	4.150411

Sama seperti sebelumnya, dengan menggunakan persamaan (4.1) dan (4.2), populasi yang kurang baik akan dieliminasi dan yang terbaik akan dipilih sebagai solusi. Selanjutnya, menghitung nilai α_i^k dari masing-masing fungsi objektif seperti pada persamaan (4.1), seperti yang ditunjukkan pada tabel di bawah ini:

Tabel 4.10 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Dua *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
1	139.3999	5.733192	1	0
2	168.9415	3.540526	0	1
3	139.3999	5.733192	1	0
4	168.9415	3.540526	0	1
5	162.1243	3.610555	0.230768	0.968062
6	166.6925	3.610053	0.07613	0.968291
7	160.5823	3.656712	0.282964	0.947012
8	142.342	4.691166	0.900408	0.475232
9	153.3108	3.800309	0.529108	0.881522
10	158.1538	3.656723	0.36517	0.947007
11	139.6334	5.477898	0.992095	0.116431
12	139.9689	5.322031	0.980738	0.187516
13	143.2734	4.549247	0.86888	0.539957
14	140.9303	5.031436	0.948194	0.320047
15	149.2421	3.98188	0.666835	0.798714
16	150.2888	3.923549	0.631403	0.825316
17	141.2511	4.910615	0.937334	0.375149
18	156.2938	3.721825	0.428133	0.917316
19	152.2439	3.867556	0.565222	0.850853
20	157.4197	3.699225	0.390021	0.927623
21	154.6179	3.765909	0.484861	0.89721
22	146.2962	4.305633	0.766557	0.651061
23	140.422	5.174588	0.965399	0.25476
24	140.1781	5.262571	0.973656	0.214634
25	140.636	5.113191	0.958154	0.282761
26	139.4915	5.619201	0.996897	0.051987
27	141.6517	4.871802	0.923773	0.392851
28	155.1028	3.735044	0.468448	0.911287
29	147.8693	4.20306	0.713304	0.697841
30	145.1677	4.346212	0.804756	0.632554
31	143.8387	4.476694	0.849741	0.573046
32	139.5041	5.562634	0.996472	0.077785
33	141.8393	4.77613	0.917423	0.436483

Tabel 4.10 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Dua *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
34	147.0712	4.292317	0.740322	0.657134
35	147.5817	4.250201	0.72304	0.676341
36	151.4128	3.92281	0.593355	0.825653
37	149.2244	4.082812	0.667434	0.752682
38	167.9506	3.578403	0.033544	0.982726
39	144.2295	4.425363	0.836513	0.596456
40	142.1235	4.755174	0.907803	0.44604
41	148.4772	4.151113	0.692726	0.721532
42	151.9017	3.899375	0.576807	0.836341
43	143.4557	4.524264	0.862707	0.551351
44	144.4963	4.392228	0.827483	0.611568
45	168.7772	3.546406	0.005562	0.997318
46	149.01	4.099821	0.674693	0.744924
47	144.9681	4.372209	0.811512	0.620698
48	166.6925	3.610053	0.07613	0.968291
49	168.0314	3.575429	0.030809	0.984082
50	148.7705	4.150411	0.682799	0.721852

Langkah selanjutnya yang dilakukan setelah mendapatkan nilai α_i^k dari masing-masing fungsi objektif adalah menjumlahkan nilai α_i^{losses} dengan α_i^{dev} dari masing-masing populasi, yang akan digunakan mencari nilai α_i^{total} yang akan digunakan pada tahap terakhir.

Tabel 4.11 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Dua *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
1	139.3999	5.733192	1
2	168.9415	3.540526	1
3	139.3999	5.733192	1
4	168.9415	3.540526	1
5	162.1243	3.610555	1.19883

Tabel 4.11 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Dua *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
6	166.6925	3.610053	1.044421
7	160.5823	3.656712	1.229976
8	142.342	4.691166	1.375641
9	153.3108	3.800309	1.410629
10	158.1538	3.656723	1.312176
11	139.6334	5.477898	1.108526
12	139.9689	5.322031	1.168254
13	143.2734	4.549247	1.408837
14	140.9303	5.031436	1.268241
15	149.2421	3.98188	1.465548
16	150.2888	3.923549	1.45672
17	141.2511	4.910615	1.312483
18	156.2938	3.721825	1.345448
19	152.2439	3.867556	1.416075
20	157.4197	3.699225	1.317644
21	154.6179	3.765909	1.382071
22	146.2962	4.305633	1.417618
23	140.422	5.174588	1.220159
24	140.1781	5.262571	1.18829
25	140.636	5.113191	1.240916
26	139.4915	5.619201	1.048885
27	141.6517	4.871802	1.316623
28	155.1028	3.735044	1.379735
29	147.8693	4.20306	1.411145
30	145.1677	4.346212	1.43731
31	143.8387	4.476694	1.422787
32	139.5041	5.562634	1.074258
33	141.8393	4.77613	1.353906
34	147.0712	4.292317	1.397455
35	147.5817	4.250201	1.399381
36	151.4128	3.92281	1.419008
37	149.2244	4.082812	1.420116

Tabel 4.11 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Dua *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
38	167.9506	3.578403	1.01627
39	144.2295	4.425363	1.432969
40	142.1235	4.755174	1.353844
41	148.4772	4.151113	1.414259
42	151.9017	3.899375	1.413148
43	143.4557	4.524264	1.414057
44	144.4963	4.392228	1.43905
45	168.7772	3.546406	1.00288
46	149.01	4.099821	1.419618
47	144.9681	4.372209	1.43221
48	166.6925	3.610053	1.044421
49	168.0314	3.575429	1.014891
50	148.7705	4.150411	1.404651
α_i^{total}			64.17138

Langkah selanjutnya yaitu mencari nilai α^k dengan cara membagi nilai penjumlahan antara nilai α_i^{loss} dan nilai α_i^{dev} dengan nilai α_i^{total} . Untuk hasilnya, ditunjukkan pada tabel berikut:

Tabel 4.12 Tabel Pencarian Nilai Alfa Keseluruhan Dua *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
1	194.5187	6.24211	0.015583
2	146.9056	7.954628	0.015583
3	146.9056	7.954628	0.015583
4	194.5187	6.24211	0.015583
5	167.2862	7.657815	0.018682
6	150.7405	7.7787	0.016276
7	169.9066	7.260117	0.019167
8	150.7405	7.7787	0.021437
9	193.2292	6.326599	0.021982

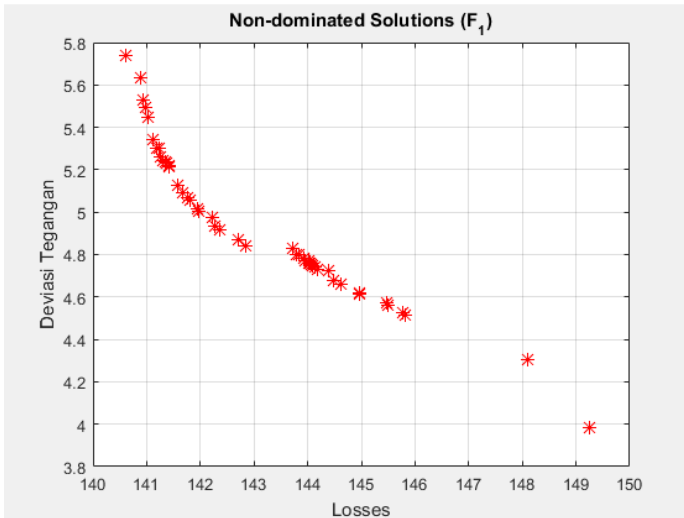
Tabel 4.12 Tabel Mencari Nilai Alfa Keseluruhan Dua *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
10	187.1896	6.32724	0.020448
11	167.2862	7.657815	0.017274
12	171.7383	7.103167	0.018205
13	171.7383	7.103167	0.021954
14	176.2278	6.905315	0.019763
15	186.6109	6.378844	0.022838
16	176.2278	6.905315	0.0227
17	182.9752	6.381752	0.020453
18	179.7234	6.475431	0.020966
19	177.3869	6.673651	0.022067
20	169.9066	7.260117	0.020533
21	179.1637	6.556381	0.021537
22	182.1728	6.474477	0.022091
23	193.6907	6.295684	0.019014
24	179.4664	6.511723	0.018517
25	176.7774	6.786456	0.019338
26	176.9862	6.745949	0.016345
27	178.848	6.605479	0.020517
28	187.0094	6.343063	0.021501
29	170.4866	7.157307	0.02199
30	169.9181	7.190612	0.022398
31	178.4504	6.671564	0.022172
32	176.9862	6.745949	0.01674
33	171.6511	7.153631	0.021098
34	170.4712	7.17661	0.021777
35	171.6636	7.145847	0.021807
36	182.3422	6.454188	0.022113
37	178.7714	6.617816	0.02213
38	178.5964	6.646699	0.015837
39	176.6371	6.814957	0.02233
40	176.5785	6.827208	0.021097
41	176.4451	6.85588	0.022039
42	182.8314	6.397767	0.022021

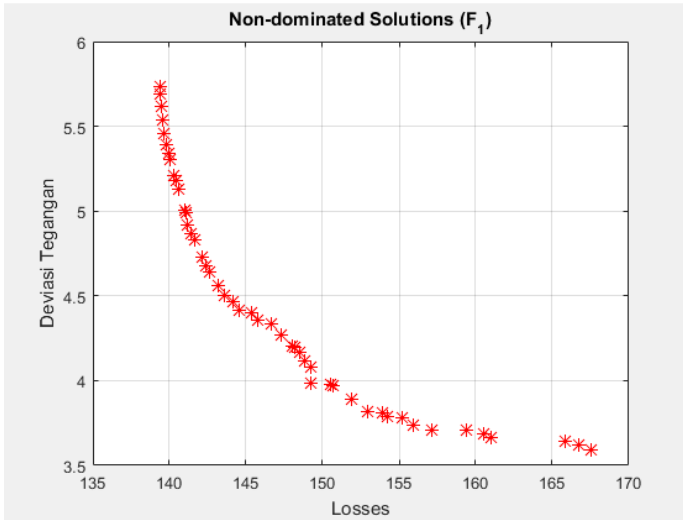
Tabel 4.12 Tabel Mencari Nilai Alfa Keseluruhan Dua *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
43	182.6542	6.417851	0.022036
44	182.5144	6.433971	0.022425
45	193.4589	6.311114	0.015628
46	169.9117	7.213717	0.022122
47	169.9078	7.236885	0.022319
48	176.3894	6.868206	0.016276
49	176.2807	6.892923	0.015815
50	178.5229	6.659119	0.021889

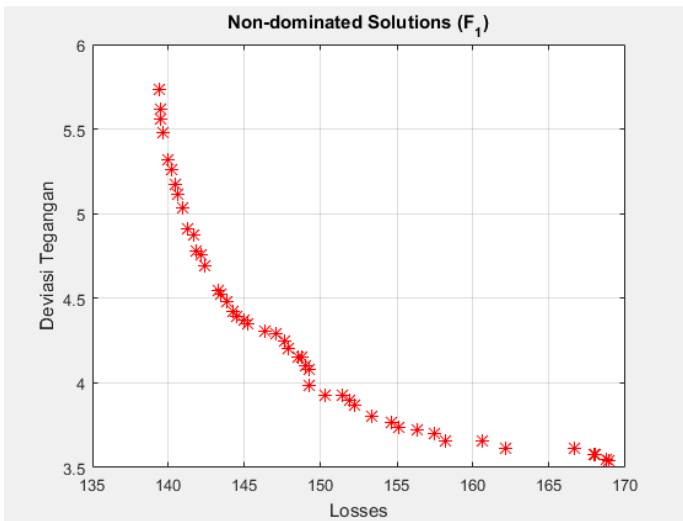
Sama seperti sebelumnya, nilai α^k yang sudah didapatkan selanjutnya dicari nilai yang terkecil untuk dilakukan eliminasi. Sedangkan, pada akhir iterasi, populasi lokasi dan kapasitas yang menghasilkan nilai α^k yang terbesar akan dipilih sebagai lokasi dan kapasitas *capacitor bank* yang akan dipasang.



Gambar 4.4 Populasi pada Iterasi ke-50 Pemasangan Dua *Capacitor Bank*



Gambar 4.5 Populasi pada Iterasi ke-500 Pemasangan Dua *Capacitor Bank*



Gambar 4.6 Populasi pada Iterasi ke-1000 Pemasangan Dua *Capacitor Bank*

Ketiga gambar di atas merupakan gambar pergerakan partikel dari populasi pada metode NSGA-II dalam mencari nilai lokasi dan kapasitas untuk dua buah *capacitor bank*. Adapun terlihat dari ketiga grafik tersebut, terdapat populasi yang pada iterasi awal ada, tetapi pada saat iterasi ke-500 dan ke-1000 sudah tidak ada pada grafik. Hal ini disebabkan oleh adanya eliminasi populasi yang kurang baik seperti yang dijelaskan sebelumnya.

4.2.3 Pemodelan Metode NSGA-II dalam Menentukan Lokasi dan Kapasitas Pemasangan Tiga Buah *Capacitor Bank*

Dalam menentukan lokasi dan kapasitas untuk tiga buah *capacitor bank* yang akan dipasang, diperlukan tambahan pembangkitan bilangan acak untuk mencari lokasi dan kapasitas *capacitor bank* yang ketiga. Sama seperti sebelumnya, populasi bilangan acak yang dibangkitkan adalah nilai acak berupa lokasi dan kapasitas untuk tiga buah *capacitor bank* dengan jumlah populasi dan iterasi yang sama, seperti yang ditunjukkan pada tabel 4.13.

Tabel 4.13 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Tiga *Capacitor Bank*

No.	Lokasi			Kapasitas (MVAR)			Rugi Daya Aktif (kW)	Deviasi Tegangan
	1	2	3	1	2	3		
1	7	14	31	0.464	0.556	0.862	139.7654	4.195924
2	13	17	31	0.593	0.631	0.892	175.1554	2.882221
3	13	17	31	0.593	0.631	0.892	175.1554	2.882221
4	7	14	31	0.464	0.556	0.862	139.7654	4.195924
5	9	15	31	0.592	0.618	0.891	152.3683	3.31911
6	9	16	31	0.593	0.631	0.892	154.7639	3.234515
7	13	15	31	0.584	0.63	0.892	170.089	2.993225
8	7	14	31	0.511	0.558	0.869	140.1492	4.073722
9	8	15	31	0.591	0.628	0.89	147.717	3.487973
10	10	16	31	0.593	0.628	0.892	160.0559	3.088417
11	12	17	31	0.593	0.631	0.892	166.3889	2.993415
12	7	14	31	0.475	0.557	0.866	139.8884	4.15924
13	7	15	31	0.588	0.602	0.877	143.3909	3.681026

Tabel 4.13 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Tiga *Capacitor Bank* (lanjutan)

No.	Lokasi			Kapasitas (MVAR)			Rugi Daya Aktif (kW)	Deviasi Tegangan
	1	2	3	1	2	3		
14	8	16	31	0.587	0.623	0.891	149.0015	3.466551
15	7	14	31	0.538	0.564	0.866	140.4577	4.004433
16	11	16	31	0.593	0.63	0.892	161.2959	3.073653
17	7	14	31	0.588	0.569	0.881	141.2418	3.849924
18	8	16	31	0.593	0.631	0.892	149.5686	3.426356
19	9	15	31	0.588	0.607	0.888	151.5847	3.369028
20	7	15	31	0.582	0.629	0.868	144.2807	3.621946
21	7	14	31	0.574	0.594	0.879	141.9046	3.795732
22	13	17	31	0.589	0.62	0.888	173.7503	2.928085
23	11	17	31	0.593	0.631	0.892	164.2032	3.005765
24	7	16	31	0.592	0.622	0.892	146.1085	3.526043
25	10	15	31	0.593	0.627	0.892	158.4138	3.128532
26	13	15	31	0.593	0.631	0.892	170.8266	2.968834
27	10	14	31	0.587	0.616	0.892	156.3065	3.229796
28	13	17	31	0.592	0.626	0.889	174.5511	2.903639
29	12	17	31	0.593	0.627	0.892	166.0499	3.004437
30	13	16	31	0.593	0.63	0.892	172.3052	2.939546
31	10	17	31	0.585	0.626	0.891	162.3362	3.048779
32	7	14	31	0.558	0.563	0.868	140.6024	3.962603
33	7	14	31	0.578	0.564	0.866	140.7618	3.92372
34	7	14	31	0.582	0.565	0.877	140.9969	3.885506
35	10	14	31	0.589	0.624	0.89	156.8355	3.206417
36	9	14	31	0.586	0.615	0.887	150.7999	3.410299
37	7	14	31	0.578	0.6	0.88	142.1664	3.764925
38	7	14	31	0.587	0.6	0.889	142.4142	3.726006
39	13	16	31	0.592	0.627	0.89	171.9364	2.954038
40	10	17	31	0.593	0.631	0.892	163.11	3.014327
41	7	14	31	0.588	0.607	0.89	142.6931	3.697978
42	7	15	31	0.583	0.628	0.878	144.4224	3.599913
43	9	17	31	0.593	0.63	0.892	157.5768	3.165986
44	7	15	31	0.593	0.625	0.892	144.6615	3.558355

Tabel 4.13 Contoh Pembangkitan Bilangan Acak Metode NSGA-II Tiga *Capacitor Bank* (lanjutan)

No.	Lokasi			Kapasitas (MVAR)			Rugi Daya Aktif (kW)	Deviasi Tegangan
	1	2	3	1	2	3		
45	9	15	31	0.583	0.603	0.886	151.1824	3.397367
46	7	15	31	0.593	0.63	0.892	144.8763	3.541658
47	10	15	31	0.592	0.627	0.889	158.3129	3.137558
48	10	15	31	0.591	0.614	0.888	157.4169	3.179757
49	10	17	31	0.591	0.627	0.891	162.6816	3.032288
50	7	16	31	0.586	0.622	0.891	146.0246	3.539665

Dengan menggunakan persamaan (4.1) dan (4.2), populasi terbaik akan dipilih. Langkah berikutnya setelah membangkitkan bilangan acak adalah menghitung nilai α_i^k dari masing-masing fungsi objektif seperti pada persamaan (4.1), seperti yang ditunjukkan pada tabel di bawah ini:

Tabel 4.14 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Tiga *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
1	139.3999	5.733192	1	0
2	168.9415	3.540526	0	1
3	139.3999	5.733192	0	1
4	168.9415	3.540526	1	0
5	162.1243	3.610555	0.643886	0.667437
6	166.6925	3.610053	0.576195	0.731832
7	160.5823	3.656712	0.143157	0.915503
8	142.342	4.691166	0.989156	0.093022
9	153.3108	3.800309	0.775314	0.538898
10	158.1538	3.656723	0.42666	0.843043
11	139.6334	5.477898	0.24771	0.915359
12	139.9689	5.322031	0.996523	0.027924
13	143.2734	4.549247	0.897555	0.391944
14	140.9303	5.031436	0.739018	0.555204
15	149.2421	3.98188	0.980438	0.145764

Tabel 4.14 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Tiga *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
16	150.2888	3.923549	0.391622	0.854281
17	141.2511	4.910615	0.958281	0.263378
18	156.2938	3.721825	0.722996	0.585801
19	152.2439	3.867556	0.666026	0.629439
20	157.4197	3.699225	0.872413	0.436917
21	154.6179	3.765909	0.939554	0.304629
22	146.2962	4.305633	0.039702	0.965088
23	140.422	5.174588	0.30947	0.905957
24	140.1781	5.262571	0.820764	0.509919
25	140.636	5.113191	0.47306	0.812507
26	139.4915	5.619201	0.122316	0.93407
27	141.6517	4.871802	0.532603	0.735424
28	155.1028	3.735044	0.017074	0.983696
29	147.8693	4.20306	0.25729	0.906969
30	145.1677	4.346212	0.080537	0.956364
31	143.8387	4.476694	0.362227	0.873215
32	139.5041	5.562634	0.976349	0.177606
33	141.8393	4.77613	0.971844	0.207204
34	147.0712	4.292317	0.965202	0.236293
35	147.5817	4.250201	0.517656	0.75322
36	151.4128	3.92281	0.688202	0.598023
37	149.2244	4.082812	0.932156	0.32808
38	167.9506	3.578403	0.925153	0.357705
39	144.2295	4.425363	0.090956	0.945333
40	142.1235	4.755174	0.340361	0.899441
41	148.4772	4.151113	0.917272	0.37904
42	151.9017	3.899375	0.868409	0.453688
43	143.4557	4.524264	0.496709	0.783996
44	144.4963	4.392228	0.861652	0.485322
45	168.7772	3.546406	0.677395	0.607868
46	149.01	4.099821	0.855582	0.498032
47	144.9681	4.372209	0.47591	0.805636
48	166.6925	3.610053	0.50123	0.773514

Tabel 4.14 Tabel Pencarian Nilai Alfa dari Fungsi Objektif Tiga *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α_i^{losses}	α_i^{dev}
49	168.0314	3.575429	0.352467	0.885768
50	148.7705	4.150411	0.823135	0.49955

Setelah mendapatkan nilai α_i^k dari masing-masing fungsi objektif, langkah selanjutnya yang dilakukan adalah dengan menjumlahkan nilai α_i^{losses} dengan α_i^{dev} dari masing-masing populasi.

Tabel 4.15 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Tiga *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
1	139.3999	5.733192	1
2	168.9415	3.540526	1
3	139.3999	5.733192	1
4	168.9415	3.540526	1
5	162.1243	3.610555	1.311323
6	166.6925	3.610053	1.308026
7	160.5823	3.656712	1.05866
8	142.342	4.691166	1.082178
9	153.3108	3.800309	1.314212
10	158.1538	3.656723	1.269702
11	139.6334	5.477898	1.163069
12	139.9689	5.322031	1.024448
13	143.2734	4.549247	1.289499
14	140.9303	5.031436	1.294222
15	149.2421	3.98188	1.126203
16	150.2888	3.923549	1.245903
17	141.2511	4.910615	1.221659
18	156.2938	3.721825	1.308797
19	152.2439	3.867556	1.295466
20	157.4197	3.699225	1.30933
21	154.6179	3.765909	1.244183

Tabel 4.15 Tabel Penjumlahan Nilai Alfa dari Fungsi Objektif Tiga *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	$\alpha_i^{losses} + \alpha_i^{dev}$
22	146.2962	4.305633	1.004791
23	140.422	5.174588	1.215427
24	140.1781	5.262571	1.330683
25	140.636	5.113191	1.285566
26	139.4915	5.619201	1.056386
27	141.6517	4.871802	1.268027
28	155.1028	3.735044	1.00077
29	147.8693	4.20306	1.164259
30	145.1677	4.346212	1.036901
31	143.8387	4.476694	1.235442
32	139.5041	5.562634	1.153955
33	141.8393	4.77613	1.179048
34	147.0712	4.292317	1.201495
35	147.5817	4.250201	1.270877
36	151.4128	3.92281	1.286225
37	149.2244	4.082812	1.260236
38	167.9506	3.578403	1.282858
39	144.2295	4.425363	1.036289
40	142.1235	4.755174	1.239801
41	148.4772	4.151113	1.296313
42	151.9017	3.899375	1.322097
43	143.4557	4.524264	1.280706
44	144.4963	4.392228	1.346974
45	168.7772	3.546406	1.285263
46	149.01	4.099821	1.353614
47	144.9681	4.372209	1.281546
48	166.6925	3.610053	1.274744
49	168.0314	3.575429	1.238235
50	148.7705	4.150411	1.322685
α_i^{total}			60.37809

Setelah mendapatkan hasil penjumlahan antara nilai α_i^{losses} dengan nilai α_i^{dev} dan juga nilai α_i^{total} , langkah selanjutnya yang dilakukan adalah mencari nilai α^k dengan cara membagi nilai penjumlahan antara nilai α_i^{loss} dan nilai α_i^{dev} dengan nilai α_i^{total} . Untuk hasilnya, ditunjukkan pada tabel berikut:

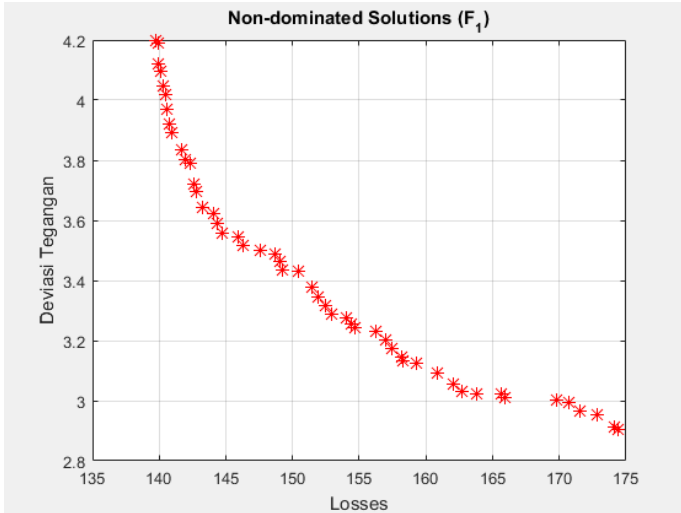
Tabel 4.16 Tabel Pencarian Nilai Alfa Keseluruhan Tiga *Capacitor Bank*

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
1	194.5187	6.24211	0.016562
2	146.9056	7.954628	0.016562
3	146.9056	7.954628	0.016562
4	194.5187	6.24211	0.016562
5	167.2862	7.657815	0.021719
6	150.7405	7.7787	0.021664
7	169.9066	7.260117	0.017534
8	150.7405	7.7787	0.017923
9	193.2292	6.326599	0.021766
10	187.1896	6.32724	0.021029
11	167.2862	7.657815	0.019263
12	171.7383	7.103167	0.016967
13	171.7383	7.103167	0.021357
14	176.2278	6.905315	0.021435
15	186.6109	6.378844	0.018653
16	176.2278	6.905315	0.020635
17	182.9752	6.381752	0.020233
18	179.7234	6.475431	0.021677
19	177.3869	6.673651	0.021456
20	169.9066	7.260117	0.021686
21	179.1637	6.556381	0.020607
22	182.1728	6.474477	0.016642
23	193.6907	6.295684	0.02013
24	179.4664	6.511723	0.022039
25	176.7774	6.786456	0.021292
26	176.9862	6.745949	0.017496
27	178.848	6.605479	0.021001

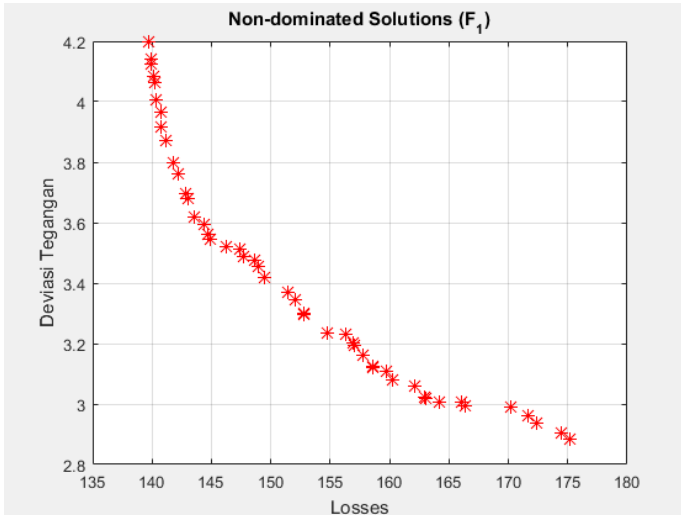
Tabel 4.16 Tabel Pencarian Nilai Alfa Keseluruhan Tiga *Capacitor Bank* (lanjutan)

No.	Rugi Daya Aktif (kW)	Deviasi Tegangan	α^k
28	187.0094	6.343063	0.016575
29	170.4866	7.157307	0.019283
30	169.9181	7.190612	0.017173
31	178.4504	6.671564	0.020462
32	176.9862	6.745949	0.019112
33	171.6511	7.153631	0.019528
34	170.4712	7.17661	0.0199
35	171.6636	7.145847	0.021049
36	182.3422	6.454188	0.021303
37	178.7714	6.617816	0.020872
38	178.5964	6.646699	0.021247
39	176.6371	6.814957	0.017163
40	176.5785	6.827208	0.020534
41	176.4451	6.85588	0.02147
42	182.8314	6.397767	0.021897
43	182.6542	6.417851	0.021211
44	182.5144	6.433971	0.022309
45	193.4589	6.311114	0.021287
46	169.9117	7.213717	0.022419
47	169.9078	7.236885	0.021225
48	176.3894	6.868206	0.021113
49	176.2807	6.892923	0.020508
50	178.5229	6.659119	0.021907

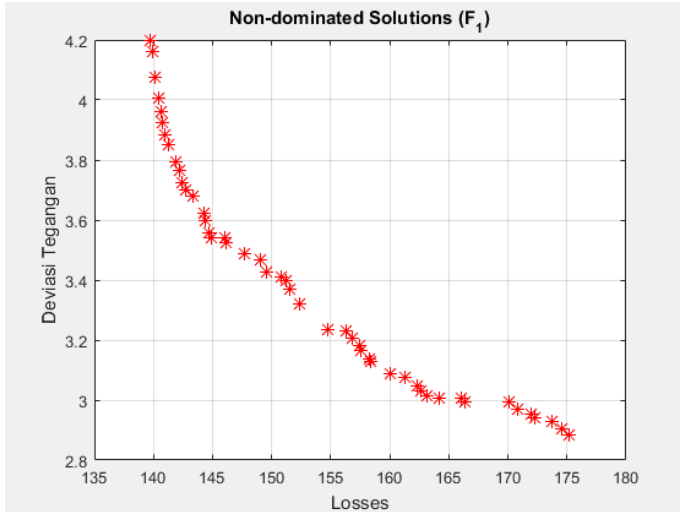
Nilai α^k yang sudah didapatkan pada tabel 4.16 di atas selanjutnya digunakan untuk mencari nilai yang terkecil untuk selanjutnya tidak dimasukkan lagi ke dalam populasi ketika ada nilai populasi baru yang lebih baik. Sedangkan, pada akhir iterasi, populasi lokasi dan kapasitas yang menghasilkan nilai α^k yang terbesar akan dipilih sebagai lokasi dan kapasitas *capacitor bank* yang akan dipasang. Pergerakan partikel populasi pada iterasi ke-50, ke-500 dan ke-1000 akan ditunjukkan pada gambar 4.7, 4.8 dan 4.9.



Gambar 4.7 Populasi pada Iterasi ke-50 Pemasangan Tiga *Capacitor Bank*



Gambar 4.8 Populasi pada Iterasi ke-500 Pemasangan Tiga *Capacitor Bank*



Gambar 4.9 Populasi pada Iterasi ke-1000 Pemasangan Tiga *Capacitor Bank*

Pada ketiga gambar pergerakan partikel populasi di atas, terlihat adanya pergerakan posisi partikel populasi untuk mencari lokasi dan kapasitas tiga buah *capacitor bank* diakibatkan adanya perubahan populasi akibat eliminasi ketika iterasi dilakukan yang bertujuan untuk mendapatkan pilihan solusi yang lebih baik.

4.3 Analisis Optimasi Pemasangan *Capacitor Bank* pada Jaringan IEEE 33 Bus

Setelah melakukan simulasi untuk mendapatkan nilai dan kapasitas *capacitor bank* yang akan dipasang, dilakukan analisis hasil pada sistem. Dimana data didapatkan dari simulator *Decision Support System* (DSS). Berikut adalah tabel hasil simulasi dan analisis penentuan lokasi serta kapasitas *capacitor bank* menggunakan metode NSGA-II pada jaringan distribusi radial IEEE 33 bus:

Tabel 4.17 Lokasi dan Kapasitas *Capacitor Bank* pada IEEE 33 Bus

Jumlah Capacitor Bank	Lokasi Capacitor Bank	Kapasitas Capacitor Bank
	Bus	MVAR
1	14	0.941
2	14	0.877
	31	0.982
3	7	0.894
	14	0.659
	31	0.903

Setelah mendapatkan hasil seperti pada Tabel 4.17 di atas, dilakukan pula analisis terhadap jaringan setelah dilakukan pemasangan *capacitor bank*.

4.3.1 Analisis Optimasi Pemasangan Satu Buah *Capacitor Bank* pada Jaringan IEEE 33 Bus

Berdasarkan tabel 4.17 di atas, dilakukan pemasangan satu buah *capacitor bank* pada jaringan distribusi radial 33 bus. Pemasangan *capacitor bank* dilakukan pada bus ke-14 dengan kapasitas 0.941 MVAR. Selanjutnya, dilakukan pengambilan data dan juga analisis dengan menggunakan simulator DSS.

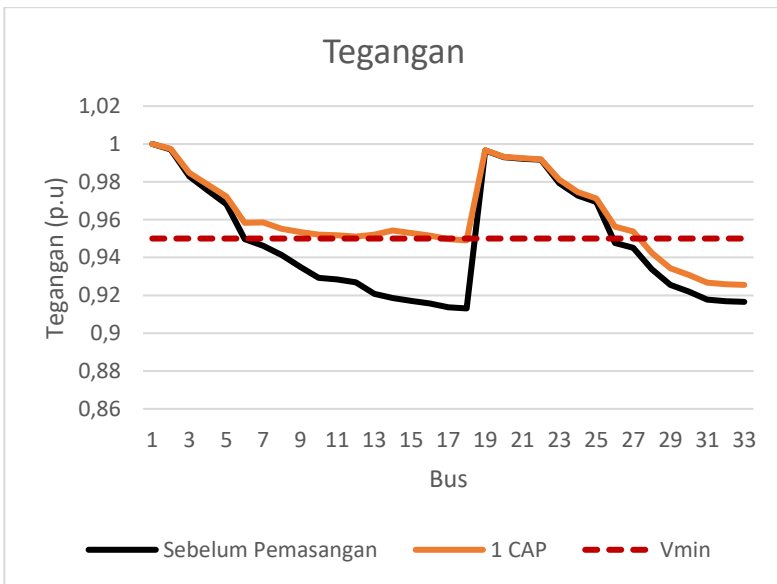
Tabel 4.18 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Tegangan (pu)	
1	1	1
2	0.997032	0.997325
3	0.982938	0.984797
4	0.975456	0.978472
5	0.968059	0.972278

Tabel 4.18 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Satu *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Tegangan (pu)	
6	0.949658	0.958246
7	0.946172	0.958534
8	0.941310	0.955107
9	0.935041	0.953375
10	0.929226	0.952144
11	0.928366	0.951692
12	0.926866	0.950971
13	0.920753	0.952086
14	0.918486	0.954281
15	0.917074	0.952922
16	0.915706	0.951606
17	0.913679	0.949656
18	0.913072	0.949072
19	0.996504	0.996797
20	0.992926	0.993221
21	0.992222	0.992516
22	0.991584	0.991879
23	0.979352	0.981218
24	0.972681	0.97456
25	0.969356	0.971241
26	0.947729	0.956335
27	0.945165	0.953796
28	0.933725	0.942465
29	0.925507	0.934326
30	0.921950	0.930802
31	0.917789	0.926681
32	0.916874	0.925775
33	0.916590	0.925495

Pada bagian awal pembahasan, dapat dilihat pada tabel 4.18 bahwa ada beberapa bus yang berada pada kondisi *undervoltage*, dimana nilai tegangan di luar standar $0.95 \leq \text{tegangan (pu)} \leq 1.05$. Seperti yang terlihat pada data yang ada di dalam tabel, setelah pemasangan satu buah *capacitor bank* ada beberapa bus yang mengalami perbaikan tegangan sehingga nilai tegangannya menjadi berada di antara standar yang telah ditetapkan.



Gambar 4.10 Grafik Perbandingan Tegangan Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Akan tetapi, masih ada beberapa bus yang nilai tegangannya berada di luar standar yang telah ditetapkan. Hal ini menunjukkan bahwa pemasangan satu buah *capacitor bank* masih belum mampu untuk membuat seluruh bus memiliki nilai tegangan sesuai dengan standar yang telah ditetapkan. Sehingga dibutuhkan pemasangan *capacitor bank* lainnya.

Selanjutnya tabel 4.19 akan menunjukkan perbandingan daya aktif pada masing-masing bus pada saat sebelum pemasangan satu

capacitor bank dan setelah pemasangan *capacitor bank* dan tabel 4.20 menunjukkan perbandingan daya reaktif pada masing-masing bus pada saat sebelum pemasangan *capacitor bank* dan setelah pemasangan satu *capacitor bank*.

Tabel 4.19 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Daya Aktif (kW)	
1	3917.6984	3894.465
2	3905.4579	3884.478
3	3392.5284	3382.228
4	2343.0156	2338.342
5	2204.3165	2205.073
6	2106.0674	2118.17
7	1093.3744	1106.208
8	888.5156	900.9644
9	684.3347	694.8713
10	620.7736	629.088
11	560.2199	568.061
12	514.3387	521.1275
13	451.6723	453.6411
14	390.9432	390.8731
15	270.5863	270.5427
16	210.3048	210.2821
17	150.0532	150.0492
18	90	90
19	360.9768	360.9763
20	270.1446	270.1445
21	180.0438	180.0437
22	90	90
23	936.4304	936.4055
24	841.2867	841.2817
25	420	420
26	948.1776	947.6423

Tabel 4. 19 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Daya Aktif (kW)	
27	884.8486	884.3764
28	813.5478	813.29
29	745.7144	745.6055
30	621.8192	621.7843
31	420.2254	420.2211
32	270.0130	270.0127
33	60	60

Tabel 4.20 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Daya Reaktif (kVAR)	
1	2435.1430	1481.177
2	2428.9032	1476.086
3	2181.4457	1234.069
4	1674.0667	729.5642
5	1584.5429	642.8058
6	1521.5244	589.5823
7	521.5600	-409.451
8	419.9610	-511.177
9	316.9573	-615.554
10	294.4331	-639.653
11	274.2500	-659.993
12	243.9586	-690.632
13	206.8607	-731.523
14	170.9009	-770.166
15	90.5832	90.53981
16	80.3776	80.34956
17	60.0416	60.03852
18	40	40
19	160.9249	160.9243

Tabel 4.20 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Daya Reaktif (kVAR)	
20	120.1751	120.175
21	80.0575	80.05746
22	40	40
23	455.0699	455.0503
24	401.0082	401.0043
25	200	200
26	972.3108	971.8869
27	945.6159	945.2241
28	910.6521	910.4495
29	883.8279	883.7548
30	811.8438	811.8085
31	210.2688	210.2637
32	140.0205	140.0201
33	40	40

Jika melihat pada tabel 4.19 dan 4.20, terdapat perubahan arah aliran daya pada aliran daya reaktif sehingga nilainya menjadi negatif, dikarenakan tegangan pada beban nilainya lebih besar daripada nilai tegangan pada *grid*. Sehingga, pada saluran yang berada di atas bus yang terpasang *capacitor bank* akan teraliri arus yang berasal dari bus yang terpasang *capacitor bank*.

Selanjutnya, tabel 4.21 akan menunjukkan perbedaan besar arus masing-masing saluran pada saat sebelum dan setelah pemasangan *capacitor bank*.

Tabel 4.21 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Bus Awal	Bus Akhir	Kondisi Awal	1 <i>Capacitor Bank</i>
		Arus (A)	
1	2	210.3652	190.0158
2	3	187.1311	166.7254
3	4	134.6274	114.166

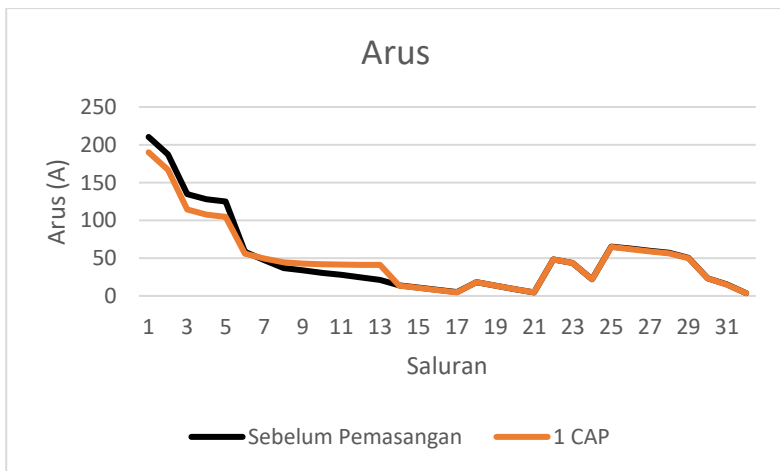
Tabel 4.21 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Satu *Capacitor Bank* (lanjutan)

Bus Awal	Bus Akhir	Kondisi Awal	1 <i>Capacitor Bank</i>
		Arus (A)	
4	5	127.8884	107.7331
5	6	124.7695	104.639
6	7	58.3880	56.11972
7	8	47.6127	49.4608
8	9	36.7829	44.40515
9	10	33.7193	42.97107
10	11	30.6404	41.72775
11	12	28.0092	41.49043
12	13	24.6056	41.23004
13	14	21.1846	41.27439
14	15	14.1897	13.65325
15	16	11.2126	10.78807
16	17	8.0669	7.761061
17	18	4.9191	4.732522
2	19	18.0871	18.08173
19	20	13.5798	13.5758
20	21	9.0563	9.053645
21	22	4.5296	4.528276
3	23	48.4819	48.38826
23	24	43.6956	43.61109
24	25	21.8852	21.84273
6	26	65.3511	64.73065
26	27	62.4861	61.89158
27	28	59.6413	59.07255
28	29	56.9811	56.43714
29	30	50.5839	50.1004
30	31	23.3488	23.12445
31	32	15.1285	14.98305
32	33	3.5878	3.553313

Tabel 4.21 di atas menunjukkan bahwa pemasangan *capacitor bank* dapat mempengaruhi besaran arus yang lewat pada saluran, dimana pemasangan *capacitor bank* dapat membuat arus saluran menjadi lebih kecil, namun ada juga beberapa saluran yang nilai arusnya menjadi lebih besar.

Akan tetapi, sesuai dengan sifat dari *capacitor bank*, perubahan besar arus yang signifikan terjadi pada saluran yang posisinya berada di atas dari bus tempat *capacitor bank* dipasang. Sehingga meskipun besar arus pada saluran yang letaknya berada di bawah bus tempat *capacitor bank* dipasang ikut berkurang, selisih besar arus saluran tidak terlalu jauh berbeda dengan kondisi awal sebelum dilakukan pemasangan. Terlihat pula ada beberapa saluran yang nilai arusnya lebih besar, yang disebabkan oleh injeksi dari *capacitor bank*.

Agar mengetahui perbandingan arus yang melewati masing-masing saluran, baik pada saat sebelum dilakukan pemasangan *capacitor bank* dan juga setelah pemasangan *capacitor bank*, Gambar 4.4 akan menunjukkan grafik perbandingan arus saluran saat sebelum pemasangan *capacitor bank* dan setelah pemasangan *capacitor bank*.



Gambar 4.11 Grafik Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

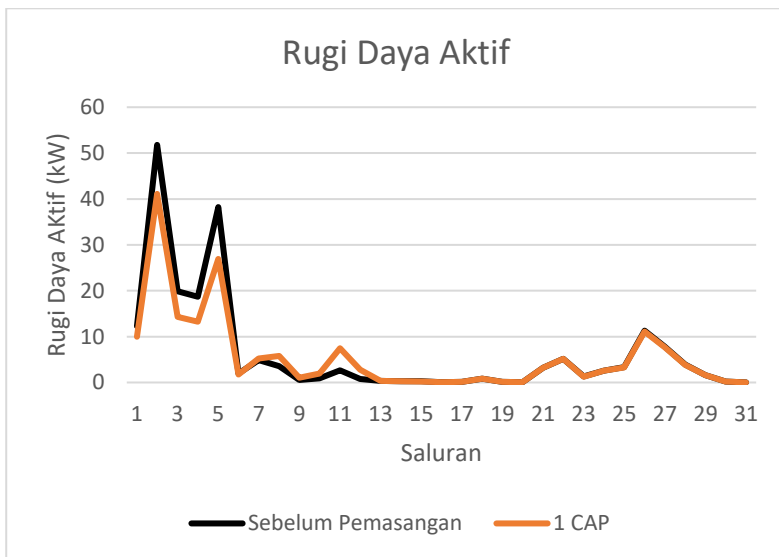
Setelah melihat efek yang diakibatkan oleh pemasangan *capacitor bank* terhadap besar arus saluran, dampak setelah besar arus saluran berkurang adalah berkurangnya nilai dari rugi daya aktif pada saluran dan deviasi tegangan pada bus, seperti yang ditunjukkan pada tabel 4.22 dan 4.23 di bawah ini:

Tabel 4.22 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Bus Awal	Bus Akhir	Kondisi Awal	1 <i>Capacitor Bank</i>
		Rugi Daya Aktif (kW)	
1	2	12.240526	9.986925
2	3	5.179171	41.11227
3	4	1.990072	14.3112
4	5	18.699190	13.26961
5	6	38.249144	26.90246
6	7	1.914581	1.768716
7	8	4.858563	5.243061
8	9	4.180705	6.092916
9	10	3.561057	5.783279
10	11	0.553724	1.026963
11	12	0.881170	1.933539
12	13	2.666343	7.486431
13	14	0.729191	2.767969
14	15	0.356989	0.330507
15	16	0.281478	0.260569
16	17	0.251644	0.232925
17	18	0.053138	0.049183
2	19	0.160954	0.160859
19	20	0.832177	0.831683
20	21	0.100758	0.100698
21	22	0.043635	0.043609
3	23	3.181628	3.169351
23	24	5.143672	5.123792
24	25	1.287451	1.282458
6	26	2.600894	2.551745

Tabel 4.22 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank* (lanjutan)

Bus Awal	Bus Akhir	Kondisi Awal	1 <i>Capacitor Bank</i>
		Rugi Daya Aktif (kW)	
26	27	3.328990	3.265943
27	28	11.300843	11.08635
28	29	7.833340	7.684494
29	30	3.895666	3.821551
30	31	1.593633	1.563153
31	32	0.212851	0.208777
32	33	0.013169	0.012916
TOTAL		202.699548	179.465910



Gambar 4.12 Grafik Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Setelah dilakukan pemasangan *capacitor bank*, dapat dilihat bahwa besar rugi-rugi daya aktif berkurang seiring dengan berkurangnya besar arus saluran.

Tabel 4.23 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Satu *Capacitor Bank*

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Deviasi Tegangan	
1	0.000000	0.000000
2	0.000881	0.000715
3	0.029112	0.023114
4	0.060239	0.046346
5	0.102022	0.076852
6	0.253433	0.174341
7	0.289742	0.17194
8	0.344448	0.201535
9	0.421965	0.21739
10	0.500895	0.229019
11	0.513142	0.233362
12	0.534852	0.240385
13	0.628005	0.229574
14	0.664446	0.209023
15	0.687671	0.221633
16	0.710546	0.234199
17	0.745134	0.253456
18	0.755651	0.259371
19	0.001222	0.001026
20	0.005004	0.004596
21	0.006050	0.005601
22	0.007082	0.006595
23	0.042633	0.035276
24	0.074633	0.064721
25	0.093905	0.082707
26	0.273230	0.190663
27	0.300689	0.213484

Tabel 4.23 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Satu *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	1 <i>Capacitor Bank</i>
	Deviasi Tegangan	
28	0.439234	0.331024
29	0.554918	0.431311
30	0.609184	0.478832
31	0.675871	0.537565
32	0.690991	0.550928
33	0.695715	0.555106
TOTAL	11.71255	6.511689

Nilai deviasi tegangan pada masing-masing bus berkurang akibat adanya pemasangan satu buah *capacitor bank* seperti yang telah dijelaskan pada penjelasan sebelumnya.

4.3.2 Analisis Optimasi Pemasangan Dua Buah *Capacitor Bank* pada Jaringan IEEE 33 Bus

Pemasangan dua buah *capacitor bank* dilakukan setelah pemasangan satu buah *capacitor bank* yang dilakukan belum mampu untuk membuat tegangan pada seluruh bus yang ada pada jaringan berada pada batas yang ditetapkan, yaitu $0.95 \leq \text{tegangan (pu)} \leq 1.05$. Pemasangan *capacitor bank* dilakukan pada bus ke-14 dengan kapasitas 0.877 MVAR dan pada bus ke-31 dengan kapasitas 0.982 MVAR. Selanjutnya, dilakukan pengambilan data dan juga analisis dengan menggunakan simulator DSS.

Tabel 4.24 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Tegangan (pu)	
1	1	1
2	0.997032	0.997616
3	0.982938	0.98665
4	0.975456	0.98149
5	0.968059	0.976518

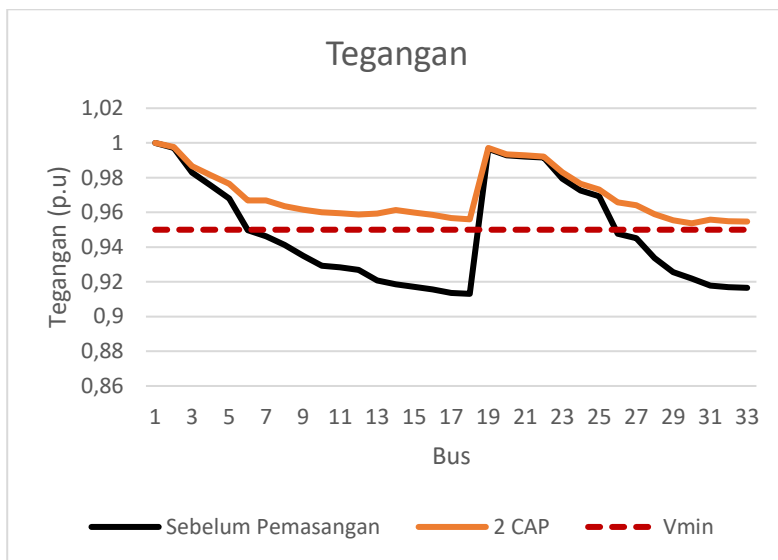
Tabel 4.24 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Tegangan (pu)	
6	0.949658	0.966895
7	0.946172	0.96694
8	0.941310	0.963465
9	0.935041	0.961468
10	0.929226	0.959962
11	0.928366	0.95949
12	0.926866	0.958728
13	0.920753	0.959369
14	0.918486	0.961253
15	0.917074	0.959904
16	0.915706	0.958597
17	0.913679	0.956661
18	0.913072	0.956081
19	0.996504	0.997088
20	0.992926	0.993512
21	0.992222	0.992808
22	0.991584	0.992171
23	0.979352	0.983078
24	0.972681	0.976432
25	0.969356	0.97312
26	0.947729	0.965679
27	0.945165	0.964112
28	0.933725	0.958961
29	0.925507	0.95547
30	0.921950	0.953674
31	0.917789	0.955823
32	0.916874	0.954945
33	0.916590	0.954672

Pada kondisi awal, terlihat masih ada beberapa bus yang kondisinya masih belum berada pada batasan yang telah ditetapkan. Akan

tetapi, setelah dilakukan pemasangan dua buah *capacitor bank*, seluruh bus sudah memiliki tegangan di atas batas bawah yang ditetapkan, yaitu 0.95 pu.

Agar dapat melihat dengan jelas perbedaan tegangan pada saat sebelum dilakukan pemasangan *capacitor bank* dan setelah dilakukan pemasangan dua buah *capacitor bank*, dapat dilihat gambar grafik perbandingan tegangan sebelum dan setelah dilakukan pemasangan dua buah *capacitor bank* di bawah ini:



Gambar 4.13 Grafik Perbandingan Profil Tegangan Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Tabel 4.25 dan 4.26 akan menunjukkan perbandingan daya aktif dan reaktif sebelum dan setelah pemasangan dua *capacitor bank*.

Tabel 4.25 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Bus	Kondisi Awal	2 Capacitor Bank
	Daya Aktif (kW)	
1	3917.6984	3866.932

Tabel 4.25 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Daya Aktif (kW)	
2	3905.4579	3858.159
3	3392.5284	3361.042
4	2343.0156	2318.662
5	2204.3165	2186.533
6	2106.0674	2101.756
7	1093.3744	1102.76
8	888.5156	897.9184
9	684.3347	692.4555
10	620.7736	627.3199
11	560.2199	566.4169
12	514.3387	519.7283
13	451.6723	453.2428
14	390.9432	390.8604
15	270.5863	270.5348
16	210.3048	210.278
17	150.0532	150.0485
18	90	90
19	360.9768	360.9757
20	270.1446	270.1444
21	180.0438	180.0437
22	90	90
23	936.4304	936.3809
24	841.2867	841.2767
25	420	420
26	948.1776	936.1348
27	884.8486	874.6717
28	813.5478	809.92
29	745.7144	746.8041
30	621.8192	625.3463
31	420.2254	420.2078
32	270.0130	270.0119

Tabel 4.25 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Daya Aktif (kW)	
33	60	60

Tabel 4.26 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Daya Reaktif (kVAR)	
1	2435.1430	545.0913
2	2428.9032	540.6193
3	2181.4457	301.2158
4	1674.0667	-202.512
5	1584.5429	-288.69
6	1521.5244	-340.078
7	521.5600	-347.924
8	419.9610	-449.518
9	316.9573	-553.442
10	294.4331	-577.083
11	274.2500	-597.381
12	243.9586	-627.94
13	206.8607	-668.042
14	170.9009	-706.178
15	90.5832	90.53193
16	80.3776	80.34445
17	60.0416	60.03795
18	40	40
19	160.9249	160.9238
20	120.1751	120.1749
21	80.0575	80.05742
22	40	40
23	455.0699	455.0308
24	401.0082	401.0004
25	200	200

Tabel 4.26 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Daya Reaktif (kVAR)	
26	972.3108	-18.2824
27	945.6159	-44.0274
28	910.6521	-73.2168
29	883.8279	-95.9314
30	811.8438	-166.674
31	210.2688	-771.752
32	140.0205	140.0189
33	40	40

Jika melihat pada tabel 4.26, terdapat juga fenomena *reverse power flow*, dimana terjadi perubahan arah aliran daya menuju beban yang berada di atasnya.

Selanjutnya, tabel 4.27 akan menunjukkan perbedaan besar arus masing-masing saluran pada saat sebelum dan setelah pemasangan dua buah *capacitor bank* pada jaringan.

Tabel 4.27 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

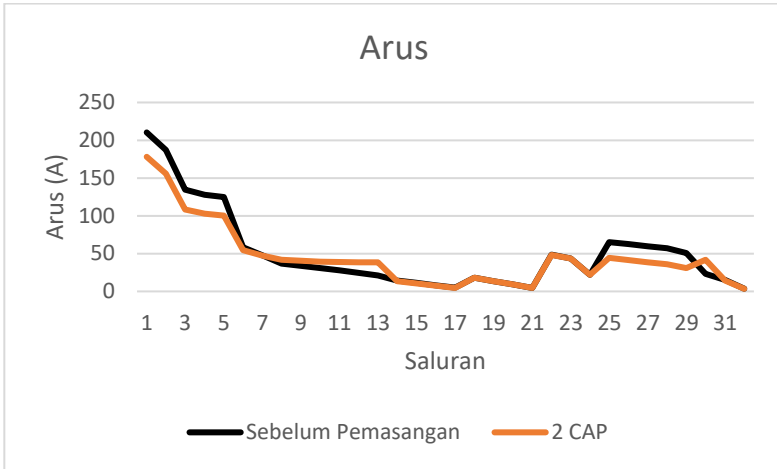
Bus Awal	Bus Akhir	Kondisi Awal	2 <i>Capacitor Bank</i>
		Arus (A)	
1	2	210.3652	178.0921
2	3	187.1311	155.9745
3	4	134.6274	108.1453
4	5	127.8884	102.9993
5	6	124.7695	100.4201
6	7	58.3880	54.53722
7	8	47.6127	47.53022
8	9	36.7829	42.04601
9	10	33.7193	40.49353
10	11	30.6404	39.12744
11	12	28.0092	38.77337

Tabel 4.27 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus Awal	Bus Akhir	Kondisi Awal	2 <i>Capacitor Bank</i>
		Arus (A)	
12	13	24.6056	38.37489
13	14	21.1846	38.29233
14	15	14.1897	13.55347
15	16	11.2126	10.70912
16	17	8.0669	7.704186
17	18	4.9191	4.697824
2	19	18.0871	18.07643
19	20	13.5798	13.57181
20	21	9.0563	9.05098
21	22	4.5296	4.526942
3	23	48.4819	48.29529
23	24	43.6956	43.52716
24	25	21.8852	21.80056
6	26	65.3511	44.21747
26	27	62.4861	41.42599
27	28	59.6413	38.67358
28	29	56.9811	35.93762
29	30	50.5839	30.94774
30	31	23.3488	41.9263
31	32	15.1285	14.52533
32	33	3.5878	3.444713

Terdapat perubahan besar arus pada saluran pada saat telah dilakukan pemasangan dua buah *capacitor bank*. Besar arus pada saluran berubah dari kondisi awal akibat adanya pemasangan *capacitor bank* sesuai dengan sifat dari *capacitor bank*, perubahan besar arus yang signifikan terjadi pada saluran yang posisinya berada di atas dari bus tempat *capacitor bank* dipasang. Sehingga meskipun besar arus pada saluran yang letaknya berada di bawah bus tempat *capacitor bank* dipasang ikut berkurang, selisih besar arus saluran tidak terlalu jauh berbeda dengan kondisi awal sebelum dilakukan pemasangan.

Gambar 4.4 akan menunjukkan grafik perbandingan arus saluran saat sebelum pemasangan *capacitor bank* dan setelah pemasangan dua *capacitor bank*.



Gambar 4.14 Grafik Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

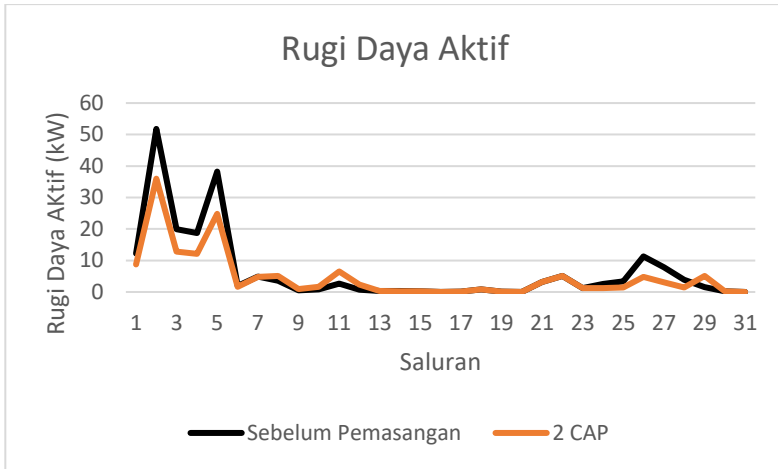
Perubahan besar arus saluran tentunya juga mempengaruhi besar rugi daya aktif pada saluran. Hal ini seperti yang ditunjukkan pada tabel di bawah ini:

Tabel 4.28 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Bus Awal	Bus Akhir	Kondisi Awal	2 <i>Capacitor Bank</i>
		Rugi Daya Aktif (kW)	
1	2	12.240526	8.772868
2	3	5.179171	35.98119
3	4	1.990072	12.84155
4	5	18.699190	12.12911
5	6	38.249144	24.77687
6	7	1.914581	1.670372
7	8	4.858563	4.841751

Tabel 4.28 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus Awal	Bus Akhir	Kondisi Awal	2 <i>Capacitor Bank</i>
		Rugi Daya Aktif (kW)	
8	9	4.180705	5.462709
9	10	3.561057	5.135622
10	11	0.553724	0.902958
11	12	0.881170	1.68859
12	13	2.666343	6.485473
13	14	0.729191	2.382449
14	15	0.356989	0.325694
15	16	0.281478	0.256769
16	17	0.251644	0.229524
17	18	0.053138	0.048465
2	19	0.160954	0.160765
19	20	0.832177	0.831194
20	21	0.100758	0.100639
21	22	0.043635	0.043583
3	23	3.181628	3.157184
23	24	5.143672	5.10409
24	25	1.287451	1.27751
6	26	2.600894	1.190707
26	27	3.328990	1.463158
27	28	11.300843	4.751667
28	29	7.833340	3.115903
29	30	3.895666	1.458193
30	31	1.593633	5.138443
31	32	0.212851	0.196216
32	33	0.013169	0.012139
TOTAL		202.699548	151.933351



Gambar 4.12 Grafik Perbandingan Rugi-rugi Daya Aktif Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Besar rugi daya aktif berkurang seiring dengan berkurangnya besar arus pada saluran. Hal ini disebabkan karena besar rugi daya aktif juga dipengaruhi oleh besar arus pada saluran.

Tabel 4.29 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Dua *Capacitor Bank*

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Deviasi Tegangan	
1	0.000000	0.000000
2	0.000881	0.000568
3	0.029112	0.017823
4	0.060239	0.034263
5	0.102022	0.055142
6	0.253433	0.109592
7	0.289742	0.109294
8	0.344448	0.133484
9	0.421965	0.148469
10	0.500895	0.160303
11	0.513142	0.164106

Tabel 4.29 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Dua *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	2 <i>Capacitor Bank</i>
	Deviasi Tegangan	
12	0.534852	0.170341
13	0.628005	0.165091
14	0.664446	0.150136
15	0.687671	0.160772
16	0.710546	0.171419
17	0.745134	0.187826
18	0.755651	0.192884
19	0.001222	0.000848
20	0.005004	0.004209
21	0.006050	0.005172
22	0.007082	0.006129
23	0.042633	0.028636
24	0.074633	0.055543
25	0.093905	0.072252
26	0.273230	0.11779
27	0.300689	0.128798
28	0.439234	0.168423
29	0.554918	0.198295
30	0.609184	0.214611
31	0.675871	0.195164
32	0.690991	0.202999
33	0.695715	0.205461
TOTAL	11.71255	3.735843

Nilai deviasi tegangan pada masing-masing bus juga ikut berkurang akibat adanya pemasangan dua buah *capacitor bank* dan nilainya lebih kecil dibandingkan pada saat dilakukan pemasangan satu buah *capacitor bank*.

4.3.3 Analisis Optimasi Pemasangan Tiga Buah *Capacitor Bank* pada Jaringan IEEE 33 Bus

Pemasangan tiga buah *capacitor bank* dilakukan pada bus 7, 14 dan 31 dengan kapasitas masing-masing 0.894 MVAR, 0.659 MVAR dan 0.903 MVAR. Selanjutnya, dilakukan pengambilan data menggunakan simulator DSS sama seperti analisis sebelumnya.

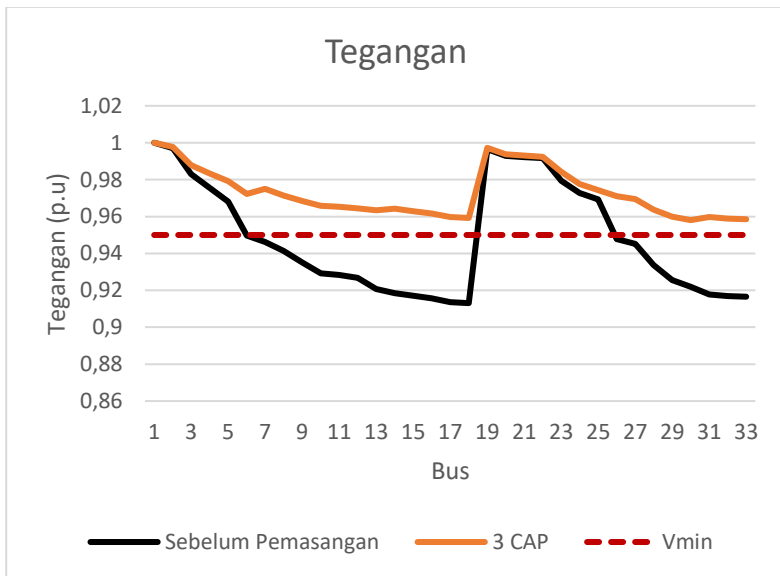
Tabel 4.30 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Tegangan (pu)	
1	1	1
2	0.997032	0.997792
3	0.982938	0.987778
4	0.975456	0.983333
5	0.968059	0.979118
6	0.949658	0.972274
7	0.946172	0.975024
8	0.941310	0.971292
9	0.935041	0.96834
10	0.929226	0.965857
11	0.928366	0.965303
12	0.926866	0.964382
13	0.920753	0.963427
14	0.918486	0.964303
15	0.917074	0.962958
16	0.915706	0.961656
17	0.913679	0.959726
18	0.913072	0.959148
19	0.996504	0.997264
20	0.992926	0.993689
21	0.992222	0.992985
22	0.991584	0.992348
23	0.979352	0.98421
24	0.972681	0.977572
25	0.969356	0.974264

Tabel 4.30 Perbandingan Tegangan Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Tegangan (pu)	
26	0.947729	0.971014
27	0.945165	0.969384
28	0.933725	0.963797
29	0.925507	0.959973
30	0.921950	0.958057
31	0.917789	0.959706
32	0.916874	0.954945
33	0.916590	0.954672

Sama seperti pemasangan dua buah *capacitor bank*, pemasangan tiga *capacitor bank* juga dapat membuat seluruh bus memiliki tegangan sesuai dengan batas yang telah ditetapkan.



Gambar 4.16 Grafik Perbandingan Tegangan Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Selanjutnya tabel 4.31 akan menunjukkan perbandingan daya aktif pada masing-masing bus pada saat sebelum pemasangan *capacitor bank* dan setelah pemasangan tiga *capacitor bank* dan tabel 4.32 menunjukkan perbandingan daya reaktif pada masing-masing bus pada saat sebelum pemasangan *capacitor bank* dan setelah pemasangan tiga *capacitor bank*.

Tabel 4.31 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Daya Aktif (kW)	
1	3917.6984	3865.179
2	3905.4579	3856.583
3	3392.5284	3359.592
4	2343.0156	2315.903
5	2204.3165	2182.147
6	2106.0674	2093.672
7	1093.3744	1094.678
8	888.5156	890.664
9	684.3347	686.6402
10	620.7736	623.012
11	560.2199	562.4028
12	514.3387	516.3045
13	451.6723	452.2761
14	390.9432	390.8549
15	270.5863	270.5314
16	210.3048	210.2762
17	150.0532	150.0482
18	90	90
19	360.9768	360.9753
20	270.1446	270.1444
21	180.0438	180.0437
22	90	90
23	936.4304	936.3659
24	841.2867	841.2737

Tabel 4. 31 Perbandingan Daya Aktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Daya Aktif (kW)	
25	420	420
26	948.1776	935.0399
27	884.8486	873.5976
28	813.5478	808.9427
29	745.7144	745.9116
30	621.8192	624.5394
31	420.2254	420.2061
32	270.0130	270.0118
33	60	60

Tabel 4.32 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Daya Reaktif (kVAR)	
1	2435.1430	50.6175
2	2428.9032	54.9992
3	2181.4457	-294.338
4	1674.0667	-798.728
5	1584.5429	-885.734
6	1521.5244	-940.315
7	521.5600	-1029.8
8	419.9610	-237.116
9	316.9573	-340.007
10	294.4331	-362.579
11	274.2500	-382.78
12	243.9586	-413.143
13	206.8607	-451.313
14	170.9009	-488.183
15	90.5832	90.52854
16	80.3776	80.34225
17	60.0416	60.03771

Tabel 4.32 Perbandingan Daya Reaktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Daya Reaktif (kVAR)	
18	40	40
19	160.9249	160.9234
20	120.1751	120.1748
21	80.0575	80.0574
22	40	40
23	455.0699	455.0191
24	401.0082	400.9981
25	200	200
26	972.3108	59.70637
27	945.6159	33.97205
28	910.6521	4.867942
29	883.8279	-17.7727
30	811.8438	-88.4716
31	210.2688	-692.754
32	140.0205	140.0187
33	40	40

Jika melihat pada tabel 4.31 dan 4.32, terdapat perubahan arah aliran daya pada aliran daya reaktif sehingga nilainya menjadi negatif, dikarenakan profil tegangan pada beban nilainya lebih besar daripada nilai tegangan pada *grid*. Sehingga, pada saluran yang berada di atas bus yang terpasang *capacitor bank* akan teraliri arus yang berasal dari bus yang terpasang *capacitor bank*.

Tabel 4.33 akan menunjukkan perbedaan besar arus masing-masing saluran pada saat sebelum dan setelah pemasangan *capacitor bank*.

Tabel 4.33 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

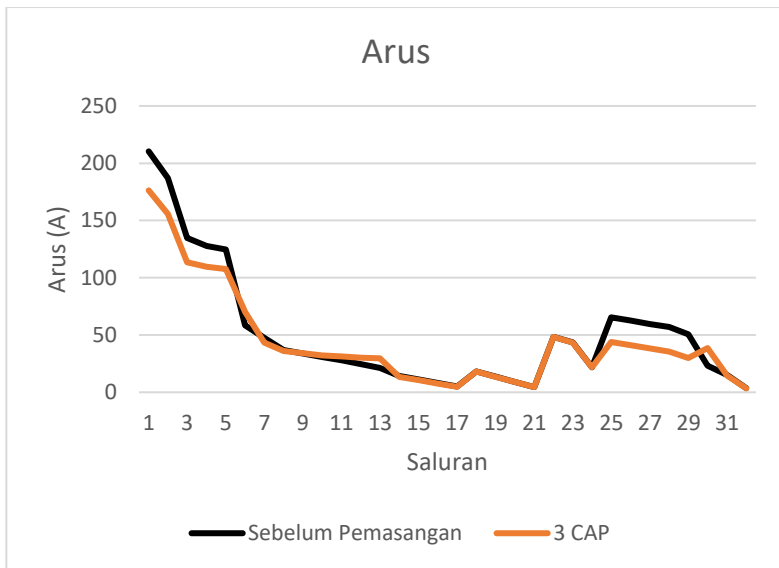
Bus Awal	Bus Akhir	Kondisi Awal	3 <i>Capacitor Bank</i>
		Arus (A)	
1	2	210.3652	176.2838

Tabel 4.33 Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank* (lanjutan)

Bus Awal	Bus Akhir	Kondisi Awal	3 <i>Capacitor Bank</i>
		Arus (A)	
2	3	187.1311	155.7017
3	4	134.6274	113.6136
4	5	127.8884	109.6913
5	6	124.7695	107.6529
6	7	58.3880	70.29573
7	8	47.6127	43.27522
8	9	36.7829	36.08495
9	10	33.7193	34.03537
10	11	30.6404	32.14009
11	12	28.0092	31.26982
12	13	24.6056	30.24425
13	14	21.1846	29.57541
14	15	14.1897	13.51027
15	16	11.2126	10.67494
16	17	8.0669	7.679562
17	18	4.9191	4.682802
2	19	18.0871	18.07321
19	20	13.5798	13.56939
20	21	9.0563	9.049366
21	22	4.5296	4.526135
3	23	48.4819	48.23889
23	24	43.6956	43.47624
24	25	21.8852	21.77497
6	26	65.3511	44.00417
26	27	62.4861	41.12911
27	28	59.6413	38.2777
28	29	56.9811	35.4452
29	30	50.5839	30.0254
30	31	23.3488	38.50159
31	32	15.1285	14.46643
32	33	3.5878	3.43074

Sesuai dengan sifat dari *capacitor bank*, perubahan besar arus yang signifikan terjadi pada saluran yang posisinya berada di atas dari bus tempat *capacitor bank* dipasang.. Terlihat pula ada beberapa saluran yang nilai arusnya lebih besar, yang disebabkan oleh injeksi dari *capacitor bank*.

Gambar 4.17 menunjukkan grafik perbedaan arus pada saat sebelum dan setelah dilakukan pemasangan tiga *capacitor bank*.



Gambar 4.17 Grafik Perbandingan Arus Saluran Sebelum dan Setelah Pemasangan *Capacitor Bank*

Tabel 4.34 dan 4.35 menunjukkan akibat dari berubahnya nilai arus pada saluran akibat pemasangan tiga *capacitor bank* yang juga berpengaruh pada berkurangnya nilai rugi daya aktif dan deviasi tegangan dan membuktikan bahwa berubahnya besaran arus dapat mempengaruhi rugi daya aktif dan deviasi tegangan pada jaringan.

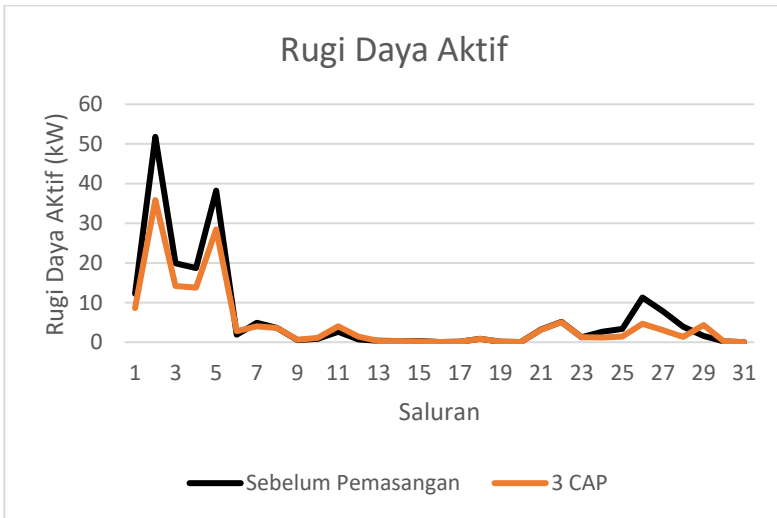
Tabel 4.34 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Bus Awal	Bus Akhir	Kondisi Awal	3 <i>Capacitor Bank</i>
		Rugi Daya Aktif (kW)	
1	2	12.240526	8.595619
2	3	5.179171	35.85544
3	4	1.990072	14.17303
4	5	18.699190	13.75638
5	6	38.249144	28.47454
6	7	1.914581	2.775141
7	8	4.858563	4.013665
8	9	4.180705	4.023561
9	10	3.561057	3.62813
10	11	0.553724	0.609255
11	12	0.881170	1.098267
12	13	2.666343	4.028403
13	14	0.729191	1.421221
14	15	0.356989	0.323621
15	16	0.281478	0.255132
16	17	0.251644	0.228059
17	18	0.053138	0.048155
2	19	0.160954	0.160707
19	20	0.832177	0.830898
20	21	0.100758	0.100603
21	22	0.043635	0.043567
3	23	3.181628	3.149814
23	24	5.143672	5.092155
24	25	1.287451	1.274513
6	26	2.600894	1.179247
26	27	3.328990	1.442261
27	28	11.300843	4.654883
28	29	7.833340	3.031099
29	30	3.895666	1.372571
30	31	1.593633	4.333271
31	32	0.212851	0.194628

Tabel 4.34 Perbandingan Rugi Daya Aktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank* (lanjutan)

Bus Awal	Bus Akhir	Kondisi Awal	3 <i>Capacitor Bank</i>
		Rugi Daya Aktif (kW)	
32	33	0.013169	0.012041
TOTAL		202.699548	150.179878

Gambar 4.18 menunjukkan grafik perbandingan rugi daya aktif pada kondisi awal dengan setelah dilakukan pemasangan tiga *capacitor bank*.



Gambar 4.18 Grafik Perbandingan Rugi-rugi Daya Aktif Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Setelah dilakukan pemasangan *capacitor bank*, dapat dilihat bahwa besar rugi daya aktif berkurang seiring dengan berkurangnya besar arus saluran dan juga akan berpengaruh terhadap besarnya deviasi tegangan pada jaringan.

Tabel 4.35 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank*

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Deviasi Tegangan	
1	0.000000	0.000000
2	0.000881	0.000488
3	0.029112	0.014939
4	0.060239	0.027778
5	0.102022	0.043607
6	0.253433	0.076875
7	0.289742	0.06238
8	0.344448	0.082416
9	0.421965	0.100234
10	0.500895	0.116576
11	0.513142	0.120391
12	0.534852	0.126865
13	0.628005	0.133756
14	0.664446	0.127427
15	0.687671	0.137208
16	0.710546	0.147025
17	0.745134	0.162197
18	0.755651	0.166885
19	0.001222	0.000749
20	0.005004	0.003983
21	0.006050	0.004921
22	0.007082	0.005855
23	0.042633	0.024933
24	0.074633	0.050301
25	0.093905	0.066235
26	0.273230	0.084018
27	0.300689	0.093733
28	0.439234	0.131067
29	0.554918	0.160218
30	0.609184	0.175925

Tabel 4.35 Perbandingan Nilai Deviasi Tegangan Sistem IEEE 33 Bus Sebelum dan Setelah Pemasangan Tiga *Capacitor Bank* (lanjutan)

Bus	Kondisi Awal	3 <i>Capacitor Bank</i>
	Deviasi Tegangan	
31	0.675871	0.16236
32	0.690991	0.169484
33	0.695715	0.171724
TOTAL	11.71255	2.952549

Sama halnya dengan nilai rugi daya aktif yang berkurang akibat adanya perubahan besar arus pada saluran, nilai deviasi tegangan juga ikut berkurang. Dan nilai deviasi tegangan setelah pemasangan tiga *capacitor bank* nilainya lebih kecil dibandingkan dengan nilai pada saat dilakukan pemasangan dua *capacitor bank*.

4.4 Perbandingan Hasil Metode NSGA-II dan GA

Setelah mendapatkan hasil lokasi dan kapasitas *capacitor bank* optimal, pada penelitian ini juga dilakukan perbandingan antara metode NSGA-II dan GA pada referensi [2] dengan menggunakan jaringan distribusi radial yang sama dan juga fungsi objektif yang sama.

Tabel 4.36 Perbandingan Hasil antara NSGA-II dan GA

Metode	Jumlah CAP	Lokasi CAP (Bus ke-)	Ukuran CAP (MVAR)	Rugi Daya Aktif (kW)	Deviasi Tegangan
NSGA-II	1	14	0.941	179.465910	6.511689
	2	14	0.877	151.933351	3.735843
		31	0.982		
GA	1	14	0.95	179.7234	6.475431
	2	14	0.95	155.2316	3.581909
		31	0.95		

Akan tetapi pada referensi tersebut tidak dilakukan pemasangan tiga buah *capacitor bank*, sehingga hanya dilakukan perbandingan hingga pemasangan dua *capacitor bank* saja. Dengan melihat tabel di atas, terkait lokasi pemasangan *capacitor bank* baik pemasangan satu buah *capacitor bank* dan dua buah *capacitor bank* mendapatkan hasil yang sama. Akan tetapi, terdapat perbedaan terkait kapasitas *capacitor bank* dimana metode NSGA-II menghasilkan kapasitas yang berbeda dan menghasilkan rugi-rugi daya yang lebih kecil.

Melihat hasil yang ditunjukkan oleh metode NSGA-II, persebaran individu-individu terlihat lebih tersebar sehingga kemungkinan-kemungkinan hasil yang didapatkan menjadi lebih variatif.

Halaman ini sengaja dikosongkan

BAB 5

KESIMPULAN DAN SARAN

5.1 Kesimpulan

Berdasarkan dari simulasi dan analisis yang telah dilakukan, didapat beberapa kesimpulan yaitu:

1. Metode *Non-dominated Sorting Genetic Algorithm II* (NSGA-II) dapat digunakan dalam menentukan lokasi dan kapasitas *capacitor bank* yang optimal dengan melakukan pemodelan terhadap dua fungsi objektif yaitu total rugi-rugi daya dan total deviasi tegangan ke dalam bentuk matematis.
2. Dari simulasi yang telah dilakukan, didapatkan lokasi dan kapasitas *capacitor bank* untuk satu buah pemasangan adalah pada bus 14 dengan kapasitas sebesar 0.941 MVAR.
3. Untuk pemasangan dua buah *capacitor bank*, didapatkan kapasitas sebesar 0.877 MVAR pada bus 14 dan 0.982 MVAR pada bus 31.
4. Untuk pemasangan tiga buah *capacitor bank*, didapatkan kapasitas sebesar 0.894 MVAR pada bus 7, 0.659 MVAR pada bus 14 dan 0.903 MVAR pada bus 30.
5. Solusi paling optimal adalah dengan memasang tiga buah *capacitor bank* pada sistem.
6. Terdapat fenomena *reverse power flow*, dimana terjadi perubahan aliran daya pada jaringan menuju beban yang berada di atasnya.

5.2 Saran

Berdasarkan dari analisis yang dilakukan, peneliti memberikan saran sebagai berikut:

1. Diharapkan peneliti selanjutnya dapat mengembangkan program agar bias digunakan untuk jaringan tiga fasa tak seimbang.
2. Pemodelan *capacitor bank* agar dapat dilakukan secara lebih detail agar mendekati kondisi sebenarnya.
3. Perlu dikembangkan lebih lanjut untuk sistem kelistrikan selain topologi radial.
4. Dapat juga ditambahkan pertimbangan pengaruh nonteknis pada analisis lokasi dan kapasitas optimal *capacitor bank* pada penelitian selanjutnya.

Halaman ini sengaja dikosongkan

DAFTAR PUSTAKA

- [1] T. Kurniawan, “Studi Aliran Daya Aktif 3 Fasa Pada Sistem Distribusi Radial dengan Penentuan Lokasi dan Kapasitas DG Optimal Menggunakan Metode K-Means Clustering,” *Tek. Elektro ITS, Surabaya*, 2017.
- [2] G. D. Nefanda, *Minimisasi Deviasi Tegangan Menggunakan GA (Genetic Algorithm) Sehingga Diperoleh Lokasi DG (Distributed Generatoion) dan Kapasitor yang Optimal Pada Jaringan Distribusi Radial Tiga Fasa FINAL PROJECT – TE141599 Vo. 2015.*
- [3] K. Mahesh, P. Nallagownden, and I. Elamvazuthi, “Optimal placement and sizing of renewable distributed generations and capacitor banks into radial distribution systems,” *Energies*, vol. 10, no. 6, pp. 1–24, 2017.
- [4] J. H. D. Onaka *et al.*, “Comparing NSGA-II and SPEA2 metaheuristics in solving the problem of optimal capacitor banks placement and sizing in distribution grids considering harmonic distortion restrictions,” *Proc. Int. Conf. Harmon. Qual. Power, ICHQP*, vol. 2016–Decem, pp. 77–82, 2016.
- [5] H. Saadat, “Power System Analysis.” 1999.
- [6] A. G. Bhutad, S. V Kulkarni, and S. A. Khaparde, “Three-phase load flow methods for radial distribution networks,” *TENCON 2003. Conf. Converg. Technol. Asia-Pacific Reg.*, vol. 2, no. 2, pp. 781–785, 2003.
- [7] A. R. Akbar, “Optimasi Rekonfigurasi Jaringan, Penentuan untuk Meminimalkan Deviasi Tegangan pada Sistem Distribusi Radial Menggunakan Genetic Algorithm (GA),” *Tek. Elektro ITS, Surabaya*, 2016.
- [8] R. N. Rafiandi, “Estimasi Rugi-Rugi Energi pada Jaringan Distribusi Radial serta Penentuan Lokasi dan Kapasitas Optimal Capacitor Bank Berbasis Geographic Information System (GIS),” *Tek. Elektro ITS, Surabaya*, 2018.

- [9] K. Deb, A. Pratap, S. Agarwal, and T. Meyarivan, "A fast and elitist multiobjective genetic algorithm: NSGA-II," *IEEE Trans. Evol. Comput.*, vol. 6, no. 2, pp. 182–197, 2002.
- [10] J. H. D. Onaka *et al.*, "Optimal capacitor banks placement in distribution grids using NSGA II and Harmonic Resonance Chart," *Proc. Int. Conf. Harmon. Qual. Power, ICHQP*, vol. 2016–Decem, pp. 89–94, 2016.
- [11] Suyanto, "Peningkatan Kualitas Daya pada Perencanaan Terkoordinasi (Coordinated Planning –CP) Jaringan Sistem Distribusi Radial Berbasis Penyelesaian Advanced Optimal Power Flow (Advanced OPF) dan Metode Hierarchical Clustering Technique (HCT)" *Tek. Elektro ITS, Surabaya*, 2018.
- [12] A. Zeinalzadeh, Y. Mohammadi, and M. H. Moradi, "Optimal multi objective placement and sizing of multiple DGs and shunt capacitor banks simultaneously considering load uncertainty via MOPSO approach," *Int. J. Electr. Power Energy Syst.*, vol. 67, pp. 336–349, 2015.
- [13] V. Knazkins, *Stability of Power Systems with Large Amounts of Distributed Generation*. 2004.

LAMPIRAN

1. Tampilan *Decision Support System (DSS)*

Decision Support System
Coordinated Planning (CP)
"Planning, Operation & Optimization of Radial Distribution System"

POWER SYSTEM SIMULATION LABORATORY

Visualization of CP Optimization P Losses

Load Flow Passive
Load Flow Method
 Mod. Topology Network

n (KV) **KV Base**

Import Data Run Base Case

Objective Function / Const.
 Manual Auto

Power Losses
 Voltage
Min. Volt Max. Volt
in (%) in (%)

Maximisation DG
Number of DG Number of CAP
=DG =CAP

CP OPTIMIZATION
Analitik Method
 Reconfiguration
 Distributed Generation (DG)
 Capacitor Bank (CAP)

Artificial Intelligence Method
 Reconfiguration
 Distributed Generation (DG)
 Capacitor Bank

Draw SLD Clear Curve Plot Data Result
Reconfig. Save Graph Export Data

Refresh App Close App Run Summary

Copyright Power System Simulation Laboratory
Edited by Anright

Data Result Analysis Base Case

Bus	Voltage (p.u.)	Current (A)	Real Power Losses (W)	Total Real Power Losses (W)	Reactive
1					
2					
3					
4					

Result Summary

Base Case	Ranking	Fitness	w1 (Voltage Deviation)	w2 (Line Loss)	w3 (P out)
Base Case					
Rec					
DG					
CAP					
DG+CAP					
Rec+CAP					

2. Tampilan *Decision Support System (DSS)*

Decision Support System
Coordinated Planning (CP)
"Planning, Operation & Optimization of Radial Distribution System"

POWER SYSTEM SIMULATION LABORATORY

Visualization of CP Optimization P Losses

Load Flow Passive
Load Flow Method
 Mod. Topology Network

12.66 KV Base

Import Data Run Base Case

Objective Function / Const.
 Manual Auto

Power Losses
 Voltage
Min. Volt Max. Volt
95 105

Maximisation DG
Number of DG Number of CAP
=DG =CAP

CP OPTIMIZATION
Analitik Method
 Reconfiguration
 Distributed Generation (DG)
 Capacitor Bank (CAP)

Artificial Intelligence Method
 Reconfiguration
 Distributed Generation (DG)
 Capacitor Bank

Draw SLD Clear Curve Plot Data Result
Reconfig. Save Graph Export Data

Refresh App Close App Run Summary

Copyright Power System Simulation Laboratory
Edited by Anright

Diagram: IEEE 33 BUS Radial Distribution System

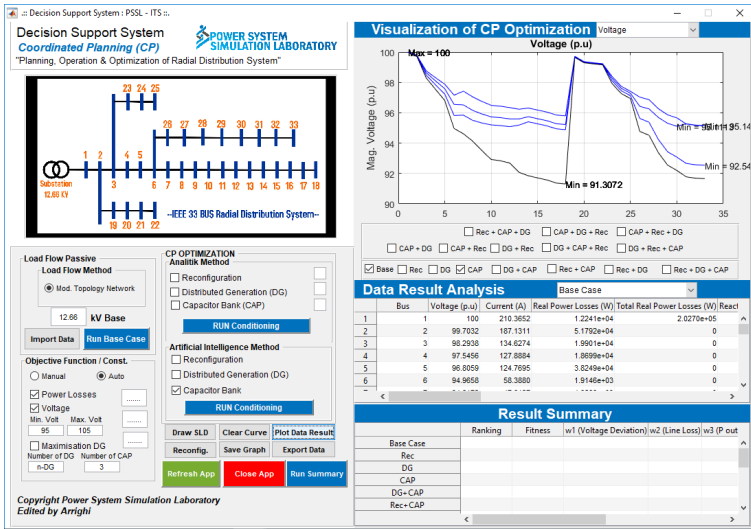
Data Result Analysis Base Case

Bus	Voltage (p.u.)	Current (A)	Real Power Losses (W)	Total Real Power Losses (W)	Reactive
1					
2					
3					
4					

Result Summary

Base Case	Ranking	Fitness	w1 (Voltage Deviation)	w2 (Line Loss)	w3 (P out)
Base Case					
Rec					
DG					
CAP					
DG+CAP					
Rec+CAP					

3. Tampilan *Decision Support System (DSS)*



RIWAYAT HIDUP PENULIS



Fatih Ilyas Arrighi, lahir di Cilacap pada 12 Januari 1996. Penulis memulai jenjang pendidikan di SDIT Raudhatul Jannah Cilegon, SMPIT Raudhatul Jannah Cilegon, SMAN Sragen BBS hingga lulus SMA pada tahun 2014 dan dilanjutkan dengan menempuh pendidikan di bidang studi Teknik Sistem Tenaga, Departemen Teknik Elektro, Institut Teknologi Sepuluh Nopember Surabaya. Pada tahun 2017, penulis melaksanakan Kerja Praktek di PT Indonesia Power UP Suralaya, Cilegon, selama satu bulan. Penulis memiliki pengalaman aktif di Himpunan Mahasiswa Teknik Elektro ITS. Menjadi staf pada tahun keduanya dan dilanjutkan menjadi Kabiro Riset Departemen Ristek pada tahun ketiganya. Dalam bidang karya tulis, penulis beberapa kali pernah menjuarai beberapa lomba karya tulis tingkat nasional. Penulis dapat dihubungi melalui surat elektronik pada alamat filyas5@gmail.com.

Halaman ini sengaja dikosongkan