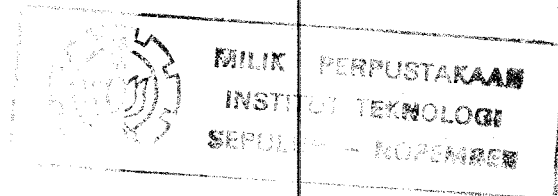
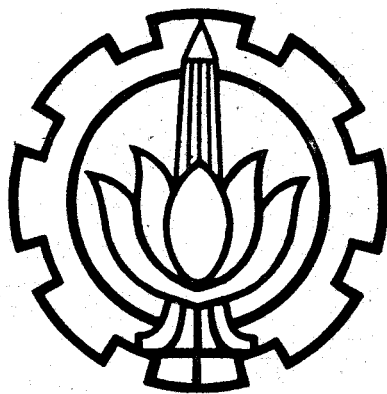


3000/ITS/H/91 ✓



# PERENCANAAN DAN PEMBUATAN PERALATAN PENGENDALI SISTEM KOMUNIKASI DATA PAKET ANTAR KOMPUTER DENGAN TEKNIK MULTIPLE ACCESS



PGE  
621.398  
Bud  
P-1  
1000

Oleh :

*Agus Setia Budi*

NRP. 2852200277

**JURUSAN TEKNIK ELEKTRO  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI SEPULUH NOPEMBER  
SURABAYA**



MILIK PERPUSTAKAAN  
INSTITUT TEKNOLOGI  
SEPULUH - NOPEMBER

# PERENCANAAN DAN PEMBUATAN PERALATAN PENGENDALI SISTEM KOMUNIKASI DATA PAKET ANTAR KOMPUTER DENGAN TEKNIK MULTIPLE ACCESS

## TUGAS AKHIR

Diajukan Guna Memenuhi Sebagian Persyaratan  
Untuk Memperoleh Gelar  
Sarjana Teknik Elektro

Pada

Bidang Studi Teknik Telekomunikasi  
Jurusan Teknik Elektro  
Fakultas Teknologi Industri  
Institut Teknologi Sepuluh Nopember  
Surabaya

Mengetahui / Menyetujui  
Dosen Pembimbing

Dr. Ir. M. SALEHUDIN

SURABAYA

JULI, 1990

## ABSTRAK

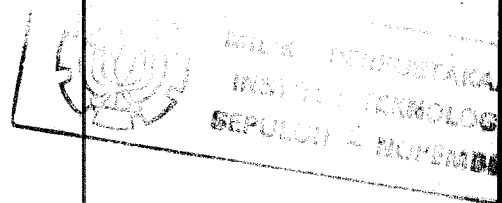
Pada era informasi ini kemajuan teknologi komunikasi data berkembang dengan pesat sesuai tuntutan zaman. Kanal aloha merupakan salah satu sistem komunikasi data berbentuk paket, yang banyak digunakan dewasa ini karena sederhananya sistem yang digunakan, akibatnya throughput yang dihasilkan juga rendah.

Agar tranmisi data kanal aloha mencapai daya guna yang tinggi maka perlu dibuatkan suatu protokol yang mempunyai fasilitas *pass word*, sehingga paket hanya bisa diterima distasiun yang diinginkan demikian juga sebaliknya, hanya stasiun-stasiun terdaftar yang bisa menghubungi.

Pendeteksian kesalahan, baik itu parity, over run ataupun framing adalah syarat utama agar data bisa diterima dengan baik.

Pengendalian urutan data menggunakan metoda *stop and wait* yaitu sebuah blok data dikirimkan ke sebuah stasiun penerima dan pengirim tidak akan mengirimkan blok berikutnya bila tidak menerima *Ack* dari stasiun penerima.

Dari perencanaan diatas dibuat protokol beserta perangkat keras maupun perangkat lunaknya yang format datanya hasil rancangan penyusun, dimana semuanya telah berhasil dibuat dan diperagakan dan berhasil melampaui target yang ditentukan.



## KATA PENGANTAR

Dengan mengucapkan syukur "alhamdulillah hirrabil alamin" ke hadirat Allah S.W.T. yang telah melimpahkan rahmat Nya, sehingga penyusun berhasil menyelesaikan tugas akhir ini yang berjudul :

### RANCANGAN DAN PEMBUATAN PENGENDALI KOMUNIKASI DATA PAKET ANTAR KOMPUTER, DENGAN TEKNIK MULTIPLE ACCESS

Tugas akhir ini disusun untuk memenuhi persyaratan kurikuler guna memperoleh gelar sarjana teknik elektro di FTI Jurusan teknik elektro ITS Surabaya.

Pada kesempatan ini pula penyusun mengucapkan banyak terima kasih kepada :

1. Bapak DR. Ir. M.Salehudin, selaku dosen pembimbing yang telah banyak meluangkan waktunya untuk memberikan saran dan petunjuk hingga tugas akhir ini selesai.
2. Bapak Ir.Hang Suharto M.sc, selaku dosen wali.
3. Bapak DR. Ir. Agus Mulyanto, selaku ketua Bidang Studi Telekomunikasi.
4. Bapak Ir. Syariffudin Mahmudsyah M.Eng, selaku ketua jurusan Teknik Elektro, FTI-ITS.
5. Rekan-rekan dan karyawan FTI jurusan Elektro yang memberikan dorongan moril sampai selesainya tugas akhir ini.

6. Ibu dan adik-adik serta keluarga yang lainnya.

Harapan penyusun, semoga karya ilmiah ini dapat bermanfaat bagi pembaca.

Surabaya, juli 1990

Penyusun

## DAFTAR ISI

| BAB  | HAL  |
|--|------|
| JUDUL .....                                  | i    |
| PENGESAHAN .....                             | ii   |
| ABSTRAK .....                                | iii  |
| KATA PENGANTAR .....                         | iv   |
| DAFTAR ISI .....                             | vi   |
| DAFTAR GAMBAR .....                          | x    |
| DAFTAR TABEL .....                           | xiii |
| <b>I. PENDAHULUAN</b>                        |      |
| I.1. LATAR BELAKANG .....                    | 1    |
| I.2. PERMASALAHAN DAN PEMBATASAN MASALAH ... | 2    |
| I.3. METODOLOGI .....                        | 3    |
| I.4. LANGKAH-LANGKAH PEMBAHASAN .....        | 3    |
| <b>II. TEORI PENUNJANG</b>                   |      |
| II.1. UMUM .....                             | 5    |
| II.2. KANAL ALOHA .....                      | 6    |
| II.3. CODING .....                           | 9    |
| II.4. ERROR DALAM KOMUNIKASI DATA .....      | 10   |
| II.4.1. DETEKSI ERROR .....                  | 13   |
| II.5. PROTOKOL .....                         | 21   |
| II.6. LAYER .....                            | 26   |
| II.6.1. KEUNTUNGAN DARI BENTUK LAYER ...     | 27   |
| II.6.2. LAPIS APLIKASI .....                 | 28   |
| II.6.3. LAPIS PRESENTASI .....               | 28   |
| II.6.4. LAPIS SESSION .....                  | 30   |

|  |    |
|--|----|
| II.6.5. TRANSPORT .....                                    | 30 |
| II.6.6. NETWORK .....                                      | 30 |
| II.6.7. LINK .....   | 31 |
| II.6.8. PHISIK .....                                       | 31 |
| II.7. DISTRIBUSI POISSON .....                             | 31 |
| II.8. UNSLOTTED ALOHA .....                                | 32 |
| II.8.1. PERHITUNGAN THROUGHPUT UNSLOTTED<br>ALOHA .....    | 32 |
| II.9. SLOTTED ALOHA .....                                  | 37 |
| II.9.1. PERHITUNGAN THROUGHPUT SLOTTED<br>ALOHA .....      | 40 |
| II.10. METODA CSMA (CARRIER SENSE MULTIPLE<br>ACCES) ..... | 41 |
| II.10.1. 1-PERSISTENT CSMA .....                           | 43 |
| II.10.2. NONPERSISTENT .....                               | 43 |
| II.10.3. P-PERSISTENT CSMA .....                           | 44 |
| II.11. METODA BTMA (BUSY TONE MULTIPLE ACCES)              | 46 |
| II.12. ALOHA DENGAN RESERVATION .....                      | 53 |
| II.12.1. THROUGHPUT DARI ALOHA DENGAN<br>RESERVATION ..... | 53 |
| III. RS 232-C DAN INISIALISASI 8250                        |    |
| III.1. UMUM .....  | 55 |
| III.2. TRANSMISI DATA .....                                | 55 |
| III.3. KOMUNIKASI ASYNCHRONOUS .....                       | 59 |
| III.4. KOMUNIKASI SYNCHRONOUS .....                        | 61 |
| III.5. RS 232 C SERIAL INTERFACE .....                     | 62 |
| III.6. 8250 UART .....                                     | 68 |
| III.6.1. PENJELASAN PIN-PIN 8250 .....                     | 70 |

|  |     |
|--|-----|
| III.6.2. PEMROGRAMAN 8250 .....  | 77  |
| III.6.2.1. LINE CONTROL REGISTER<br>(LCR) .....                                | 77  |
| III.6.2.2. DIVISOR LATCH LEAST /MOST<br>SIGNIFICANT BIT (DLL DAN<br>DLM) ..... | 80  |
| III.6.2.3. LINE STATUS REGISTER (LSR)  | 82  |
| III.6.2.4. INTERRUPT IDENTIFICATION RE-<br>GISTER .....                        | 85  |
| III.6.2.5. INTERRUPT ENABLE REGISTER<br>(IER) .....                            | 87  |
| III.6.2.6. MODEM CONTROL REGISTER .....  | 88  |
| III.6.2.7. MODEM STATUS REGISTER .....   | 90  |
| III.6.2.8. RECEIVER BUFFER REGISTER ..   | 92  |
| III.6.2.9. TRANSMITER HOLDING REGISTER   | 93  |
| <br>IV. PERENCANAAN DAN PEMBUATAN  |     |
| IV.1. MODEM .....  | 94  |
| IV.1.1. MODULATOR .....  | 94  |
| IV.1.2. DEMODULATOR .....  | 95  |
| IV.1.3. XR 2206 FSK MODULATOR .....  | 96  |
| IV.1.4. XR 2211 FSK DEMODULATOR .....  | 97  |
| IV.2. RS 232 C .....   | 98  |
| IV.2.1. KONEKTOR DB-25 .....   | 99  |
| IV.2.2. RANGKAIAN PENGUBAH LEVEL TEGANGAN<br>RS 232 C .....                    | 102 |
| IV.3. MULTIPLEXING .....   | 102 |
| IV.3.1. FDM (FREQUENCY DIVISION MULTI-<br>PLEXING) .....                       | 102 |



|   |     |
|---|-----|
| IV.3.2. TDM (TIME DIVISION MULTIPLEX) ..                | 104 |
| IV.3.2.1. TDM POLLING .....                             | 104 |
| IV.3.2.2. TDMA (TIME DIVISION MULTIPLEX<br>ACCES) ..... | 106 |
| IV.4. AUTOMATIC REPEAT REQUEST (ARQ) .....              | 107 |
| IV.4.1. STOP AND WAIT ARQ .....                         | 108 |
| IV.4.2. CONTINOUS ARQ .....                             | 108 |
| IV.5. PERENCANAAN PERANGKAT LUNAK .....                 | 110 |
| IV.6. PEMBUATAN SISTEM .....                            | 114 |
| DAFTAR PUSTAKA .....                                    | 124 |
| LAMPIRAN .....  | 125 |
| USULAN TUGAS AKHIR .....                                | 126 |

## DAFTAR GAMBAR

| GAMBAR   | HAL |
|--|-----|
| 2.1 KEDUDUKAN PAKET PADA UNSLOTTED ALOHA .....                           | 7   |
| 2.2 KEDUDUKAN PAKET PADA SLOTTED ALOHA .....                             | 8   |
| 2.3 CONTROL FIELD PADA PROTOKOL X25 .....                                | 25  |
| 2.4 STRUKTUR PROTOKOL MENURUT I S O .....                                | 29  |
| 2.5 SAAT TERJADINYA TUMBUKAN PADA UNSLOTTED<br>ALOHA .....               | 34  |
| 2.6 THROUGHPUT DARI UNSLOTTED ALOHA .....                                | 36  |
| 2.7 SAAT TERJADINYA TUMBUKAN PADA SLOTTED<br>ALOHA .....                 | 39  |
| 2.8 THROUGHPUT DARI SLOTTED ALOHA .....                                  | 42  |
| 2.9 PAKET YANG SUKSES PADA TEKNIK CSMA .....                             | 45  |
| 2.10 PAKET YANG BERTUMBUKAN PADA TEKNIK CSMA ...                         | 45  |
| 2.11 THROUGHPUT DARI BEBERAPA MACAM PROTOKOL ....                        | 47  |
| 2.12 KAPASITAS KANAL SEBAGAI FUNGSI NORMALISASI<br>PROPAGASI DELAY ..... | 48  |
| 2.13 STRUKTUR FRAME RESERVATION .....                                    | 51  |
| 2.14 PROSES RESERVATION PADA KANAL ALOHA .....                           | 53  |
| 2.15 THROUGHPUT RESERVATION .....  | 54  |
| 3.1 AM/ON-OFF KEYING .....   | 57  |
| 3.2 FM/FREKWENSI SHIFT KEYING .....                                      | 57  |
| 3.3 MODULASI FASE .....  | 58  |
| 3.4 MODULASI FASE-DIBIT DAN TRIBIT .....                                 | 59  |
| 3.5 FORMAT DATA TRANSMISI SERIAL ASYNCHRONOUS ..                         | 60  |
| 3.6 SINKRONISASI KARAKTER .....  | 62  |

|      |   |     |
|------|---|-----|
| 3.7  | KONEKTOR RS-232C DAN DEFINISI PIN-PINNYA .                | 63  |
| 3.8  | LEVEL TEGANGAN RS-232C .....                              | 65  |
| 3.9  | PENGARUH NOISE PADA SINYAL .....                          | 66  |
| 3.10 | HUBUNGAN RS-232C PALING SEDERHANA .....                   | 67  |
| 3.11 | BENTUK UMUM HUBUNGAN RS-232C .....                        | 67  |
| 3.12 | DIAGRAM KOTAK ASYNCHRONOUS<br>COMMUNICATION ADAPTER ..... | 68  |
| 3.13 | KONFIGURASI PIN-PIN 8250 UART .....                       | 69  |
| 3.15 | DIVISOR LATCH LEAST SIGNIFICANT BIT (DLL) ..              | 81  |
| 3.16 | DIVISOR LATCH MOST SIGNIFICANT BIT (DLM) ...              | 81  |
| 3.17 | LINE STATUS REGISTER .....                                | 82  |
| 3.18 | INTERRUPT IDENTIFICATION REGISTER .....                   | 85  |
| 3.19 | INTERRUPT ENABLE REGISTER .....                           | 87  |
| 3.20 | MODEM CONTROL REGSITER .....                              | 88  |
| 3.21 | MODEM STATUS REGISTER .....                               | 91  |
| 3.22 | RECEIVER BUFFER REGISTER .....                            | 93  |
| 3.23 | TRANSMITTER HOLDING REGISTER .....                        | 93  |
| 4.1  | XR 2206 SINUSOIDAL FSK GENERATOR .....                    | 96  |
| 4.2  | FSK MODULATOR .....                                       | 97  |
| 4.3  | DB 25 .....   | 99  |
| 4.4  | PENGUBAH TEGANGAN RS 232 C .....                          | 103 |
| 4.5  | FREKWENSI DIVISION MULTIPLEX .....                        | 103 |
| 4.6  | TIME DIVISION MULTIPLEX .....                             | 104 |
| 4.7  | POLLING NET .....   | 105 |
| 4.8  | PACKET AND ACK .....                                      | 107 |
| 4.9  | a. STOP AND WAIT  |     |
|      | b. ARQ CONTINUE   |     |

|       |                                      |     |
|-------|--------------------------------------|-----|
| c.    | PENGULANGAN SELEKTIF .....           | 109 |
| 4.10  | PENGARUH NOISE PADA SINYAL .....     | 110 |
| 4.11  | INTERSYMBOL INTERFERENCE .....       | 111 |
| 4.12  | PROPAGASI DELAY .....                | 112 |
| 4.13  | CAPTURE EFFECT .....                 | 113 |
| 4.14  | ALOHA NET .....                      | 114 |
| 4.15  | FORMAT PAKET ( MONTREAL ) .....      | 115 |
| 4.16  | FORMAT PAKET .....                   | 116 |
| 4.17  | DIAGRAM ALIR STOP AND WAIT ARQ ..... | 117 |
| 4.18a | DIAGRAM ALIR PENGIRIMAN DATA .....   | 118 |
| 4.18b | DIAGRAM ALIR PENGIRIMAN DATA .....   | 119 |
| 4.19a | DIAGRAM ALIR PENERIMAAN DATA .....   | 120 |
| 4.19b | DIAGRAM ALIR PENERIMAAN DATA .....   | 121 |
| 4.20  | DIAGRAM ALIR PEMBACAAN DATA .....    | 122 |

## DAFTAR TABEL

| TABEL |   | HAL |
|-------|---|-----|
| I     | KONVERSI ASCII .....                                      | 11  |
| II    | KONVERSI EBCDIC .....                                     | 12  |
| III   | KESALAHAN PADA DETEKSI ERROR .....                        | 15  |
| IV    | BLOK CHECK CHARACTER .....                                | 17  |
| V     | STRUKTUR X25 .....  | 22  |
| VI    | TYPE ADDRESS PADA X25 .....                               | 23  |
| VII   | MAKSIMUM THROUGHPUT ALOHA DAN CSMA .....                  | 48  |
| VIII  | KONDISI A0, A1, A2 UNTUK PEMILIHAN REGISTER<br>8250 ..... | 72  |
| IX    | KONDISI RESET KOMUNIKASI ASYNCHRONOUS .....               | 72  |
| X     | KOMBINASI BIT 1 DAN BIT 0 DARI LCR .....                  | 78  |
| XI    | ANGKA-ANGKA PEMBAGI PADA FREKWENSI CLOCK<br>2 MHZ .....   | 82  |
| XII   | KOMBINASI BIT 0, 1, 2 PADA IRR .....                      | 86  |

# BAB I

## PENDAHULUAN

### I.1. LATAR BELAKANG

Perkembangan teknologi telekomunikasi demikian pesatnya sehingga dalam kurun waktu yang sangat singkat khususnya dibidang teknik transmisi, berbagai sistem baru telah dikembangkan dan digunakan dengan tujuan komersial.

Sistem transmisi yang banyak menarik perhatian dunia telekomunikasi adalah sistem transmisi gelombang mikro, karena mempunyai kapasitas saluran yang besar dan dapat diandalkan bila dibandingkan dengan transmisi melalui kawat. Didalam operasinya sistem ini banyak membutuhkan pengulang (repeater) untuk jarak jauh berhubung stasiun satu dengan berikutnya harus saling pandang ( Line of Sight ). Perkembangan penggunaan jasa telekomunikasi juga semakin kompleks. Mula-mula dipergunakan untuk hubungan antara manusia dengan manusia (telepon), kemudian manusia dengan mesin (telex) dan terakhir antara mesin dengan mesin (yaitu hubungan antar komputer ).

Komputer sebagai mesin pengolah data juga mengalami perkembangan dari analog ke digital. Saat ini pemakaian komputer sudah sedemikian luasnya terutama

di negara maju. Dari persoalan rumah tangga sampai bisnis dan militer saat ini tidak bisa terlepas dari bantuan komputer, sebab terbukti dengan bantuan komputer proses-proses yang berhubungan dengan data dapat dilakukan dengan cepat dan efektif.

Kanal Aloha yang diterapkan di University of Hawaii merupakan aplikasi dari gabungan antara telekomunikasi dengan komputer yaitu interkoneksi beberapa terminal komputer melalui satelit dan radio teresterial. Kanal Aloha dipakai karena lebih sederhana dan mampu untuk menangani jumlah terminal yang banyak. Sedangkan throughput ( banyaknya data yang dapat ditransmisikan dalam selang waktu tertentu ) tergantung dari banyaknya terminal dan teknik multipleksingnya memakai TDMA tetapi kanalnya tidak kontinyu.

## **I.2. PERMASALAHAN DAN PEMBATASAN MASALAH**

Pada kanal Aloha dapat ditransmisikan secara random (acak), oleh karenanya dapat terjadi tumbukan apabila data yang ditransmisikan secara bersamaan atau hampir bersamaan dari beberapa terminal, bila hal ini terjadi maka data dianggap rusak sehingga throughput menjadi turun. Agar throughput menjadi lebih baik maka perlu diadakan perubahan dalam sistem ini. Misalnya dengan memasang clock dimasing-masing stasiun sehingga waktu pancaran teratur ( pada slotted aloha ).

Pada tugas akhir ini penyusun merancang suatu protokol baru yang dapat memperkecil terjadinya tumbu-

kan serta membuat perangkat kerasnya, bila pada aloha menggunakan jaringan bintang ( polling ), maka penyusun mencoba memperbaiki dengan menggunakan bentuk jaringan jala ( Contention ).

Format data harus dapat mengirim data pada alamat yang dituju, untuk itu digunakan pass word yang diberikan pada tiap-tiap terminal.

Masalah delay pada komunikasi aloha merupakan hal yang tidak dapat dianggap remeh, sebab delay ini mempengaruhi efisiensi kanal aloha. Masalah lain yang sering timbul pada kanal ini bisa digolongkan dalam dua kelompok yaitu : masalah pada komunikasi antar pemancar, medium transmisi dan masalah pada transmisi data diantaranya : interface, protokol, coding dan lain-lain.

Pembahasan pada tugas akhir ini menyangkut hal yang berkaitan dengan beberapa masalah diatas, yaitu : Perencanaan dan pembuatan peralatan sistem komunikasi data paket antar komputer dengan teknik multiple access serta Protokol dan fungsi dari masing-masing bagiannya, termasuk pendeteksian error.

**I.3. METODOLOGI**

Perencanaan serta pembahasan yang dilaksanakan dalam tugas akhir ini adalah bersifat praktis, yaitu perencanaan dan pembahasan yang mengarah pada pembuatan interface secara nyata. Awal pembahasan akan dimulai dengan pengertian tentang komunikasi serial kemudian



cara kerja dari chip-chip komunikasi yang dapat diprogram INS8250 UART dan dilanjutkan dengan pembuatan modem pemancar serta program protokolnya.

#### I.4. LANGKAH-LANGKAH PEMBAHASAN

Pembahasan pada tugas akhir ini dimulai pada bab II yang membahas tentang teori dasar komunikasi data serial Asynchronous dan Synchronous, teknik multiple access ALOHA dan macam-macamnya, cara kerja chip-chip yang digunakan untuk komunikasi yaitu INS8250, serta standard komunikasi data serial RS.232.

Dalam bab III dibahas perencanaan perangkat keras modem untuk pemancar serta program protokolnya yang disertai diagram alir. Bab IV merupakan bab yang terakhir dan merupakan kesimpulan yang dapat diambil dari penyelesaian tugas akhir ini.

## BAB II

### TEORI PENUNJANG

#### II.1. UMUM

Suatu komunikasi dimana pengiriman informasinya dalam bentuk paket (bukan per karakter) yang dipancarkan oleh stasiun sedemikian hingga dapat diterima oleh beberapa stasiun termasuk stasiun pengirimnya disebut sistem broadcast. Penerapan ini telah dilakukan oleh University of Hawaii dan Indonesia dengan sebutan kanal aloha, yang merupakan komunikasi antar beberapa terminal komputer dengan menggunakan teknik random access. Paket sebelum dikirim terlebih dahulu diubah dari informasi diskrit ke deretan bit melalui proses coding, sehingga dapat ditransmisikan ke dalam sistem komunikasi digital. Bila ada noise dan tumbukan pada saat transmisi, maka paket-paket akan mengalami kesalahan (error), yang harus diketahui oleh penerima agar informasi-informasi yang dikirim tidak keliru. Untuk tujuan ini maka setiap penerima dan pemancar harus mengecek error ini dengan alat deteksi error. Dalam pengoperasiannya kanal Aloha membutuhkan prosedur yang harus ditaati oleh semua stasiun, agar data yang dikirimkannya dapat dimengerti oleh penerima. Prosedur ini disebut protokol.

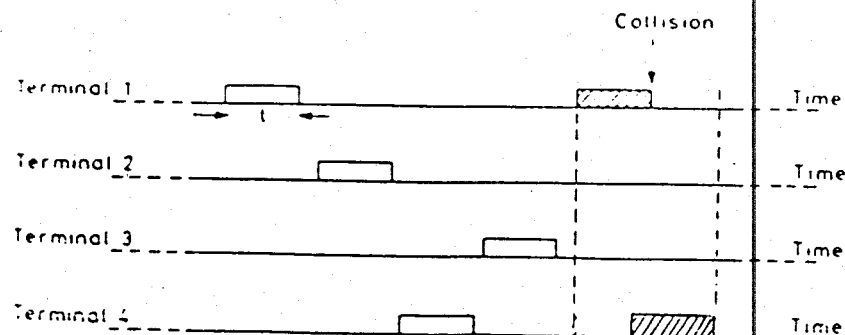
## II.2. KANAL ALOHA

Penerapan dari kanal Aloha pada University of Hawaii untuk interkoneksi beberapa terminal dan komputer melalui satelit dan radio teresterial. Macam dari kanal aloha adalah :

- Unslotted / pure aloha
- Slotted aloha
- Aloha dengan reservation

Kanal aloha yang paling sederhana adalah unslotted aloha atau disebut juga pure aloha, dimana suatu stasiun dapat mentransmisikan informasi dalam bentuk blok / paket pada sebarang waktu. Kesulitan akan timbul apabila lebih dari satu stasiun yang aktif secara bersamaan, dimana paket-paket yang terkirim dapat bertumbukan antara satu dengan yang lainnya sehingga paket tersebut akan rusak seperti yang digambarkan pada gambar 2-1. Sedangkan pada penerima ada peralatan yang mendeteksi paket-paket yang rusak sehingga data yang diterima tidak keliru.

Pengembangan dari unslotted ini adalah slotted aloha. Pada sistem ini setiap stasiun tidak dapat memilih waktu yang sembarang lagi untuk transmisi, tetapi disini waktu transmisi dibagi menjadi segmen-segmen yang mempunyai lama (duration) tertentu dan konstan. Semua terminal diatur dalam clock sinkronisasi yang mengatur waktu start setiap paket. Tumbukan masih dapat terjadi yaitu apabila dua atau lebih stasiun yang



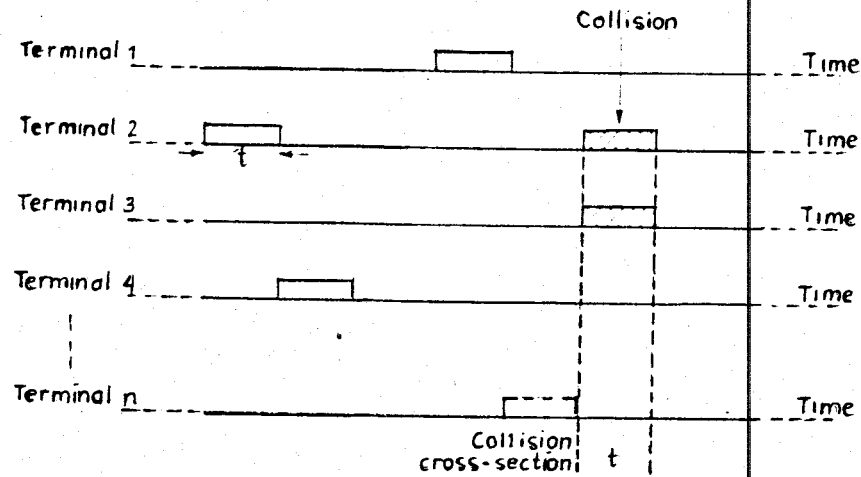
GAMBAR 2.1<sup>1</sup>

KEDUDUKAN PAKET PADA UNSLOTTED ALOHA

start pada saat yang bersamaan. Jadi sifat tumbukannya menyeluruh dalam satu paket atau tidak sama sekali, seperti yang dilukiskan pada gambar 2-2, dengan demikian kemungkinan paket-paket yang sukses dikirim menjadi lebih besar dibanding pada unslotted aloha.

Satu perbedaan antara sistem aloha dengan sistem demand assignment yang konvensional (misal TDMA) yaitu pada sistem konvensional bentuk reservation (suatu stasiun mempunyai jatah waktu tertentu yang tetap, baik stasiun dalam keadaan on atau off) merupakan bagian dalam kapasitas transmisinya, pada kanal aloha tidak demikian.

1) D.W. Davies, D.L.A. Barber, W.L. Price and C.M. Solomonides, Computer Networks and their protocols, John Wiley & Sons, 1979, hal. 160



GAMBAR 2.2<sup>2</sup>

KEDUDUKAN PAKET PADA SLOTTED ALOHA

Suatu sistem yang mengambil ruang / bagian kanal secara random (misal kanal aloha ) tanpa reservation diprioritaskan untuk pengiriman data yang pendek-pendek dan cepat. Sistem dengan reservation dapat menaikkan efisiensi penggunaan kanal karena tidak ada / kecil kemungkinan terjadi interverensi antar paket, tetapi sipemakai harus menunggu lebih lama.

Dengan menggunakan sistem reservation ( paket reservation ) pada kanal aloha, maka efisiensi pemakaian kanal pada satelit lebih besar lagi tanpa meninggalkan sifat random pada aloha. Dalam satu hop membutuhkan waktu kurang dari 1 detik sehingga masih

2) ibid 163

cukup cepat untuk interaksi komputer.

Pada paket reservation ini suatu stasiun mengirim data dalam bentuk blok-blok (paket), dimana dalam satu paket terdapat beberapa bit data yang disusun secara berderet. Sebelum stasiun ini memohon / meminta suatu time slot yang bebas untuk mengirimkan pakatnya. Waktu yang dibutuhkan untuk penderetan ini cukup singkat, katakanlah 1 milidetik, jadi andaikan ada 10 deretan paket yang akan dikirim maka paket harus menunggu dulu 10 milidetik sebelum transmisi. Waktu diatas dibutuhkan untuk mengalokasi paket kedalam suatu slot.

### II.3. CODING

Informasi yang berasal dari komputer tentunya dalam bentuk diskrit baik berupa data atau gambar. Agar informasi dapat ditransmisikan melalui sistem komunikasi digital seperti kanal aloha, maka informasi ini harus melalui proses coding yaitu pengkonversian simbol-simbol dalam informasi diskrit menjadi deretan digit biner (bit). Digit biner mempunyai 2 simbol yaitu "1" dan "0". Didalam pengkonversian ini biasanya dibutuhkan lebih dari 2 bit untuk menyatakan / merepresentasikan satu karakter baik berupa huruf atau tanda baca yang lain. Hal ini disebabkan karena banyaknya karakter yang bisa direpresentasikan adalah kombinasi dari banyaknya bit yang dipakai, sebagai contoh sepasang (2) bit hanya mampu menyatakan 4 macam karakter sebab keduanya hanya mempunyai 4 kemungkinan kombinasi pasangan digit yaitu : 00 01 10 11

Banyak kemungkinan kombinasi dari  $n$  bit adalah  $2^n$  sehingga jumlah karakter yang bisa diubah adalah  $2^n$ . Karakter bisa dibagi dalam kelompok : karakter grafik, simbol, karakter kontrol yang dipakai di terminal untuk pengaturan dan karakter komunikasi untuk mengontrol fungsi komputer.

Kode digit biner yang biasa dipakai adalah :

- ASCII ( American Standard code for Information Interchange ) yang mempunyai 7 bit per karakter ditambah 1 bit untuk parity, sehingga berkemampuan  $2^7 = 128$  karakter, bisa dilihat tabel I.
- Data Interchange Code yang bisa juga dipakai komunikasi suatu variasi ASCII.
- Extended Binary Coded Decimal Interchange code ( EBCDIC ) mempunyai 8 level kode yang serupa dengan ASCII berkemampuan 256 karakter, tabel II.

#### II.4 ERROR DALAM KOMUNIKASI DATA

Didalam komunikasi dengan sistem analog maupun digital, informasi yang ditransmisikan akan mengalami error. Dengan adanya error ini performance (penampilan) dari sistem komunikasi akan turun. Terjadinya error ini tidak bisa dicegah 100 % tetapi masih dapat dideteksi atau dikoreksi.

TABEL I<sup>3</sup>  
KONVERSI ASCII

|                              | Bits<br>$b_7, b_6, b_5$ | 000 | 001 | 010 | 011 | 100 | 101 | 110 | 111 |
|------------------------------|-------------------------|-----|-----|-----|-----|-----|-----|-----|-----|
| Bits<br>$b_4, b_3, b_2, b_1$ | Col.<br>Row             | 0   | 1   | 2   | 3   | 4   | 5   | 6   | 7   |
| 0000                         | 0                       | NUL | DLE | SP  | 0   | @   | P   | `   | p   |
| 0001                         | 1                       | SOH | DC1 | !   | 1   | A   | Q   | a   | q   |
| 0010                         | 2                       | STX | DC2 | "   | 2   | B   | R   | b   | r   |
| 0011                         | 3                       | ETX | DC3 | #   | 3   | C   | S   | c   | s   |
| 0100                         | 4                       | EOT | DC4 | \$  | 4   | D   | T   | d   | t   |
| 0101                         | 5                       | ENQ | NAK | %   | 5   | E   | U   | e   | u   |
| 0110                         | 6                       | ACK | SYN | &   | 6   | F   | V   | f   | v   |
| 0111                         | 7                       | BEL | ETB | '   | 7   | G   | W   | g   | w   |
| 1000                         | 8                       | BS  | CAN | (   | 8   | H   | X   | h   | x   |
| 1001                         | 9                       | HT  | EM  | )   | 9   | I   | Y   | i   | y   |
| 1010                         | 10                      | LF  | SUB | *   | :   | J   | Z   | j   | z   |
| 1011                         | 11                      | VT  | ESC | +   | ;   | K   | [   | k   | {   |
| 1100                         | 12                      | FF  | FS  | ,   | <   | L   | \   | l   |     |
| 1101                         | 13                      | CR  | GS  | -   | =   | M   | ]   | m   | }   |
| 1110                         | 14                      | SO  | RS  | .   | >   | N   | ^   | n   | ~   |
| 1111                         | 15                      | SI  | US  | /   | ?   | O   | _   | o   | DEL |



TABEL II<sup>4</sup>  
KONVERSI EBCDIC

| High<br>B, B, B, B,<br>Row | Low<br>B, B, B, B,<br>Col | 0000 | 0001 | 0010 | 0011 | 0100 | 0101 | 0110    | 0111    | 1000 | 1001 | 1010 | 1011 | 1100 | 1101 | 1110 | 1111 |
|----------------------------|---------------------------|------|------|------|------|------|------|---------|---------|------|------|------|------|------|------|------|------|
|                            | 0                         | 1    | 2    | 3    | 4    | 5    | 6    | 7       | 8       | 9    | A    | B    | C    | D    | E    | F    |      |
| 0000                       | 0                         | NUL  | SOH  | STX  | ETX  | PF   | HT   | LC      | DEL     |      | RLF  | SMM  | VT   | FF   | CR   | SC   | SI   |
| 0001                       | 1                         | DLE  | DC1  | DC2  | DC3  | RES  | NL   | BS      | IL      | CAN  | EM   | CC   |      | ITS  | IGS  | IRS  | IUS  |
| 0010                       | 2                         | DS   | SOS  | FS   |      | BYP  | LF   | EOB/ETB | ESC/PRE |      |      | 3M   |      |      | ENR  | ACK  | BEL  |
| 0011                       | 3                         |      |      | SYN  |      | PN   | RS   | UC      | EOT     |      |      |      |      | DC4  | NAK  |      | SUB  |
| 0100                       | 4                         | SP   |      |      |      |      |      |         |         |      |      | !    | •    | <    | (    | +    |      |
| 0101                       | 5                         | &    |      |      |      |      |      |         |         |      |      | !    | \$   | •    | )    | :    | ~    |
| 0110                       | 6                         | -    | /    |      |      |      |      |         |         | /    |      | .    | %    | -    | >    | ?    |      |
| 0111                       | 7                         |      |      |      |      |      |      |         |         |      | :    | #    | @    | '    | "    | "    | "    |
| 1000                       | 8                         |      | a    | b    | c    | d    | e    | f       | g       | h    | i    |      |      |      |      |      |      |
| 1001                       | 9                         |      | j    | k    | l    | m    | n    | o       | p       | q    | r    |      |      |      |      |      |      |
| 1010                       | A                         |      | ~    | s    | t    | u    | v    | w       | x       | y    | z    |      |      |      |      |      |      |
| 1011                       | B                         |      |      |      |      |      |      |         |         |      |      |      |      |      |      |      |      |
| 1100                       | C                         | {    | A    | B    | C    | D    | E    | F       | G       | H    | I    |      |      |      |      |      |      |
| 1101                       | D                         | }    | J    | K    | L    | M    | N    | O       | P       | Q    | R    |      |      |      |      |      |      |
| 1110                       | E                         | .    |      | S    | T    | U    | V    | W       | X       | Y    | Z    |      |      |      |      |      |      |
| 1111                       | F                         | 0    | 1    | 2    | 3    | 4    | 5    | 6       | 7       | 8    | 9    |      |      |      |      |      |      |

4) ibid hal 221

Didalam sistem komunikasi digital khususnya kanal aloha, terjadinya error bisa dibagi menjadi 2, yaitu :

- Error yang disebabkan karena tumbukan antar paket.
- Error yang disebabkan karena noise.

Untuk menghilangkan error karena tumbukan, maka throughput dari kanal aloha ini turun menjadi :

- 18% untuk unslotted aloha
- 38% untuk slotted aloha
- 83% untuk aloha dengan reservation

Untuk mengatasi error karena noise bisa dilakukan dengan dua cara, yaitu :

- Deteksi error dengan retransmisi paket
- Koreksi error tanpa retransmisi.

#### II.4.1. DETEKSI ERROR

Ciri dari deteksi error adalah adanya penambahan satu atau lebih bit didalam frame atau format. Teknik yang biasa dipakai adalah parity cek dan redundancy cek. Setelah karakter yang mengalami error terdeteksi kemudian blok ditransmisi ulang. Adanya sifat transmisi ulang menyebabkan throughput akan turun. Throughput adalah banyak informasi (data) dalam bentuk paket yang bisa dilewatkan melalui satu kanal saluran komunikasi dalam satuan/interval waktu tertentu. Oleh karena itu deteksi error akan efisien bila error rate tidak terlalu besar, misal 1 bit dalam  $10^5$  atau lebih.

Pada teknik parity cek, setiap karakter ditambah

satu bit dan pemancar serta penerima menghitung jumlah kode 1 dari setiap karakter. Macam parity ada dua yaitu: odd parity ( menambah 1 bit pada setiap karakter sedemikian hingga jumlah total dari kode 1 menjadi gasal / ganjil. Penambahan dapat berupa bit "0" atau "1" tergantung dari karakternya ) dan even parity ( penambahan 1 bit sedemikian hingga jumlah total dari kode 1 yang diterima dari pemancar menjadi genap ). Antara pemancar dan penerima terlebih dahulu dibuat perjanjian tentang macam parity cek yang dipakai, odd parity atau even parity. Misalkan suatu penerima menghitung jumlah kode 1 yang berjumlah genap sedang yang dipakai even parity, maka penerima akan mengirim respon yang menandakan bahwa paket yang dikirim sukses. Sebaliknya bila berjumlah ganjil penerima mengirim isyarat NAK ( Negatif Acknowledgement ) yang berarti paket yang diterima rusak, sehingga pemancar mengirim kembali blok paket tersebut. Suatu sistem yang mendeteksi error dan secara otomatis meretransmisi disebut ARQ ( Automatic Repeat Request ). Teknik ARQ yang biasa dipakai untuk telekomunikasi melalui satelit adalah kontinyu ARQ atau selektif ARQ. Sedangkan untuk radio terrestrial dipakai stop and wait ARQ.

Keburukan dari parity cek ini adalah tidak mampu mendeteksi adanya error, bila yang error merupakan kelipatan dari 2, sebab jumlah kode 1 tetap gasal/genap. Contoh: andaikan huruf A dan C yang akan dikirim

memakai even parity, huruf ini dikonversikan ke kode ASCII seperti tertera di bawah ini.

|   |   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|---|
|   | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 |
| A | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| C | 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 |

Pada posisi pengirim sebuah bit ditambahkan pada ujung akhir setiap huruf (parity pada posisi bit ke-8), setelah melewati peralatan deteksi error pada sisi penerima bit ini dibuang, dan jika terjadi error maka pada penerima susunan bit dapat diperhatikan pada tabel 3.

TABEL III  
KESALAHAN PADA DETEKSI ERROR

|             | A               | C               | Cek error        |
|-------------|-----------------|-----------------|------------------|
| 1 bit error | 0 1 0 0 0 1 0 1 | 1 1 0 0 0 1 1 1 | terdeteksi       |
| 2 bit error | 0 1 0 0 1 1 0 1 | 1 1 0 0 1 1 1 1 | tidak terdeteksi |
| 3 bit error | 0 1 0 0 1 1 1 1 | 1 1 1 0 1 1 1 1 | terdeteksi       |
| 4 bit error | 0 1 1 0 1 1 1 1 | 1 0 1 0 0 0 0 0 | tidak terdeteksi |

Dari contoh diatas terbukti bahwa yang terdeteksi hanya pada bit error berjumlah ganjil saja.

Cara lain untuk mendeteksi error adalah dengan redundancy cek. Cara ini mirip parity cek yaitu penambahan bit, tetapi lebih dari satu dan tidak ditempatkan pada ujung setiap karakter melainkan pada blok karakter. Blok karakter adalah satu set karakter yang dinyatakan dalam satu unit dengan kata lain paket ditambah header dan beberapa kontrol.

Macam redundancy check :

- a. Longitudinal/horisontal redundancy check (LRC)
- b. Vertikal redundancy check (VRC)
- c. Ciclick redundancy check (CRC)

VRC ini seperti parity check yaitu bitnya diletakkan pada setiap karakter, lihat tabel IV. Dikatakan LRC apabila bit parity ditempatkan pada ujung akhir dari blok, misalnya untuk contoh diatas:  $p_1$  merupakan bit parity untuk beberapa bit  $b_1$ . LRC disebut juga blok check karakter yang pada prinsipnya memeriksa jumlah total kode 1 dan 0 didalam kolom-kolom dari blok (secara vertikal ) baik oleh pemancar maupun oleh penerima, seperti halnya pada parity cek maka terlebih dahulu diputuskan cara mana yang dipilih. LRC dapat juga memperbaiki adanya error yang tidak terdeteksi dan sempat lolos pada VRC bila digunakan sendiri-sendiri.

Teknik VRC dan LRC ini masih mempunyai kelemahan didalam mendeteksi error, misalkan asalnya kode 1 pada

TABEL IV<sup>5</sup>  
BLOK CHECK CHARACTER

| Longitudinal redundancy parity |                |                |                |                |                |                |                |                |                |                |                |                |                |
|--------------------------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|
| b <sub>1</sub>                 | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | b <sub>1</sub> | P <sub>1</sub> |
| b <sub>2</sub>                 | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | b <sub>2</sub> | P <sub>2</sub> |
| b <sub>3</sub>                 | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | b <sub>3</sub> | P <sub>3</sub> |
| b <sub>4</sub>                 | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | b <sub>4</sub> | P <sub>4</sub> |
| b <sub>5</sub>                 | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | b <sub>5</sub> | P <sub>5</sub> |
| b <sub>6</sub>                 | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | b <sub>6</sub> | P <sub>6</sub> |
| b <sub>7</sub>                 | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | b <sub>7</sub> | P <sub>7</sub> |
| P                              | P              | P              | P              | P              | P              | P              | P              | P              | P              | P              | P              | P              | P              |

Vertical redundancy parity ↓

5) ibid 224

posisi ke-2 dan ke-3 dari karakter pertama dan ke-3 dari suatu blok tertentu diganti dengan kode 0 maka baik menggunakan VRC maupun LRC error tetap lolos. Gabungan dari kedua teknik diatas disebut CRC, yang lebih teliti lagi dalam mendeteksi error. CRC disebut juga polinomial kode karena pada CRC message blok yang dikirim merupakan gabungan antara message blok yang asli dengan sisa (disebut CRC karakter) dari pembagian antara message blok dengan generating polinomial. Untuk jelasnya bisa diterangkan sebagai berikut :

Suatu message blok dari teknik LRC dapat ditulis secara matematika dalam bentuk polinomial adalah :

$$a_n X^n + a_{n-1} X^{n-1} + a_{n-2} X^{n-2} + \dots + a_0 X^0 = D ( X ) \quad \dots\dots\dots(2.1)$$

dimana koefisien a adalah kode dari biner digit yang bersesuaian, misal suatu set biner 1 0 0 1 1 bila ditulis/dinyatakan dalam polinomial menjadi :

$$\begin{array}{cccccc} 1 & 0 & 0 & 1 & 1 & \\ a & a & a & a & a & \\ X^4 \cdot 1 + X^3 \cdot 0 + X^2 \cdot 0 + X^1 \cdot 1 + 1 = X^4 + X + 1 \end{array}$$

Suatu generating polinomial dinyatakan dengan  $G ( X )$  maka :

$$\frac{D ( X )}{G ( X )} = Q ( X ) + \frac{R ( X )}{G ( X )} \quad \dots\dots\dots( 2.2 )$$

dimana  $R ( X )$  adalah CRC karakter.

Algoritma perhitungan error dengan CRC adalah sebagai berikut :

1. Bila  $r$  adalah derajat dari  $G(x)$ , tambahkan sebanyak  $r$  buah bit 0 pada orde paling rendah dari message atau message menjadi  $X^r D(x)$ . Dalam hal ini message harus lebih panjang dari polinomial  $G(x)$ .
2. Membagi  $X^r D(x)$  dengan  $G(x)$ , bila  $X^r D(x)$  tidak habis dibagi  $G(x)$  maka terdapat sisa  $R(x)$ .
3.  $X^r D(x)$  dikurangi  $R(x)$  dengan bilangan dasar 2, sekarang message dapat habis dibagi oleh  $G(x)$ , Message ini dinotasikan sebagai  $T(x)$  lalu dikirim.
4. Pada sisi penerima  $T(x)$  dibagi  $G(x)$ , bila hasilnya ada sisa, maka dapat dipastikan terjadi error.

Tiga macam polinomial yang banyak dipakai adalah :

1. CRC 16 ANSI :  $G(X) = X^{16} + X^{15} + X^5 + 1$
2. CCITT :  $G(X) = X^{16} + X^5 + 1$
3. CRC 12 :  $G(X) = X^{12} + X^{11} + X^3 + 1$

Contoh :

$$D(x) = 1101011011$$

$$G(x) = X + X + 1 \text{ -----} > 10011$$

Karena derajat  $G(x)$  adalah 4 maka sekarang message menjadi  $X^4 D(x) = 11010110110000$

operasi biner yang perlu diketahui antara lain :

$$0 - 0 = 0 \qquad 1 - 0 = 1$$

$$0 - 1 = 1 \qquad 1 - 1 = 0$$

Selanjutnya dihitung sebagai berikut :

$$\begin{array}{r}
 \phantom{1101011} 1100001010 \\
 10011 \overline{) 11010110110000} \\
 \underline{10011} \phantom{00000} \\
 \phantom{10011} 100110110000 \\
 \phantom{10011} \underline{10011} \phantom{0000} \\
 \phantom{10011} \phantom{10011} 00000000 \\
 \phantom{10011} \phantom{10011} \phantom{00000} 0000 \\
 \phantom{10011} \phantom{10011} \phantom{00000} \phantom{0000} 0000 \\
 \phantom{10011} \phantom{10011} \phantom{00000} \phantom{0000} \phantom{0000} 0000
 \end{array}$$



```

1 0 0 1 1
1 0 0 1 1
-----
0 0 0 0 1
0 0 0 0 0
-----
0 0 0 1 0
0 0 0 0 0
-----
0 0 1 0 1
0 0 0 0 0
-----
0 1 0 1 1
0 0 0 0 0
-----
1 0 1 1 0
1 0 0 1 1
-----
0 1 0 1 0
0 0 0 0 0
-----
1 0 1 0 0
1 0 0 1 1
-----
0 1 1 1 0
0 0 0 0 0
-----
1 1 1 1 0

```

Jadi pada pembagian diatas terdapat sisa  $R(x)$  sebesar :

1 1 1 0

sekarang  $X^4 D(x)$  dikurangi  $R(x)$ , sehingga :

```

1 1 0 1 0 1 1 0 1 1 0 0 0 0
                1 1 1 0
-----
1 1 0 1 0 1 1 0 1 1 1 1 1 0

```

Message yang dikirim  $T(x)$  adalah :

1 1 0 1 0 1 1 0 1 1 1 1 1 0

Setelah mengetahui prinsip deteksi error maka pembahasan selanjutnya menyangkut protokol yang dipakai pada Paksatnet.

## II.5. PROTOKOL

Hubungan-hubungan yang menjadikan suatu sistem bisa terlaksana disebut jaringan. Didalam bidang komunikasi digital banyak sekali macam jaringan yang dipakai. Untuk mempermudah perencanaan maupun analisa jaringan-jaringan tersebut dikelompokkan menjadi beberapa level/layer. Setiap nomer, nama dan fungsi dari layer mempunyai jaringan yang berbeda-beda. Jaringan satu dapat saling interkoneksi dengan yang lain sehingga membentuk suatu sistem baru. Protokol digunakan pada interkoneksi antar jaringan dengan level yang sama, sedang interface untuk level yang berbeda. Arsitektur dari protokol bisa dilihat pada gambar 2.4

Beberapa fungsi dari protokol adalah :

- Untuk mengontrol yang mungkin terjadi (dengan deteksi atau koreksi).
- Untuk addressing yaitu pemberian alamat untuk stasiun pemancar dan penerima.
- Kontrol sequence dan identifikasi masing-masing paket.

kontrol-kontrol ini tercakup dalam satu bingkai/frame format.

Rekomendasi CCITT untuk protokol pada layer 1, 2 dan 3 dikelompokkan sebagai X 25. Protokol X 25 ini dimasukkan kedalam klas protokol yang berorientasi pada bit (bit oriented protokol). Selain X 25 didalam

sistem kanal ALOHA dipakai juga protokol X 28, X 29 dan X 3. Keterangan X 25 dapat dilihat pada tabel V :

1. Flag sequence adalah deretan bit yang berjumlah 8 (masing-masing ujung kode 0 dan yang lain berkode 1) yang dipakai untuk mengsinkronkan penerima terhadap frame yang diterima dan berfungsi sebagai tanda awal dan akhir setiap frame.

TABEL V<sup>6</sup>

STRUKTUR X25

| Flag     | Address | Control | Data              | FCS    | Flag     |
|----------|---------|---------|-------------------|--------|----------|
| 01111110 | 8 bit   | 8 bit   | Multiple of 8 bit | 16 bit | 01111110 |

2. Addressing adalah peng-identifikasi-an /pemberian tanda sebagai alamat untuk penerima dan pengirim frame. Frame-frame yang berisi perintah selalu dikirim pada alamat penerima, sebaliknya frame-frame yang berisi respon selalu dikirim pada alamat pemancar. Address ini mempunyai 2 tipe (A dan B) seperti tabel VI.

Address A mengandung frame yang berisi perintah-perintah yang ditransfer dari DCE ke DTE dan frame

6)

Roger L. Freeman, Telecommunication System Engineering Analog And Digital Network Design, John Wiley & Sons, 1980  
hal. 442

yang respon ditransfer dari DTE ke DCE. Address B mengandung frame yang berisikan perintah-perintah yang ditransfer dari DTE ke DCE dan frame respon yang ditransfer dari DCE ke DTE. DCE adalah segala peralatan untuk komunikasi data, sedangkan DTE adalah peralatan untuk komunikasi data yang ada pada pemakai.

TABEL VI <sup>7</sup>  
TYPE ADDRESS PADA X25

| Address | Posisi bit |   |   |   |   |   |   |   |
|---------|------------|---|---|---|---|---|---|---|
|         | 1          | 2 | 3 | 4 | 5 | 6 | 7 | 8 |
| A       | 1          | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| B       | 1          | 0 | 0 | 0 | 0 | 0 | 0 | 0 |

3. Control untuk mengidentifikasi fungsi dari frame lihat gambar 2.3

Ada 3 tipe control field format yaitu :

- Information transfer disebut I frame
- Supervisory disebut S frame
- Unnumbered disebut U frame

Apabila bit pertama diset kode 0, ini menunjukkan I frame format, sedang bila diset 1 dan bitt kedua diset

7)  
ibid.

0 atau 1, menunjukkan S atau U frame format.

N (S) adalah sederetan nomer kirim pada format untuk menunjukkan/menandai frame selama berlangsungnya pemindahan data.

N (R) adalah sederetan nomer terima.

Bit poll-final (P/F) merupakan kontrol untuk kirim dan terima. Bit P bila frame mengandung perintah (dari pemancar) dan bila bit F, berarti frame mengandung respons (dari penerima).

Kode 1 menunjukkan frame terakhir dan petunjuk bagi penerima untuk memberikan respons, sedang kode 0 menunjukkan ada frame-frame selanjutnya yang akan dikirim. Dua bit S pada S frame sebagai pelengkap dari 4 fungsi supervisor yang lain (bit ke-5, 6, 7 dan 8). Informasi yang terkandung pada S frame tergantung dari kombinasi biner pada bit ke-5 dan 6 sebagai berikut :

00 berarti RR = receive ready (acknowledgement)

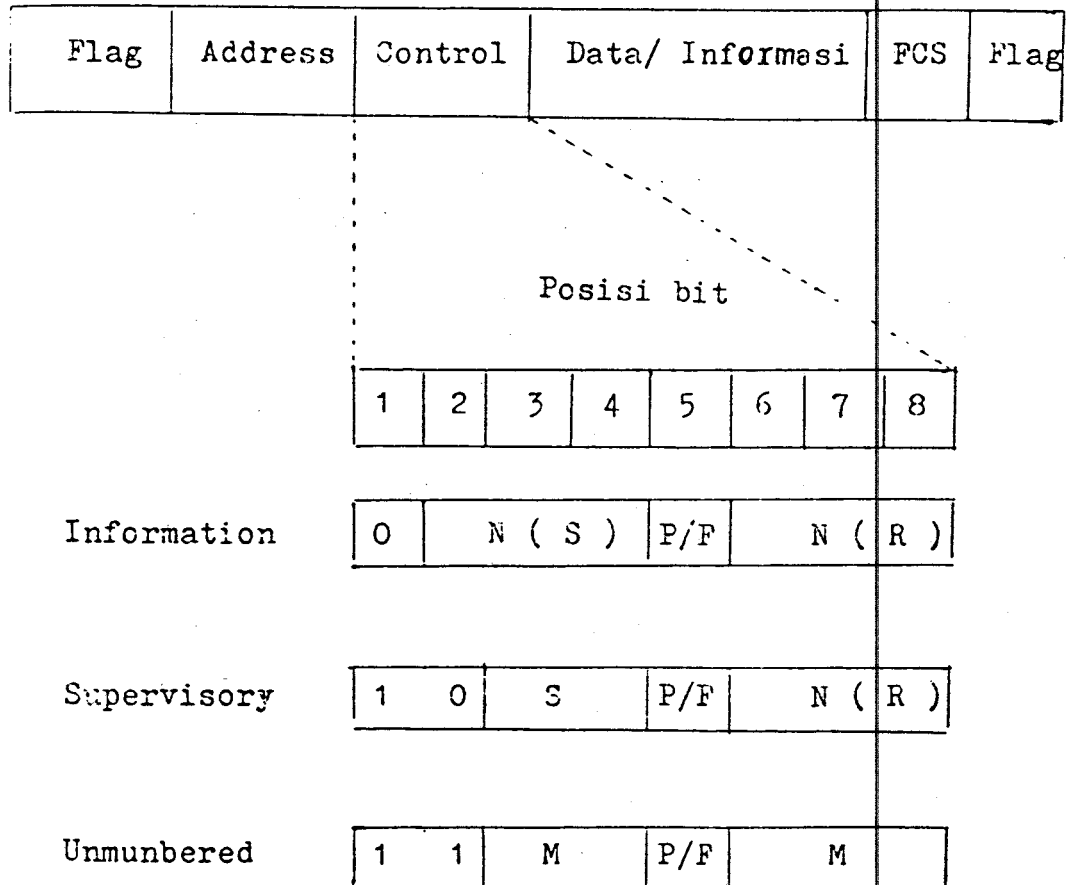
10 berarti REJ = reject ready ( NAK)

01 berarti RNR = receive not ready (tunggu)

11 berarti reserved

U frame format mengandung 5 buah bit M, dipakai apabila frame membutuhkan perintah dan respon yang banyak sampai 32 perintah/respon) dan tambahan fungsi kontrol pada link seperti :

- SARM (set asynchronous response mode), mengatur mode respon asinkron.



**GAMBAR 2.3<sup>8</sup>**  
**CONTROL FIELD PADA PROTOKOL X 25**

8)  
 D.w. Davies, op.cit. hal. 213

- DISC (disconnect), tidak sambung
- UA (unnumbered acknowledge),
- CMDR (common reject)

4. Information field mengandung data yang akan ditransfer.

5. frame check sequence (FCS) digunakan untuk mengecek error yang terjadi pada saluran transmisi. FCS ini menghasilkan CRC dengan generator polinomialnya  $x^{16}+x^{12}+x^5+1$ .

## II.6. LAYER

Konsep layer merupakan bentuk dasar yang dipakai dalam model OSI. Tiap sistem dalam model OSI dianggap terdiri atas beberapa subsistem yang terdefinisi dan diklasifikasi menurut fungsinya. Dikenal tujuh layer:

|         |                     |
|---------|---------------------|
| Layer 7 | Lapis aplikasi      |
| Layer 6 | Lapis presentasi    |
| Layer 5 | Lapis session       |
| Layer 4 | Lapis transport     |
| Layer 3 | Lapis jaringan      |
| Layer 2 | Lapis hubungan data |
| Layer 1 | Lapis fisik         |

Layer tertentu dipengirim hanya perlu berhubungan dengan layer yang sama dipenerima ( jadi misalnya lapis pengirim penerima hanya berhubungan dengan transport

layer pengirim ) disamping berhubungan dengan layer di atas dan di bawah di tempat dimana layer tersebut berada ( jadi lapis pengirim berhubungan dengan session layer di atasnya dan network layer di bawahnya tetapi semuanya di penerima misalnya ).

### II.6.1 KEUNTUNGAN DARI BENTUK LAYER

Bilamana jumlah layer yang dipakai sedikit integrasi dari layer yang ada mudah dan jelas interaksi antar layer dapat diperkecil. Perubahan jenis hubungan fisik tidak mempengaruhi jaringan dan layer di atasnya.

Pengendalian komunikasi dalam bentuk layer menambah overhead karena tiap layer berkomunikasi dengan lawannya melalui header. Tetapi layer lebih mudah administrasi dan standarisasinya. Walaupun protokolnya kompleks tetapi fungsi tiap dapat dimodularisasikan sehingga mudah ditanggulangi.

Kendali dengan layer memungkinkan komunikasi antar peralatan buatan berbagai pabrik. standarisasi paling banyak berlaku pada layer yang rendah dan makin berkurang pada layer atas. Lapis aplikasi hampir tidak punya standarisasi.

Tujuan model OSI ialah membuat kerangka agar sistem atau jaringan yang mengikutinya dapat saling tukar informasi ( berita, paket dan address ), sehingga tidak bergantung pada merk dan model komputer atau peralatan lainnya.

Tiga layer pertama merupakan antar muka antara



terminal dan jaringan yang dipakai bersama, dan empat terakhir menggambarkan hubungan endtoend antara perangkat lunak.

Antar layer berlainan terdapat interface, sedangkan antar layer yang sama terdapat protokol.

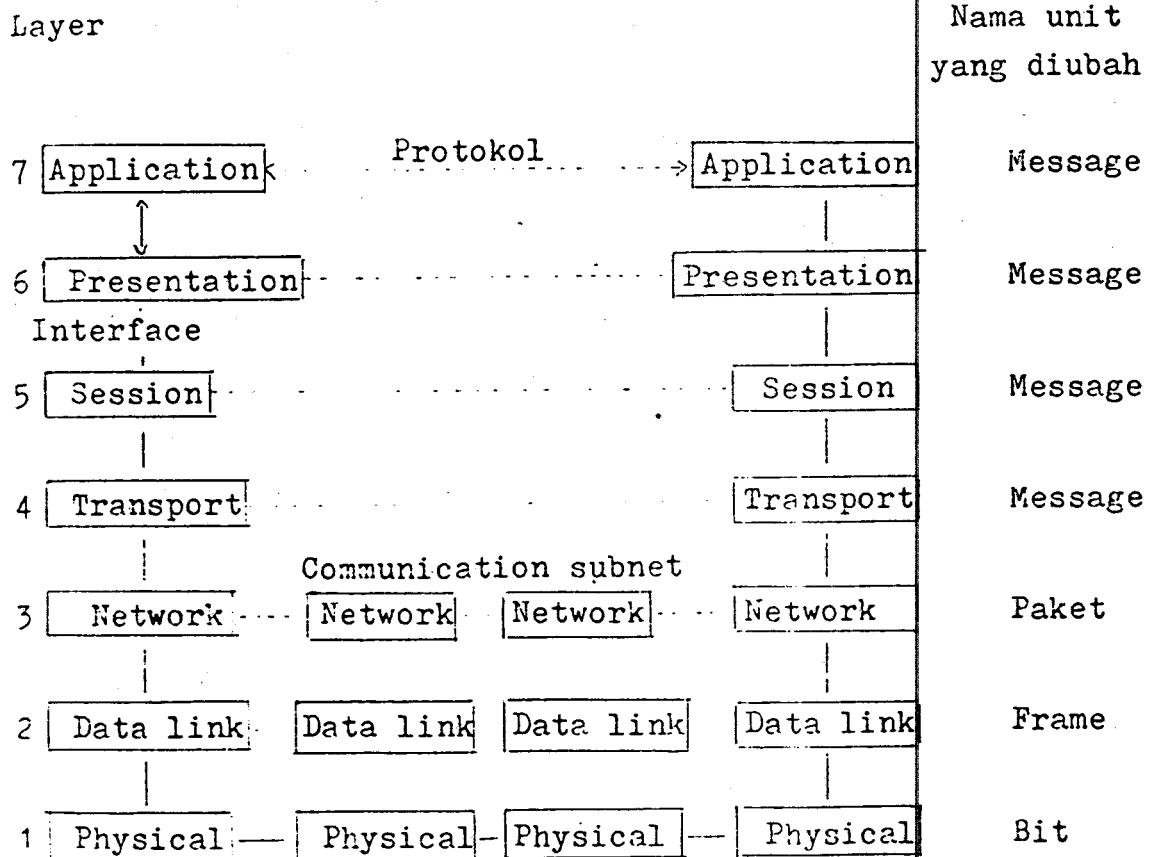
### II.6.2. LAPIS APLIKASI

Lapisan ini yang mengatur segala sesuatu yang berhubungan dengan pertukaran data atau informasi antara pemakai, perangkat lunak atau peralatan suatu sistem komputer. Sebetulnya lapisan inilah yang langsung dirasakan manfaatnya oleh si pemakai sistem komputer. Didalam pelaksanaannya jelas lapisan ini mempergunakan bantuan lapisan di bawahnya untuk memungkinkan pertukaran informasi tadi.

Lapis aplikasi menentukan data apa yang harus diterima dari terminal (enduser) tetapi tidak perlu diketahui secara terperinci bagaimana hal ini dikerjakan. Layer paling atas merupakan tingkat interaksi dengan manusia. Semua berita yang mengandung data sebenarnya mulai dan masuk dari sini. Pada lapis aplikasi terdapat semua sumber data yang akan dikirim.

### II.6.3. LAPIS PRESENTASI

Bertugas untuk memberikan informasi kepada lapisan aplikasi dengan cara mengatasi perbedaan bahasa, tipe data, jenis penyandian dan lain sebagainya. Dipihak

GAMBAR 2.4<sup>9</sup>

## STRUKTUR PROTOKOL MENURUT I.S.O

9)

Andrew s. Tanenbaum, Computer Networks, Prentice-Hall of India, 1985, hal.16

pengiriman, bahasa diubah lagi menjadi bahasa yang sesuai dengan yang dipakai dalam transmisi, dan di pihak penerima bahasa transmisi tersebut diubah lagi menjadi bahasa yang dimengerti oleh penerima tersebut. Oleh karena itu perlu mempunyai daftar bahasa yang dapat ditanganinya.

#### II.6.4 LAPIS SESSION

Berfungsi untuk mengatur dan menyelaraskan serta mengawasi jalannya dialog antara lapisan di atasnya (lapisan Presentasi ).

#### II.6.5 LAPIS TRANSPORT

Bertugas mencari cara yang paling baik untuk memanfaatkan karakteristik saluran transmisi yang digunakan agar diperoleh suatu penyaluran paling efektif dan efisien. Selain itu juga bertugas melaksanakan suatu pengiriman dari satu sistem ke sistem yang lain secara ujung ke ujung ( end to end ) sedemikian rupa sehingga lapisan di atasnya tidak perlu memperhatikan jenis saluran transmisi yang digunakan.

#### II.6.6 LAPIS NETWORK

Mengatur agar informasi yang disalurkan dapat tiba pada alamat yang dituju. Termasuk dalam aturan tersebut adalah " routing ". Yakni bagaimana mengatur informasi

yang sesuai dengan konfigurasi jaringan serta kondisi route-route didalam jaringan pada saat hubungan terjadi.

#### II.6.7. LAPIS LINK

Melaksanakan pengawasan terhadap arus informasi ( flow control ) yang terjadi pada lapisan physical dan mendeteksi kesalahan ( error control ) serta apabila mungkin melakukan koreksi.

#### II.6.8. LAPIS PHISIK

Menjelaskan segala sesuatu yang bersifat fisik dan yang berhubungan langsung dengan saluran fisik . Oleh karenanya dijelaskan fungsi-fungsi elektris, misalnya tipe konektor, tegangan, arti dari masing-masing ujung konduktor dan seterusnya.

#### II.7. DISTRIBUSI POISSON

Kadang-kadang didalam kehidupan sehari-hari terdapat kejadian yang tidak dapat ditentukan kapan atau berapa kali akan berlangsung. Contoh: dari 10 kali lemparan dadu, maka tidak dapat ditentukan secara pasti berapa kali angka 6 akan tampak, tetapi ada kemungkinan-kemungkinan bahwa angka akan nampak nol kali, satu kali dan seterusnya sampai 10 kali. Suatu kemungkinan diatas dibagi dengan kejadiannya disebut probabilitas (p). Ruang lingkup dari harga/besar probabilitas berkisar antara 0 sampai dengan 1.  $p=0$  bila kejadian sudah pasti tidak dapat terjadi,  $p=1$  bila kejadian sudah

pasti dapat berlangsung.

Didalam kanal aloha penerapan teori probabilitas penting untuk mengetahui throughput atau pemakaian kanal sehingga efisiensi kanalnya juga dapat ditentukan. Untuk mengetahui semuanya ini diperlukan salah satu distribusi pada ilmu statistik yaitu distribusi Poisson. Alasan dipakainya distribusi ini karena dapat menjelaskan jumlah kejadian (dalam hal ini berupa paket) yang terjadi dalam selang waktu tertentu. Selain itu dapat dipakai untuk menilai probabilitas yang kecil dan dapat digunakan populasi tak terhingga.

Probabilitas bahwa terdapat k paket dalam selang waktu tertentu dapat ditulis dalam Poisson :

$$P(k) = \frac{G^k e^{-G}}{k!} \dots\dots\dots (2.3)$$

dimana G adalah jumlah rata-rata paket dalam selang waktu tertentu. Apabila T menyatakan throughput kanal maka:

$$T = G P_0 \dots\dots\dots (2.4)$$

dimana  $P_0$  adalah probabilitas bahwa suatu paket tidak mengalami tumbukan.

## II.8. UNSLOTTED ALOHA

### II.8.1 PERHITUNGAN THROUGHPUT UNSLOTTED ALOHA

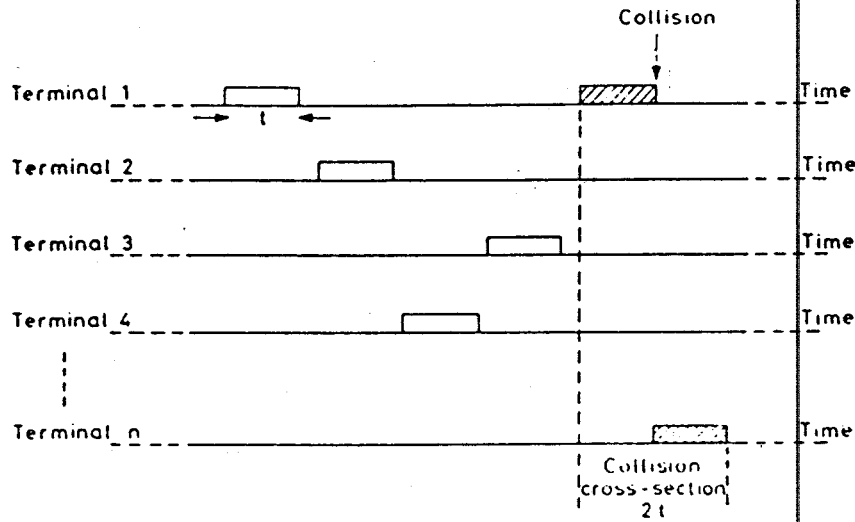
Dengan menggunakan sistem unslotted aloha setiap pemancar akan mengirimkan paket-paketnya dalam sembarang waktu. Sistem ini dipakai karena kesederhanaannya

dan efektif untuk jumlah stasiun cukup banyak. Sifat random acces akan menyebabkan turunnya throughput dari kanal dengan kata lain efisien kanalnya akan mengecil. Untuk menentukan throughput maksimum berarti menentukan paling sedikit beberapa paket yang dikirim dari beberapa stasiun akan bertumbukan. Dikatakan minimum apabila sekurang-kurangnya dua buah paket saling overlap. Ini akan terjadi pada paket dimana ujung awal atau akhir dari paket menyentuh paket yang lain. Maksud menyentuh disini adalah waktu berakhirnya paket bersamaan dengan waktu awal dari waktu paket yang lain, andaikata hal tersebut diatas terjadi maka paket-paket sudah dikatakan bertumbukan. Untuk lebih jelasnya bisa diperhatikan gambar 2.5 pada gambar tersebut ujung paket nomer 2 dari terminal 1 waktunya sama dengan ujung awal paket nomer 1 dari terminal n.

Untuk menentukan throughput ditentukan beberapa syarat agar perhitungan menjadi lebih mudah :

- Panjang setiap paket dibuat sama, sehingga waktu transmisinya juga sama.
- Dianggap bahwa paket-paket yang dipancarkan setiap stasiun terdistribusi Poisson. Distribusi Poisson pada persamaan:

$$p(k) = \frac{G^k e^{-G}}{k!} \dots\dots\dots(2.6)$$



GAMBAR 2.5<sup>10</sup>

SAAT TERJADINYA TUMBUKAN PADA UNSLOTTED ALOHA

menunjukkan probabilitas terdapatnya  $k$  paket yang sukses dalam selang waktu tertentu ( $t$ ),  $G$  adalah rata-rata jumlah paket dalam waktu itu juga. Dengan mengambil waktu  $2t$  yaitu saat terjadinya tumbukan, maka persamaan di atas menjadi:

$$P(k) = \frac{2G^k e^{-2G}}{k!} \dots \dots \dots (2.7)$$

$e = 2.72$  ( loggaritmis alam )

Probabilitas bahwa tidak ada paket ( yang sukses )

10) D.W. Davies, op.cit., hal 160

selama waktu  $2t$  dalam distribusi Poisson akan memberikan harga  $P_0$ , maka :

$$P(k=0) = P_0 = \frac{2G^0 e^{-G}}{0!} = e^{-2G} \dots (2.8)$$

Dari persamaan :

$$T = G P_0 \dots \dots \dots (2.9)$$

dimana  $P_0$  adalah probabilitas bahwa suatu paket tidak mengalami tumbukan, maka didapat

$$T = G e^{-2G} \dots \dots \dots (2.10)$$

Throughput ini mengandung paket-paket yang asli ditambah paket-paket yang mengalami retransmisi. Mencari throughput maksimum dari persamaan (2.10) didapat dengan mencari titik ekstrimnya yaitu menurunkan  $T$  terhadap  $G$ .

$$dT/dG = G \cdot -2e^{-2G} + e^{-2G}$$

$$0 = -2G \cdot e^{-2G} + e^{-2G}$$

$$2G \cdot e^{-2G} = e^{-2G}$$

$$\ln (2G \cdot e^{-2G}) = \ln e^{-2G}$$

$$\ln 2G + \ln e^{-2G} = \ln e^{-2G}$$

$$\ln 2G = 0 \text{ atau } \ln 2G = \ln 1$$

$$2G = 1 \text{ -----} \rightarrow G = 0.5$$

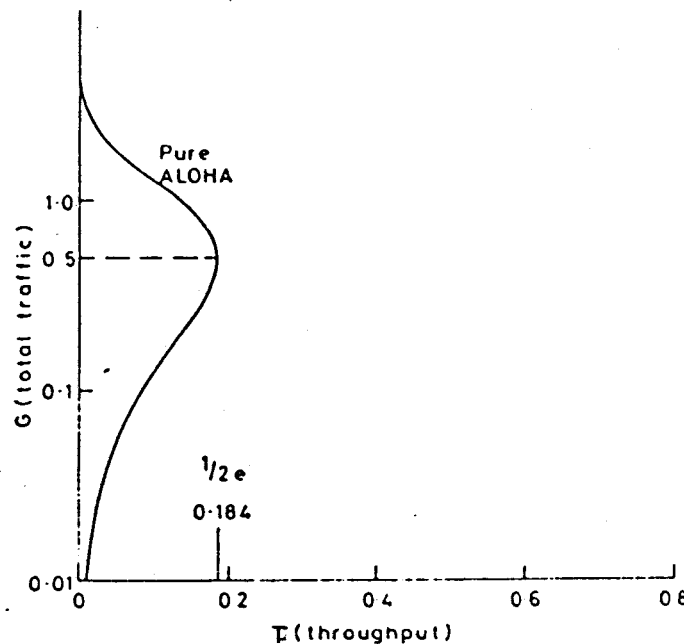
Berarti maksimum rata-rata paket dalam waktu  $t$  adalah  $1/2$  paket. Dengan memasukkan harga  $G$  ini ke persamaan (2.10) maka throughput maksimumnya adalah :



$$T = 0.5 e^{-1}$$

$$T = \frac{0.5}{e} = 0.184$$

Kenyataan panjang paket tidak selalu sama, tergantung pada jumlah traffic data yang ditransmisikan. Dengan demikian waktu transmisi juga tidak sama, sehingga akibatnya akan mempengaruhi perhitungan throughput (sebenarnya bisa lebih besar dari 0.184 bila waktu yang diambil sebagai perumpamaan diatas adalah maksimum). Throughput dari unslotted bisa dilihat pada gambar 2.6



GAMBAR 2.6<sup>11</sup>

THROUGHPUT DARI UNSLOTTED ALOHA

11) ibid. hal. 162

Dengan adanya sifat retransmisi akan menambah kepadatan traffic pada alur ini, retransmisi dapat terjadi beberapa kali jika masih terjadi tumbukan tetapi harus dibatasi agar tidak terlalu meengganngu pentransferan paket yang lain.

Jumlah retransmisi diberi simbol N, dikatakan rata-rata jumlah transmisi adalah jumlah retransmisi ditambah 1. Satu ini adalah transmisi yang asli. Hubungan antara N, T, G adalah

$$N = \frac{G - T}{T} \dots\dots\dots (2.11)$$

Pada T maksimum dan G = 0.5 akan dihasilkan rata-rata jumlah dari transmisi sebanyak 2.7 kali, ini artinya paket-paket yang dikirim pada T maksimum akan mengalami transmisi rata-rata sebanyak 2.7 kali.

## II.9. SLOTTED ALOHA

Pemakaian suatu sistem didalam bidang telekomunikasi akan memberikan dampak positif dan negatip. Yang perlu mendapat perhatian adalah seberapa besar dampak negatip ini mempengaruhi kerja sistem atau dengan lain kata diperlukan suatu teknik yang sekiranya dapat memperbesar penggunaan kanal aloha sehingga lebih menguntungkan dan dapat diandalkan.

Sistem unslotted aloha akan memberikan keuntungan yaitu peralatan yang digunakan cukup sederhana, dan

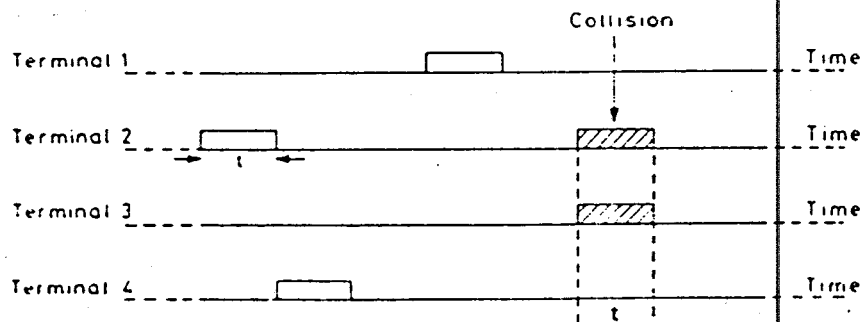
masih cukup baik untuk beberapa terminal data, tetapi dengan konsekuensi bahwa throughputnya rendah, maksimum adalah 0,184.

Untuk masa-masa yang akan datang pemakai komputer untuk komunikasi data dipastikan akan meningkat terus sejalan dengan perkembangan dan kebutuhan teknologi pada saat itu. Dengan meningkatnya terminal data (pemakai) tentu traffic akan semakin padat dan akibatnya throughput akan semakin rendah ini berarti paket-paket yang ditransmisikan oleh beberapa stasiun sebagian besar akan bertumbukan dan akhirnya rusak yang mengakibatkan probabilitas retransmisi semakin besar. Dengan banyaknya paket-paket yang diretransmisi maka beberapa paket baru akan tertunda pengirimannya sebab pemancar masih menangani paket yang mengalami tumbukan. Tentunya pada kondisi seperti ini kanal unslotted Aloha dikatakan bukan sistem yang efisien lagi. Fungsi clock ini hanya mengatur timing slot pada masing-masing stasiun. Timing slot adalah waktu start dan stop paket yang diperbolehkan untuk semua stasiun apabila ingin mengirimkan paketnya. Timing slot ini lamanya sama untuk setiap stasiun. Misalkan 100 millidetik. Jadi stasiun yang akan mengirimkan paketnya akan mempunyai jatah 100 millidetik pertama sampai ke-100 atau dari millidetik ke-100 sampai 200 dan seterusnya. Tidak mungkin suatu stasiun mengirim paketnya dimulai pada millidetik ke-25 sampai 125 dan lain-lain.

Panjang paket dan timing slot mempunyai hubungan

yang erat sekali, sebagai patokan panjang paket maksimum hampir memenuhi satu slot dan dipilih agar tidak terlalu panjang atau terlalu pendek. Andai terlalu pendek maka efisiensi transmisi terlalu rendah karena overhead tetap dan datanya yang sedikit, sebaliknya bila terlalu panjang maka waktu banyak terbuang hingga kurang menguntungkan.

Adanya tambahan clock ini menyebabkan peralatan transmisi kontrol menjadi lebih rumit karena menjaga timing slot terus menerus agar sinkron dengan setiap stasiun. Keuntungannya adalah pada waktu terjadi tumbukan menjadi  $t$  (pada unslotted aloha sebesar  $2t$ ) lihat gambar 2.7



GAMBAR 2.7<sup>12</sup>

SAAT TERJADINYA TUMBUKAN PADA SLOTTED ALOHA

12) D.w. Davies. op.cit., hal 163

### II.9.1 PERHITUNGAN THROUGHPUT SLOTTED ALOHA

Dari persamaan dengan mengambil waktu  $t$  (waktu 1 paket) akan didapatkan :

$$P(k) = \frac{G^k e^{-G}}{k!} \dots \dots \dots (2.12)$$

Probabilitas bahwa tidak ada paket yang dikirim selama waktu  $t$  mempunyai pengertian yang sama dengan probabilitas tidak ada paket yang sukses pada waktu itu adalah :

$$P(k=0) = P_0 = \frac{G^0 e^{-G}}{0!}$$

$$P_0 = e^{-G}$$

melalui persamaan akan diketahui hubungan antara througput dan rata-rata paket sebagai berikut :

$$T = G P_0 = G e^{-G}$$

Througput maksimum didapat dengan mencari titik ekstrim dari persamaan :

$$dT/dG = 0 = -G e^{-G} + e^{-G}$$

$$G e^{-G} = e^{-G}$$

$$\ln G + \ln e^{-G} = \ln e^{-G}$$

$$\ln G = 0$$

$$G = 1$$

Rata-rata paket maksimum dalam waktu  $t$  adalah satu

paket, harga  $t$  maksimum adalah :

$$\begin{aligned} T \text{ maksimum} &= e^{-G} \\ &= 0.368 \end{aligned}$$

Probabilitas bahwa slot paket kosong ( $P_u$ ) didapatkan dari persamaan ( 2.11 ) dengan  $G = 1$  maka :

$$P_u = e^{-G} = 37\%$$

Probabilitas bahwa paket sukses ( $T$ ) adalah juga 37% .  
Jadi probabilitas terjadinya tumbukan adalah :  $100\% - 37\% - 37\% = 26\%$  .

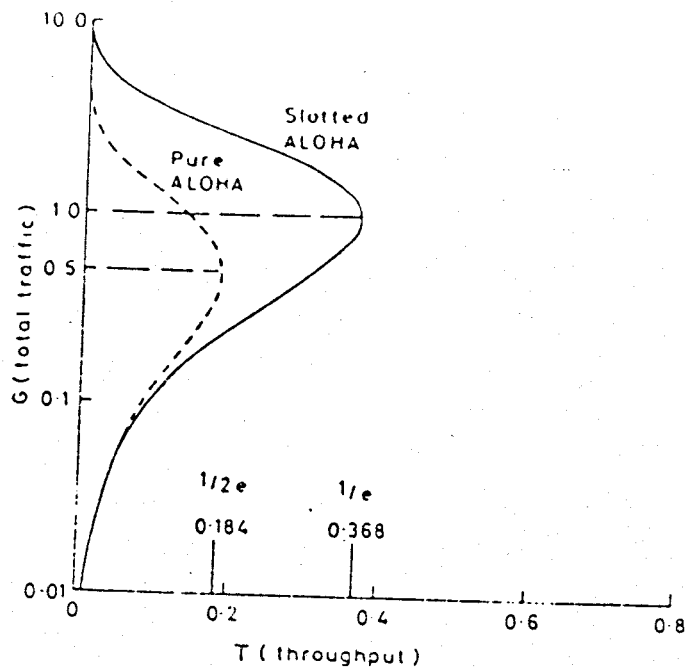
Throughput dari slotted Aloha bisa dilihat pada gambar 2.8.

Dari perhitungan ini ternyata slotted Aloha menaikkan throughput maksimum 2x lebih besar dibanding unslotted. Naiknya throughput menyebabkan kemampuan kanal dalam menangani terminal ( DTE ) juga bertambah besar 2x lipat, dengan kondisi dan data yang sama seperti unslotted Aloha.

## II.10. METODA C S M A (CARRIER SENSE MULTIPLE ACCES)

Cara kedua ini bertujuan untuk menaikkan through-put dari kanal aloha khusus untuk PRNET, pada cara ini stasiun pemancar akan memantau dahulu apakah kanal kosong atau tidak. Terminal paket dimana dalam pengoperasiannya mendengarkan lebih dahulu sebelum mengirim paketnya disebut CSMA.

Teknik CSMA ini hanya efektif bila delay propagasi

GAMBAR 2.8<sup>1</sup>

## THROUGHPUT DARI SLOTTED ALOHA

cukup kecil dibandingkan dengan saat transmisi satu paketnya. Delay propagasi memegang peranan yang menentukan dalam CSMA, hal ini akan diterangkan sebagai berikut : Misalkan stasiun A memantau keadaan kanal dan mendeteksi adanya kesempatan (kanal kosong) atau tidak, jika delay propagasi besar ada kemungkinan ketika mendeteksi keadaan kosong akan tetapi sebenarnya setelah itu ada paket dari stasiun B yang belum terdeteksi sehingga bila A mengirim paketnya niscaya akan bertum-

13) ibid hal 164

bukan. Bahkan dengan delay propagaasi nol masih ada kemungkinan terjadi tumbukan. Bila A dan B sama-sama memantau keadaan kosong, tentunya kedua stasiun tersebut akan langsung transmit dan akhirnya juga akan mengalami tumbukan. Teknik CSMA ini mengubah struktur dari protokol aloha, sehingga disebut juga protokol CSMA.

Ada tiga macam protokol/teknik CSMA yaitu:

- a. 1-persistent CSMA
- b. nonpersistent CSMA
- c. p-persistent CSMA

#### II.10.1 1-PERSISTENT CSMA

Ketika suatu stasiun akan mengirim data, pertamanya memantau dahulu keadaan kanal, dan bila terjadi tumbukan stasiun akan menunggu beberapa saat, kemudian mencoba lagi.

Dikatakan 1-persistent karena stasiun ini mengirimkan paket-paketnya dengan probabilitas satu bila mendapat kanal yang kosong. Tentunya dengan teknik kontinyu ARQ maka hanya kemungkinan kecil kanal menjadi kosong.

#### II.10.2 NONPERSISTENT

Seperti halnya pada 1-persistent dimana stasiun menunggu sampai kanal menjadi kosong, kemudian baru ditransmisikan. Akan tetapi tidak kontinyu seperti pada 1-persistent, disini stasiun setelah bekerja akan



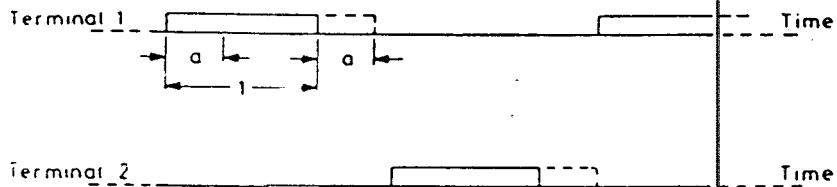
menunggu beberapa saat lalu bekerja kembali sehingga pemakaian kanalnya menjadi lebih baik dan mempunyai delay lebih banyak dibanding dengan teknik pertama. Dengan delay lebih banyak ini kesempatan bagi stasiun lain untuk bekerja menjadi lebih besar.

Jika dimisalkan waktu transmisi satu paket adalah satu satuan waktu dan waktu propagasi dibagi dengan waktu transmisi satu paket adalah  $a$ . Untuk transmisi yang sukses berarti kanal dalam keadaan sibuk akan mempunyai interval  $(1+a)$  satuan waktu. Jika sesudah transmit tidak ada paket dari stasiun lain dalam interval  $a$  satuan waktu, maka tidak akan terjadi tumbukan, lihat gambar 2.9. Dikatakan nonpersistent karena tidak mempunyai saat tertentu kapan akan mulai ditransmisikan.

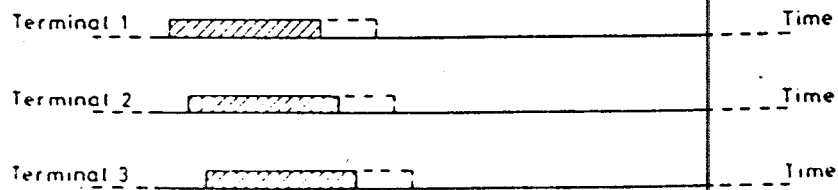
Didalam slotted aloha setiap paket menempati slot-slot tertentu dengan panjang  $a$  satuan waktu dan setiap stasiun hanya mulai transmisi pada tiap-tiap slot, tetapi pada nonpersistent panjang/lebar slot sama dengan waktu propagasi paket hal ini dilakukan agar tidak terjadi tumbukan. Mengingat lebar slot besar akan menyebabkan stasiun lain menunggu agak lama, karena itu teknik ini kurang efisien pada sistem slotted aloha.

### II.10.3. P-PERSISTENT CSMA

Ketika stasiun memantau kanal yang kosong, maka stasiun ini akan langsung transmit dengan probabilitas

GAMBAR 2.9<sup>14</sup>

PAKET YANG SUKSES PADA TEKNIK CSMA



GAMBAR 2.10

PAKET YANG BERTUMBUKAN PADA TEKNIK CSMA

p. Sementara probabilitas  $q=1+p$  adalah probabilitas untuk slot selanjutnya. Jika slot masih kosong maka stasiun ini terus mengirim paketnya atau menunggu lagi

---

14) D.W Davies, loc.cit.,

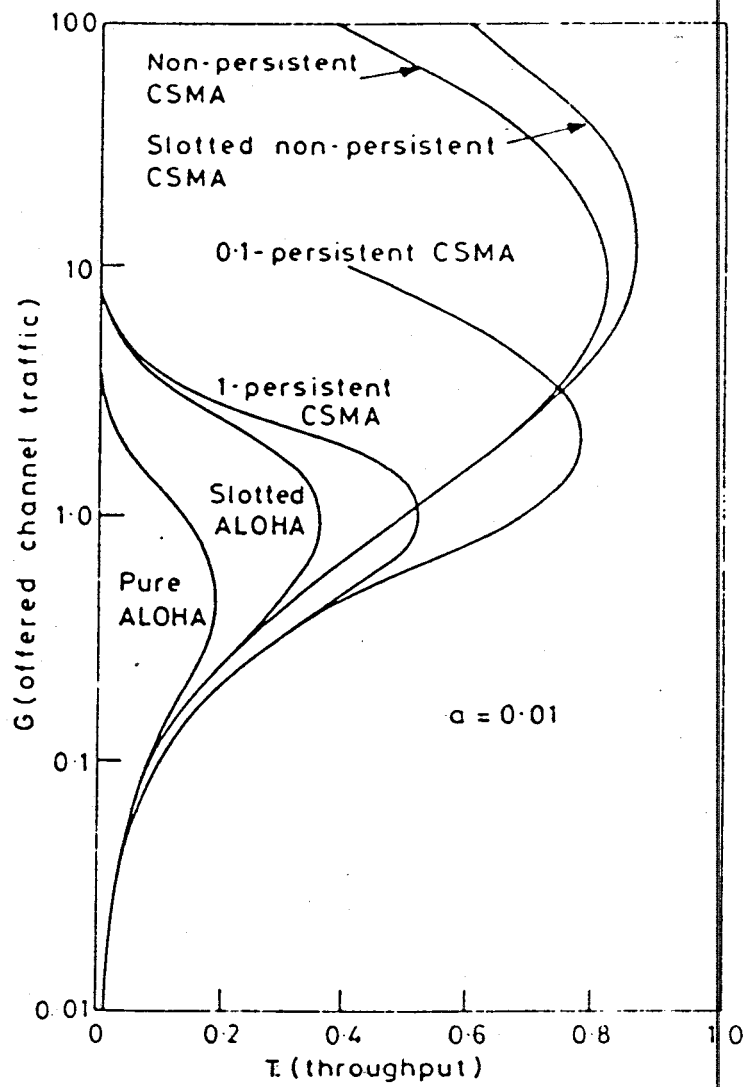
dengan probabilitas  $p$  dan  $q$ . Proses ini terus berlangsung sampai stasiun selesai mengirim paket atau bila ada stasiun lain yang akan bekerja, gambar 2.10.

Dari ketiga teknik ini ternyata parameter  $a$  menentukan penampilan dari teknik ini. Dengan mengambil  $a = 0.01$ , gambar 2.12, tabel vii dapat diketahui teknik mana yang paling menguntungkan. Sedang gambar 2.13 menunjukkan fungsi parameter  $a$  terhadap pemakaian kanal ( $T$ ) dan memang teknik CSMA dipengaruhi oleh delay propagasi.

Selanjutnya secara umum ditabelkan pada tabel vii adalah throughput bermacam-macam teknik. Dengan jalan yang sama seperti pada bagian depan dapat dihitung banyak stasiun yang dapat berinteraksi.

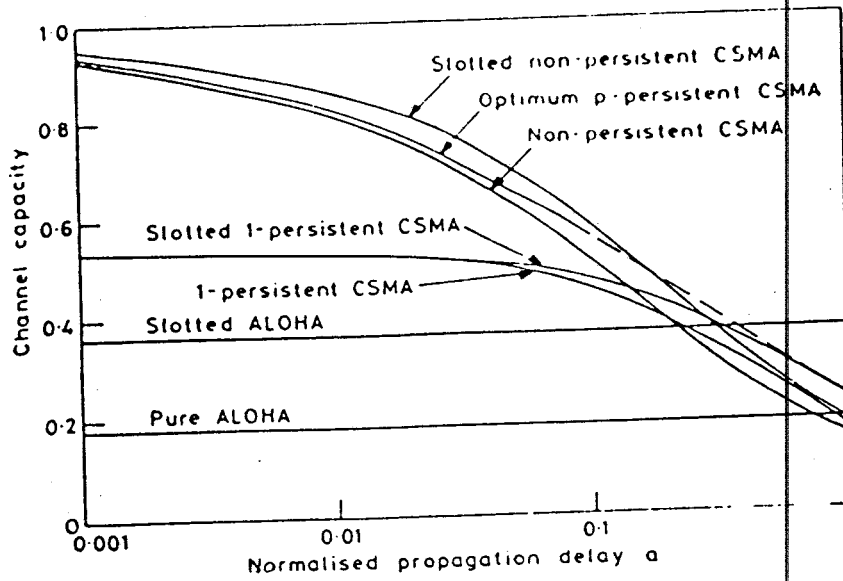
## II.11. METODA B T M A (BUSY TONE MULTIPLE ACCES)

Menurut Tobagi bila beberapa stasiun terhalang oleh gedung, bukit dan lain-lain, maka stasiun-stasiun ini seakan-akan terpisah satu dengan lainnya dalam arti tidak lagi merupakan satu kesatuan dan menyebabkan penampilan stasiun turun, karena mungkin suatu stasiun (misal A) memantau kanal dalam keadaan kosong, padahal kenyataannya ada stasiun lain (misal B) yang sedang transmit. Dengan terhalangnya B terhadap A, maka waktu yang diperlukan A untuk memantau B lebih lama dibanding dengan stasiun pusatnya. A menganggap kanal dalam keadaan kosong dan akan terjadi tumbukan bila A sedang bekerja. Untuk keadaan dimana tidak semua stasiun PCU

GAMBAR 2.11<sup>15</sup>

THROUGHPUT DARI BEBERAPA MACAM PROTOKOL

15) D.W Davies, op.cit., hal 168

GAMBAR 2.12<sup>16</sup>

KAPASITAS KANAL SEBAGAI FUNGSI NORMALISASI  
PROPAGASI DELAY

TABEL VII<sup>17</sup>

MAKSIMUM THROUGHPUT ALOHA DAN CSMA

| Protokol ( $a = 0.01$ ) | Kapasitas Kanal |
|-------------------------|-----------------|
| Unslotted Aloha         | 0.184           |
| Slotted Aloha           | 0.368           |

16) ibid hal 44

17) ibid hal 169

## Lanjutan

| Protokol ( $a = 0.01$ )     | Kapasitas Kanal |
|-----------------------------|-----------------|
| 1-persistent CSMA           | 0.529           |
| Slotted 1-persistent CSMA   | 0.531           |
| 0.1-persistent CSMA         | 0.791           |
| Non-persistent CSMA         | 0.815           |
| 0.03-persistent CSMA        | 0.827           |
| Slotted non-persistent CSMA | 0.857           |
| Perfect scheduling          | 1.000           |

dapat saling pandang (LOS) maka sistem ini diperlukan.

Dalam teknik ini stasiun pusat (PCCU) akan memancarkan nada sibuk (busy tone) keseluruhan PCU bila kanal sedang dipakai. Agar tidak mengurangi pemakaian kanal terlalu banyak maka nada sibuk ini cukup dengan lebar bidang yang sempit saja. Untuk melihat perbandingan antara protokol CSMA dan BTMA bisa diperhatikan gambar 2.3 Pada gambar tersebut throughput BTMA lebih kecil dari CSMA, tetapi delay propagasinya lebih kecil yang menyebabkan penampilannya relatif baik. Kesulitan yang timbul pada protokol ini adalah sistemnya menjadi lebih rumit karena ada peralatan tambahan yang disebut "window detection time" yang mempunyai alarm kesalahan dengan probabilitas  $F$ . Yang dimaksud alarm kesalahan adalah tanda nada sibuk yang tidak/belum sempat terdeteksi oleh suatu stasiun sehingga terjadi salah pengertian dan menyebabkan terjadinya tumbukan.

Suatu hal yang menarik dari teknik CSMA dan BTMA adalah dapat diterapkan baik untuk unslotted maupun slotted aloha.

Dari gambar 2.11 dan 2.12 dapat ditentukan banyaknya stasiun yang bisa berinteraksi dalam sistem slotted aloha yang sudah mengalami perubahan protokol.

## II.12. ALOHA DENGAN RESERVATION

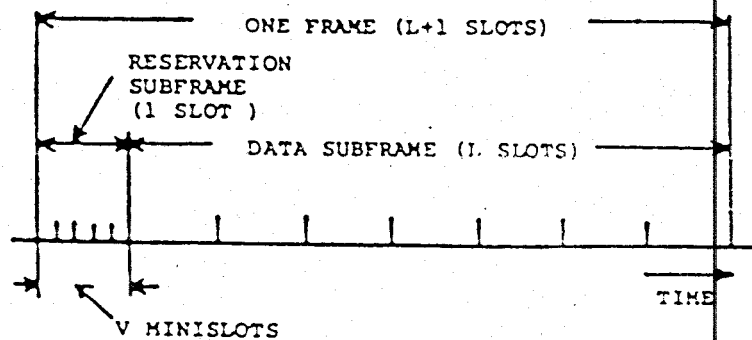
Aloha dengan reservation merupakan usaha yang bertujuan agar throughput dari kanal aloha lebih besar lagi, seperti yang telah dibahas pada bab sebelumnya seperti CSMA, BTMA dan lain-lain.

Throughput slotted aloha sebesar  $1/e$  ( $e = 2.72$ ) hanya terjadi bila jumlah stasiun/terminal data tidak terlalu banyak, untuk sejumlah besar terminal yang berinteraksi maka diperlukan metoda lain lagi. Salah satu metoda adalah reservation protokol yang diterapkan pada kanal aloha (unslotted atau slotted). Prinsip kerja dari teknik ini adalah meminta slot-slot yang kosong dan bila sudah didapat maka stasiun langsung transmisi.

Aloha dengan reservation ini diprioritaskan untuk SATNET karena mengandalkan delay propagasi yang besar untuk mencapai efisien yang tinggi. Sebenarnya ada beberapa peneliti yang menemukan teknik ini dengan prinsip kerja agak berbeda satu dengan lainnya, tetapi metoda yang dikembangkan oleh L.G. Robert yang umum dipakai karena metoda ini tidak terlalu jauh menyimpang

dari sistem aloha biasa.

Bila protokol reservation diterapkan pada slotted aloha, maka satu frame menempati beberapa ( $L$ ) slot (bandingkan dengan slotted aloha dimana satu frame menempati satu slot) dan satu slot khusus untuk reservation (permohonan) yang ditempatkan pada slot terakhir. Slot ini masih-masih dibagi-bagi menjadi lima subslot yang lebih kecil. Untuk jelasnya bisa diperhatikan gambar 2.13



GAMBAR 2.13<sup>1</sup>

#### STRUKTUR FRAME RESERVATION

Cara kerja dari reservation adalah sebagai berikut:  
 suatu stasiun yang akan mengirimkan pakatnya, terlebih dahulu akan mengirimkan sebuah subslot reservation

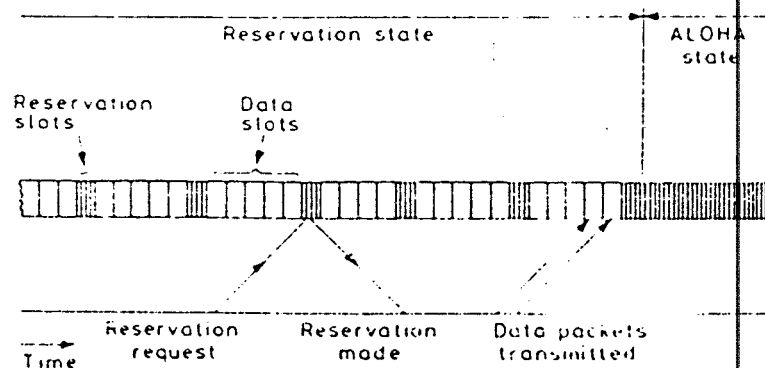
18) Shuji Tasaka, Multiple - access Protocol for Satellite  
 Paket Communication Network, Proceeding of the IEEE  
 vol.72, 1984, hal.1576



untuk memohon sejumlah slot kosong yang sesuai dengan banyak paket yang dikirim. Bila pada pengiriman ini terjadi tumbukan (dengan sesama subslot reservation dari stasiun lain), maka stasiun akan menunggu beberapa saat kemudian mengulangi lagi, bila sukses berarti permohonan ini didengar oleh seluruh stasiun sebagai tanda bahwa kanal akan dipakai sehingga yang lain menunggu giliran. Stasiun pengirim reservation (yang sukses) ini menandai subslotnya untuk dipakai kembali pada pengiriman selanjutnya, sedang subslot yang kosong (karena memang tidak dipakai atau karena terjadi tumbukan) akan ditempati oleh stasiun lain.

Dalam teknik reservation terdapat dua keadaan (state) yaitu reservation state dan aloha state (un-slotted atau slotted). Reservation state digunakan pada waktu pengiriman paket berisi data, sedangkan aloha state digunakan pada waktu meminta/memohon slot kosong atau digunakan untuk mengirim data paket yang pendek (misalnya hanya satu slot) sehingga tidak perlu memesan dahulu tetapi langsung mengirim seperti halnya pada sistem aloha biasa, lihat gambar 2.14

Hal penting pada reservation adalah pemilihan harga  $L$  (jumlah slot data diantara dua slot reservation) karena akan mempengaruhi kerja sistem keseluruhan. Sebagai contoh : bila setiap stasiun dapat memesan delapan slot, sedang ada sejumlah  $M$  stasiun/terminal data yang bekerja sehingga ada  $8 \cdot M$  slot data yang

GAMBAR 2.14<sup>19)</sup>

## PROSES RESERVATION PADA KANAL ALOHA

terkirim. Seandainya stasiun melanjutkan permohonannya, sedang  $8 \cdot M$  lebih besar dari  $L$ , maka ada beberapa slot reservation yang "overlap" dengan slot reservation berikutnya. Untuk mengatasi masalah ini, maka setiap stasiun tidak boleh memesan/mengirim lebih dari delapan slot. Setelah mengetahui sistem kerja aloha dengan reservation, maka akan dihitung throughput.

### II.12.1. THROUGHPUT DARI ALOHA DENGAN RESERVATION

Seperti yang dijelaskan di muka bahwa perbandingan antara banyak bit data dengan bit request (reservation) akan menentukan throughput, sedangkan bit request ini

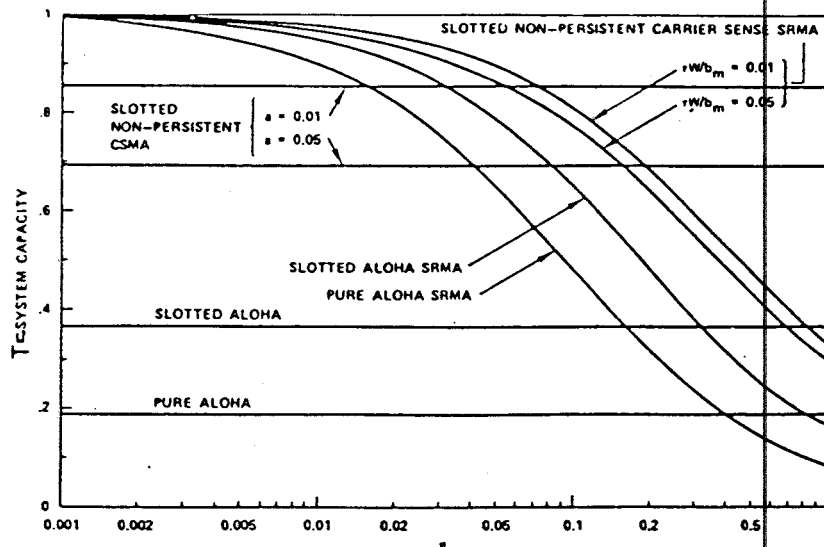
19) D.W Davies, loc.cit

tergantung dari banyak terminal data yang berinteraksi.

Throughput dari sistem aloha ini dapat dilihat pada gambar 2.15.

Dengan throughput yang besar ini maka protokol reservation sangat menguntungkan untuk komunikasi data dengan message panjang, berarti pula frekwensi tumbukannya jauh lebih kecil dari sistem aloha biasa.

Meskipun dikatakan paket data tidak akan bertumbukan pada sistem ini tetapi throughput tidak bisa mencapai 100%. Hal ini karena slot reservation yang dapat mengalami tumbukan adalah sebagian dari kapasitas kanalnya.



GAMBAR 2.15<sup>20</sup>

THROUGHPUT RESERVATION

20) ibid. hal. 479

# BAB III

## RS 232-C

### DAN INISIALISASI 8250

#### III.1. UMUM

Didalam bab ini akan dibahas mengenai teori dasar komunikasi data serial, baik komunikasi asynchronous maupun synchronous, serial interface RS 232-C, dan hal-hal yang dianggap menunjang sistem ini.

#### III.2. TRANSMISI DATA

Transmisi adalah suatu perpindahan informasi dari suatu tempat ke tempat lainnya. Suatu sistem transmisi yang lengkap akan mengandung suatu pemancar atau transmitter, medium pentransmisi dimana informasi ditransmisikan, dan receiver yang akan menghasilkan salinan output informasi pada tempat tujuan. Pada waktu perpindahan informasi melewati medium transmisi akan mengalami gangguan seperti bising atau noise serta sinyal-sinyal interferensi lain.

Dalam transmisi data dikenal tiga istilah yaitu *Simplex*, *Half-Duplex* dan *Full-duplex* <sup>21)</sup>. Pada transmisi data Simplex, data hanya dikirim dalam satu arah, sedangkan pada transmisi data Half-duplex data dapat ditransmisikan dalam dua arah tetapi secara bergantian. Sedangkan transmisi data

---

<sup>21)</sup> Hall, Douglas V., Microprocessors and Interfacing: Programming and Hardware, McGraw-Hill Book Company, Singapore, 1987, hal. 442

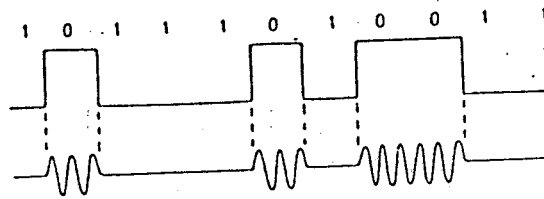
full-duplex merupakan transmisi data dua arah dimana data data diterima sistem sekaligus mengirimkan data dalam waktu yang sama.

Berdasarkan bentuk sinyal yang dikirim, transmisi dibagi menjadi dua, yaitu transmisi analog dan transmisi digital. Transmisi analog adalah transmisi sinyal secara kontinyu, seperti sinyal bunyi atau suara. Transmisi analog sangat peka terhadap noise dan distorsi. Transmisi digital adalah transmisi sinyal yang berupa aliran pulsa ON dan OFF. Pulsa tersebut dikenal dengan sebutan binary digit (bit)

Sistem transmisi data dapat menggunakan transmisi analog maupun transmisi digital. Pada komunikasi data melalui kabel telephone, sinyal digital pada komputer harus diubah menjadi sinyal analog terlebih dahulu.

#### **METODE MODULASI**

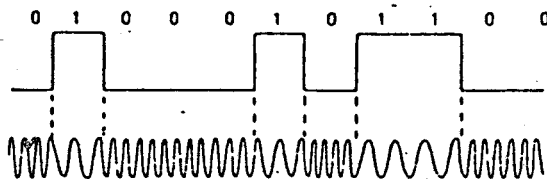
Pada dasarnya ada tiga metoda untuk memodulasi data ke gelombang pembawa. Cara yang pertama adalah modulasi amplitudo (Amplitudo Modulation, AM), amplitudo gelombang pembawa divariasi relatif terhadap pola bit yang ditransmisi. Bentuk yang paling sederhana adalah ON-OFF keying. Disini logika '1' ditransmisikan sebagai level rendah (OFF) dan logika '0' sebagai level tinggi (ON). Seperti yang terlihat pada gambar 3-1 dan gambar 3-2.



Gambar 3-1 22)

AM/ON-OFF keying

Metode kedua, berupa bentuk sederhana dari modulasi frekwensi (FM) yang disebut Frekwensi Shift Keying (FSK). Pengiriman logika '1' atau logika '0' dilakukan dengan berpindah-pindah antara frekwensi yang lebih rendah ke frekwensi yang lebih tinggi. Tentunya kedua frekwensi tersebut harus berada di dalam frekwensi jalur.



Gambar 3-2 23)

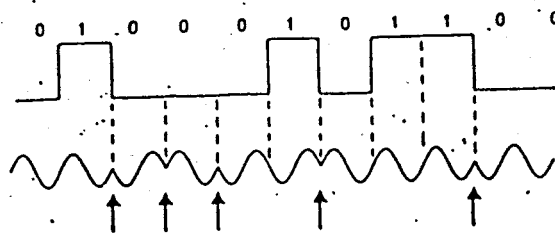
FH/Frekwensi Shift Keying

Metode ketiga adalah modulasi fase (PM). Metode ini amat baik untuk mengirim data. Untuk mengirim sebuah logika '0', gelombang pengirim data menghasilkan fase  $180^\circ$  misalnya, dan bila mengirim logika '1', fase yang dihasilkan

22) Den Heijer, P.C., Komunikasi Data, Elex Media Komputindo, 1988, hal. 61

23) Ibid, hal 61

tidak berubah. Seperti yang terlihat pada gambar 3-3. Metoda ini terutama sesuai untuk modem-modem yang kecepatan sinyalnya harus lebih tinggi dari tingkat Baud saluran transmisi. Sehingga kemungkinan akan membutuhkan empat sampai delapan perubahan fase yang berbeda. Dalam modulasi 4-fase, perubahan fase dilaksanakan setiap dua bit. Oleh karena itu, setiap perubahan gelombang pembawa (BAUD), yang dikirimkan adalah jumlah kelipatan bit (bps). Dengan demikian, jalur dengan tingkat Baud yang dibatasi oleh lebar band, dapat digunakan untuk kecepatan sinyal yang lebih tinggi. Disamping modulasi DIBIT (transimisi dua bit) ini, dapat pula digunakan modulasi TRIBIT. Dalam hal ini dipilih salah satu diantara kedelapan perubahan fase yang mungkin untuk mengirim tiga bit data <sup>3)</sup>. Seperti yang diperlihatkan pada gambar 3-4 .

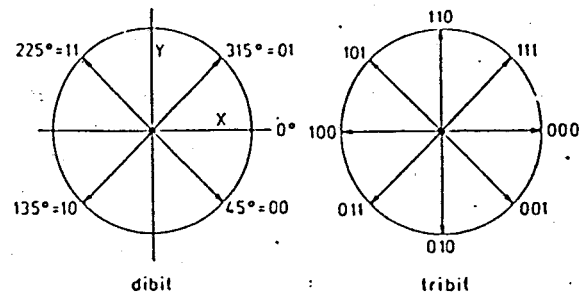


Gambar 3-3 <sup>24)</sup>

Modulasi fase

<sup>24)</sup> Ibid,hal. 62

<sup>25)</sup> Ibid,hal. 62

Gambar 3-4 <sup>26)</sup>

## Modulasi fase- DIBIT dan TRIBIT

Dalam suatu sistem mikrokomputer, transmisi data selalu dilaksanakan secara paralel. Karena hal tersebut merupakan cara yang tercepat yang masih dapat dilakukan. Namun untuk transmisi jarak jauh, komunikasi data secara paralel akan membutuhkan banyak kabel, sehingga akan menimbulkan pemborosan. Oleh karena itu, transmisi data dengan jarak jauh data yang akan dikirimkan diubah dari bentuk paralel menjadi serial, sehingga data tersebut dapat dikirimkan dengan hanya melalui sepasang kabel. Data serial yang diterima kemudian diubah kembali kedalam bentuk paralel sehingga data tersebut dengan mudah dilewatkan pada bus komputer.

## III.3. KOMUNIKASI ASYNCHRONOUS

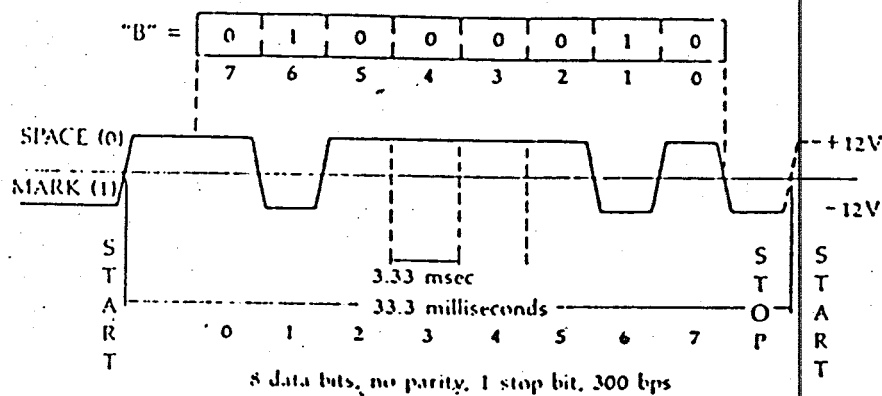
Komunikasi asynchronous harus dioperasikan pada kecepatan yang sama antara kedua sisi hubungan. Kecepatan transmisi data diukur dalam satuan bit per second (bps).

<sup>26)</sup> Ibid, hal. 62



Pada gambar 3-5 menunjukkan sinyal 300 bps, waktu yang dibutuhkan untuk mengirimkan setiap bit adalah 3,33 milidetik ( $1/300$  detik). Istilah baud juga digunakan selain bps. Secara teknis baud tidak sama dengan bps, tetapi dalam standard industri kedua pengertian tersebut mempunyai pengertian yang sama.<sup>7)</sup>

Setiap data karakter mempunyai sebuah start bit dan  $1\frac{1}{2}$ , atau 2 bit yang berfungsi sebagai stop bit. Selain itu setiap data karakter juga dilengkapi dengan bit parity yang berfungsi untuk mendeteksi kesalahan data yang terjadi pada saat transmisi.



Gambar 3-5. 28)

Format data transmisi serial asynchronous

Awal dari suatu data karakter ditunjukkan dengan adanya transisi dari keadaan 'mark' menuju keadaan 'space' selama waktu satu bit. Setelah start bit, bit-bit data dikirimkan

27) Kruglinski, David, Guide to IBM PC Communications, The Osborne/McGraw-Hill, 1986, hal. 41

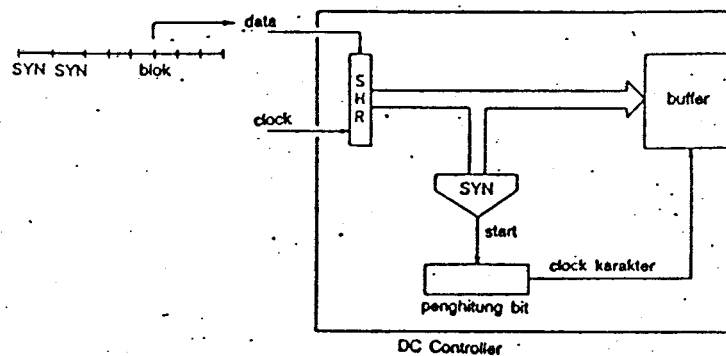
28) Ibid., hal 39

satu persatu secara bergantian. Data dapat berisi 5, 6, 7, atau 8 bit tergantung pada system yang ada. Setelah itu, sinyal data akan berlogika '1' atau 'mark' selama paling sedikit waktu 1 bit untuk menunjukkan bahwa data karakter sudah berakhir, yang merupakan stop bit.

#### III.4. KOMUNIKASI SYNCHRONOUS

Pada komunikasi synchronous tidak ada penambahan bit start / stop bit, karena sinkronisasi dengan penerima dilakukan dengan cara lain. Dalam hal ini bagian pengirim dan penerima di sinkronisasikan berdasarkan setiap karakter. Untuk sinkronisasi karakter, ditambahkan dua karakter sinkronisasi atau lebih di depan karakter pemula, terpisah dari karakter apapun yang telah ditambahkan untuk sinkronisasi bit. Jika stasiun penerima yang sudah sinkron bitnya sehingga sekarang sudah dapat menerima semua bit karakter sinkronisasi. Pada tahap ini mengecek ke register penerima untuk melihat apakah register tersebut telah memuat synchronisation character code (SYN). Bila sudah ada karakter sinkronisasi di register, berarti bit berikutnya yang akan tiba merupakan bit pertama karakter berikutnya. Sehingga dengan demikian untuk kode delapan bit satu karakter lengkap akan diterima delapan baud kemudian. Setelah itu mungkin yang akan ditransmisikan adalah karakter untuk pengecekan dan pengolahan. Pelacakan karakter SYN dipakai untuk menolak penghitung (counter) bit yang

kemudian akan memberikan sinyal adanya karakter baru setelah interval delapan baud. Dengan cara inilah semua karakter dari suatu blok diterima, setelah itu sinkronisasi tak ada lagi. Setiap pesan untuk transmisi harus didahului dengan sejumlah karakter sinkronisasi.



Gambar 3-6 <sup>29)</sup>

Sinkronisasi Karakter

### III.5. RS-232C SERIAL INTERFACE

RS-232C adalah standard interface yang digunakan untuk menghubungkan komponen-komponen dalam sistem seperti modem, printer serial dengan komputer. RS-232C memiliki 25 pin sinyal seperti ditunjukkan pada gambar 3-7. Standard tersebut juga meliputi level tegangan sinyal yang menyatakan logika '0' dan logika '1' yang ditunjukkan pada gambar 3-8.

<sup>29)</sup> Den Heijer, op.cit., hal. 28

| No. | KODE | FUNGSI                | No. | KODE | FUNGSI                  |
|-----|------|-----------------------|-----|------|-------------------------|
| 1   | -    | Protective case earth | 13  | SCTS | Secondary CTS           |
| 2   | TxD  | Transmit data         | 14  | STxD | Secondary TxD           |
| 3   | RxD  | Receive data          | 15  | -    | Transmit Timeng         |
| 4   | RTS  | Request to send       | 16  | SRxD | Secondary RxD           |
| 5   | CTS  | Clear to Send         | 17  | -    | Receive Timeng          |
| 6   | DSR  | Data Set Ready        | 18  | -    | Unassigned              |
| 7   | -    | Signal earth          | 19  | SRTS | Secondary RTS           |
| 8   | DCD  | Data Carrier Detect   | 20  | DTR  | Data terminal Ready     |
| 9   | -    | Testing               | 21  | -    | Signal Quality Detector |
| 10  | -    | Testing               | 22  | -    | Ring Indicator          |
| 11  | -    | Unassigned            | 23  | -    | Data Signal Read Select |
| 12  | SDCD | Secondary DCD         | 24  | -    | Transmit Timeng         |
|     |      |                       | 25  | -    | Unassigned              |

Gambar 3-7. 30)

Konektor RS-232C dan definisi pin-pinnya.

Konektor yang dipakai untuk menghubungkan RS-232C dengan media transmisi adalah bentuk D dengan 25 pin, biasanya dikenal dengan nama DB-25. Dari keduapuluhlima pin tersebut tidak dipakai semua. Pin-pin yang sering digunakan adalah pin-pin nomor 2,3,4,5,6,7,8,20, dan 22. Fungsi dari pin-pin yang sering digunakan akan dijelaskan satu persatu dibawah ini.

#### - PROTECTIVE CASE GROUND, pin 1

Pin 1 ini dapat dikatakan pentanahan dari chasis. Bilamana chasis komputer tidak memakai pentanahan, pin 1 ini harus dihubungkan untuk menghindari kejutan listrik. Pada penggunaannya pin1 ini sering membingungkan dengan pin 7 sinyal ground karena sama menggunakan istilah 'pentanahan'.

30) Libes, Sol, and Garetz, Mark, Interfacing to S-100/IEEE 696 Microcomputer, Osborne/McGraw-Hill, Berkeley, California, 1981, hal. 186

- TRANSMITTED DATA (TD), pin 2

Pin 2 mempunyai fungsi untuk mengirimkan data. Pada penggunaannya pin ini dihubungkan dengan pin 3 pada RS-232C pasangannya.

- RECEIVED DATA (RD), pin 3

Digunakan untuk menerima data dari modem / terminal.

- REQUEST TO SEND (RTS), pin 4

Berfungsi sebagai pengontrol persiapan apabila akan mentransmisikan data. RTS merupakan sinyal output yang bertujuan untuk menyatakan 'request to send'. Pin ini adalah keluaran dengan tujuan umum.

- CLEAR TO SEND (CTS), pin 5

Merupakan input dari terminal yang memperbolehkan pengiriman. Pemakaiannya luas untuk input dengan tujuan umum.

- DATA SET READY (DSR), pin 6

Data Set Ready akan diterima oleh DTE apabila DCE dihubungkan dan dihidupkan. Dengan kata lain memberitahu DTE bahwa DCE telah dinyalakan dan dihidupkan dan terus akan ON bila DTE memulai mentransmisikan sinyal.

- SIGNAL GROUND, pin 7

Sesuai dengan namanya pin ini berfungsi sebagai pentanahan dari sinyal dan merupakan titik acuan semua tegangan interface.

- DATA CARRIER DETECT (DCD), pin 8

Digunakan untuk menunjukkan bahwa peralatan terminal siap beroperasi. DCD ini kadang-kadang disebut juga Received Line Signal Detector.

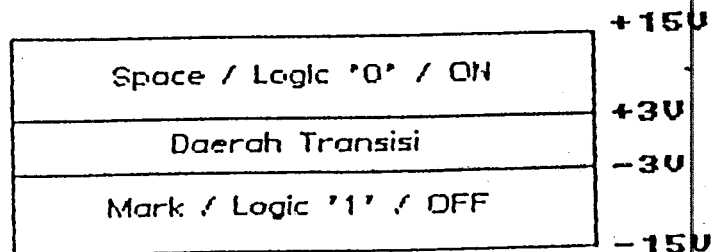
- DATA TERMINAL READY (DTR), pin 20

Digunakan untuk memberitahu DCE bahwa DTE telah dinyalakan dan siap beroperasi.

- RING INDIKATOR (RI), pin 22

Ring indikator diterima apabila modem menerima sinyal.

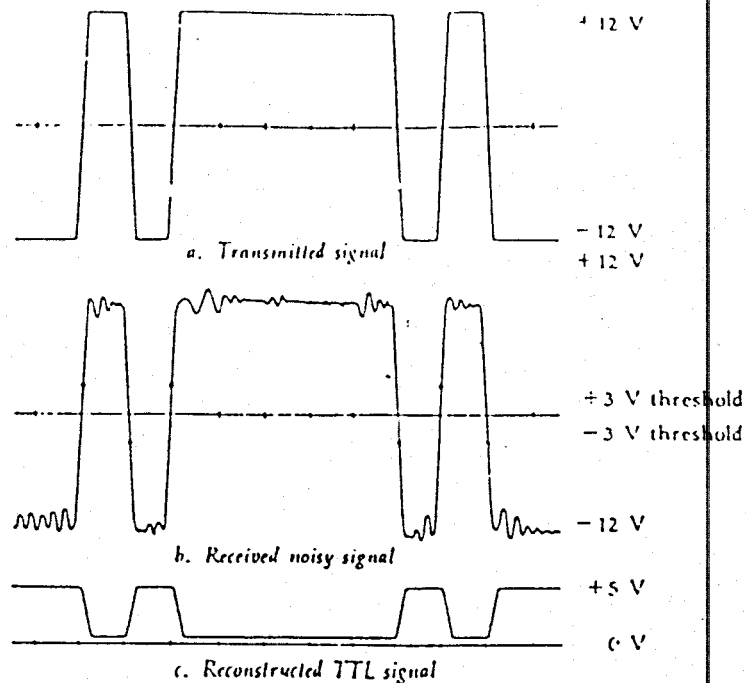
Dalam komputer, level tegangan yang dipakai adalah standard TTL yang menganggap tegangan 2 s/d 5 volt adalah logika '1' dan tegangan antara 0 sampai dengan 0,8 volt adalah logika '0'. Untuk itu perlu dilakukan perubahan level tegangan dari TTL ke RS-232C bila data dari komputer ingin ditransmisikan dengan standard RS-232C. Apabila komputer menerima data dari peralatan yang memakai standard RS-232C maka perlu diubah level tegangan yang diterima menjadi level tegangan TTL.



Gambar 3-8 31)

Level tegangan RS-232C

31) Kruglinski, op.cit., hal. 178



Gambar 3-9. 32)

## Pengaruh noise pada sinyal

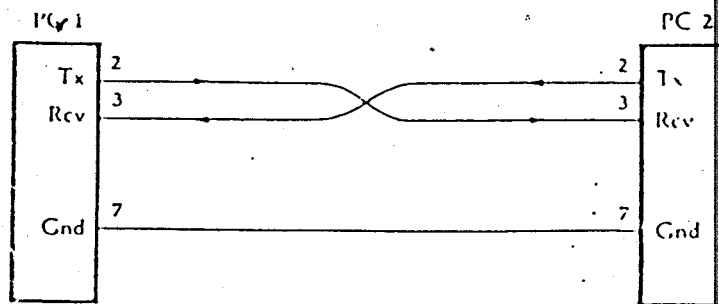
Salah satu keuntungan pemindahan kata lewat kabel dengan level RS-232C adalah kekebalan yang tinggi terhadap noise yang dapat timbul pada jalur transmisi. Gambar 3-9 menunjukkan pengaruh noise terhadap bentuk sinyal. Terlihat bahwa adanya noise tidak mempengaruhi keadaan logika dari sinyal. Setelah diubah menjadi level tegangan TTL maka sinyal dalam keadaan baik (tanpa noise).

Untuk komunikasi antar komputer tanpa modem (null modem) dengan RS-232C, hanya 8 sinyal yang diperlukan yaitu sinyal-sinyal TxD, RxD, RTS, CTS, DSR, Gnd, CD dan DTR.

Hubungan pin-pin RS-232C untuk komunikasi antar komputer tanpa modem secara sederhana dapat dilihat pada gambar 3-10. Namun hubungan seperti tersebut tidak bisa

32) Kruglinski, op.cit., hal. 179

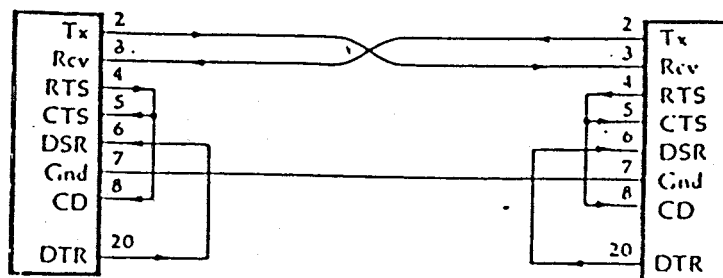
digunakan pada setiap program komunikasi. Pin-pin RTS, CTS, DSR, CD, dan DTR adalah sinyal dipakai untuk proses 'hand shake' antara modem atau peralatan lain dengan komputer.



Gambar 3-10 33)

Hubungan RS-232C paling sederhana

Beberapa program komunikasi akan memantau keadaan sinyal pada pin-pin tersebut dan hanya akan bekerja jika keadaan sinyal memenuhi syarat. Untuk itu maka hubungan RS-232C tanpa modem secara umum dapat ditunjukkan pada gambar 3-11.



Gambar 3-11 34)

Bentuk umum hubungan RS-232C

33) Kruglinski, *op.cit.*, hal. 181

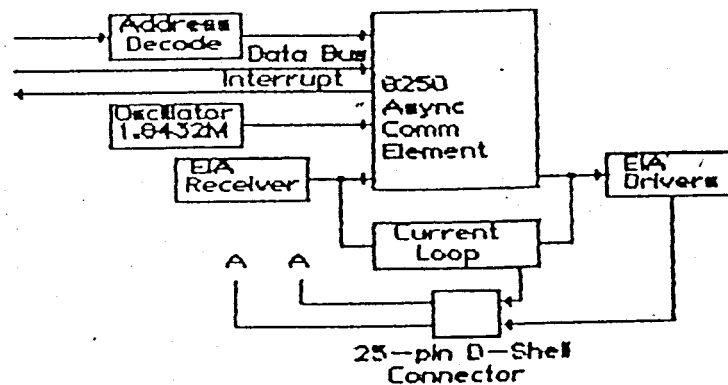
34) Kruglinski, *loc.cit.*



### III.6. 8250 UART

Dalam melakukan komunikasi asynchronous, pada IBM PC digunakan suatu asynchronous communications adapter. Adapter tersebut hanya digunakan untuk komunikasi asynchronous saja. Start bit, stop bit, serta parity bit. Sebuah generator baud rate yang dapat diprogram akan menyediakan operasi mulai dari 50 baud sampai dengan 9600 baud. Lima, enam, tujuh, atau delapan bit karakter dengan  $1,1\frac{1}{2}$ , atau 2 stop bit juga disediakan.

Inti dari adapter tersebut adalah sebuah chip INS8250 atau ekivalennya. Gambar 3-12 sebagai berikut menunjukkan sebuah diagram kotak dari asynchronous communication adapter.



Gambar 3-12. 35)

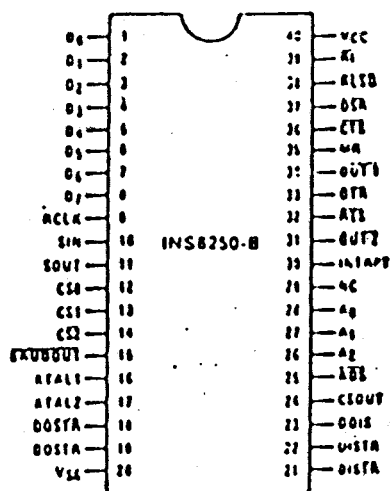
Diagram kotak asynchronous communication adapter

8250 merupakan chip universal asynchronous receiver / transmitter yang mampu melakukan operasi pengiriman / penerimaan data serial dalam berbagai format data. Gambar 3-13 menunjukkan konfigurasi pin-pin 8250.

35) IBM Personal Computer XT Technical Reference Manual, hal. 1-186

Chip ini mempunyai clock baud rate internal yang dapat diprogram untuk menghasilkan bermacam-macam baud rate. Selain itu 8250 juga berisi rangkaian internal yang menyebabkan pengoperasian dengan interupsi menjadi lebih mudah. 8250 memiliki 10 register 8-bit yang dapat diprogram, tetapi 10 register tersebut diakses lewat 7 port address.

Dari 10 register yang ada, hanya 6 register yang diperlukan untuk komunikasi serial yang sederhana. Transmitter holding register untuk menampung data yang baru diterima. Line control register dan line status register yang digunakan untuk menginisialisasi dan memantau 8250. Serta dua buah register lain yang penting adalah baud rate divisor (low dan high byte) yang berguna untuk menentukan baud rate. Sisa 4 register yang belum disebut adalah register untuk modem control dan modem status yang berguna untuk operasi 8250 dengan modem.



Gambar 3-13

Konfigurasi pin-pin 8250 UART

### III.6.1. PENJELASAN PIN-PIN 8250

Berikut ini adalah penjelasan pin-pin 8250. Pin-pin pada 8250 dapat dikelompokkan menjadi tiga bagian, yaitu pin-pin input, output dan pin-pin input/output.

#### PIN-PIN INPUT

##### - CHIP SELECT (CS0, CS1, $\overline{\text{CS2}}$ ), pin 12 - 14

Apabila CS0 dan CS1 berlogika '1' serta  $\overline{\text{CS2}}$  berlogika '0', maka 8250 akan enable. Proses chip select ini terjadi jika sinyal chip select yang telah terdecode di latch dengan aktif pin input ADS (Address Strobe).

##### - DATA INPUT STROBE (DISTR, $\overline{\text{DISTR}}$ ), pin 22 dan 21

Logika '1' pada pin DISTR atau logika '0' pada pin  $\overline{\text{DISTR}}$  ketika chip enable akan menyebabkan CPU dapat membaca status informasi atau data dari register yang dipilih pada 8250. Karena hanya salah satu pin yang aktif (DISTR atau  $\overline{\text{DISTR}}$ ) untuk operasi pembacaan data tersebut, maka hubungan input  $\overline{\text{DISTR}}$  pada ground atau pin DISTR pada Vcc apabila tidak digunakan.

##### - DATA OUTPUT STROBE (DOSTR, $\overline{\text{DOSTR}}$ ), pin 19 dan 18

Logika '1' pada pin DOSTR atau logika '0' pada pin  $\overline{\text{DOSTR}}$  ketika chip enable akan menyebabkan CPU dapat menulis data atau control word pada register yang dipilih pada 8250. Karena hanya salah satu pin yang aktif (DOSTR atau  $\overline{\text{DOSTR}}$ )

untuk operasi penulisan data tersebut, maka hubungan input  $\overline{\text{DOSTR}}$  pada ground atau pin DOSTR pada Vcc apabila tidak digunakan.

- ADDRESS STROBE (  $\overline{\text{ADS}}$  ), pin 25

Logika '0' pada pin ini akan menyebabkan register yang terpilih (A0, A1, A2) dan sinyal chip select (CS0, CS1, CS2) di latch. Aktifnya pin input ADS ini diperlukan bilamana sinyal pemilih register tidak stabil selama waktu durasi dari operasi pembacaan atau operasi penulisan. Bilamana tidak diperlukan hubungan input  $\overline{\text{ADS}}$  pada ground.

- REGISTER SELECT (A0, A1, A2) , pin 26 - 28

Tiga buah sinyal input ini diperlukan untuk memilih salah satu dari 10 register yang terdapat dalam 8250 agar salah satu register tersebut dapat membaca atau menulis. Tabel viii menunjukkan kondisi A0, A1, dan A2 untuk pemilihan 10 register tersebut. Dalam hal ini keadaan bit DLAB (Divisor Latch Access Bit) yang merupakan most significant bit pada Line Control Register, menentukan pemilihan beberapa register tertentu pada 8250.

- MASTER RESET (MR), pin 35

Logika '1' pada pin ini akan mengosongkan semua register 8250 (kecuali Receive Buffer, Transmitter Holding, dan Divisor Latches Register) dan Logic Control pada 8250. Selain itu keadaan dari beberapa sinyal output (seperti SOUT, OUT1, OUT2, RTS, DTR) juga dipengaruhi oleh aktifnya input MR. Keadaan reset 8250 ini ditunjukkan pada tabel IX.

TABEL VIII<sup>36)</sup>  
Kondisi A0,A1,A2 untuk pemilihan  
register 8250

| DLAB | A2 | A1 | A0 | Register   |
|------|----|----|----|--|
| 0    | 0  | 0  | 0  | Receiver Buffer (Read), Transmitter Holding Register (Write) |
| 0    | 0  | 0  | 1  | Interrupt Enable   |
| X    | 0  | 1  | 0  | Interrupt Identification (Read Only)                         |
| X    | 0  | 1  | 1  | Line Control   |
| X    | 1  | 0  | 0  | Modem Control  |
| X    | 1  | 0  | 1  | Line Status  |
| X    | 1  | 1  | 0  | Modem Status   |
| X    | 1  | 1  | 1  | None   |
| 1    | 0  | 0  | 0  | Divisor Latch (Least Significant Bit)                        |
| 1    | 0  | 0  | 1  | Divisor Latch (Most Significant Bit)                         |

TABEL IX<sup>37)</sup>

Kondisi Reset Komunikasi Asynchronous

| Register/Signal                   | Reset Control         | Reset State   |
|-----------------------------------|-----------------------|---|
| Interrupt Enable Register         | Master Reset          | All Bits Low (0-3 Forced and 4-7 Permanent)                     |
| Interrupt Identification Register | Master Reset          | Bit 0 is High, Bits 1 and 2 Low<br>Bits 3-7 are Permanently Low |
| Line Control Register             | Master Reset          | All Bits Low  |
| Modem Control Register            | Master Reset          | All Bits Low  |
| Line Status Register              | Master Reset          | Except Bits 5 and 6 are High                                    |
| Modem Status Register             | Master Reset          | Bits 0-3 Low<br>Bits 4-7 - Input Signal                         |
| SOUT                              | Master Reset          | High  |
| INTRPT (RCVR Errors)              | Read LSR/MR           | Low   |
| INTRPT (RCVR Data Ready)          | Read RDR/MR           | Low   |
| INTRPT (RCVR Data Ready)          | Read IIR/Write THR/MR | Low   |
| INTRPT (Modem Status Changes)     | Read MSR/MR           | Low   |
| OUT 2                             | Master Reset          | High  |
| RTS                               | Master Reset          | High  |
| DTR                               | Master Reset          | High  |
| OUT 1                             | Master Reset          | High  |

<sup>36)</sup> Ibid, hal. 1-192

<sup>37)</sup> Ibid, hal. 1-196

- RECEIVER CLOCK ( RCLK ) , pin 9

Input ini merupakan 16x clock baud rate untuk bagian receiver pada 8250.

- SERIAL INPUT ( SIN ), pin 10

Merupakan serial data yang berasal dari hubungan komunikasi serial ( modem, piranti komunikasi ).

- CLEAR TO SEND (  $\overline{\text{CTS}}$  ), pin 36

Sinyal  $\overline{\text{CTS}}$  merupakan sinyal kontrol modem dimana kondisi sinyal ini dapat dipantau dengan cara CPU membaca bit 4 dari modem status register. Bit 0 ( DCTS ) dari modem status register menunjukkan apakah keadaan input  $\overline{\text{CTS}}$  telah berubah selama pembacaan modem status register. Bilamana keadaan bit  $\overline{\text{CTS}}$  pada modem status register berubah, interup akan terjadi jika modem status interrupt enable.

- DATA SET READY (  $\overline{\text{DSR}}$  ), pin 37

Logika '0' pada pin ini menunjukkan bahwa piranti komunikasi siap untuk berkomunikasi dengan 8250. Sinyal DSR ini merupakan sinyal kontrol modem dimana kondisi sinyal ini dapat dideteksi oleh CPU dengan membaca bit ke 5 ( DSR ) dari modem status register. Bit 1 dari modem status register ( DDSR ) menunjukkan apakah sinyal  $\overline{\text{DSR}}$  telah berubah selama pembacaan modem status register. Bilamana keadaan bit DSR dari modem status register berubah, interrupt akan terjadi apabila modem status interrupt enable.

- RECEIVED LINE SIGNAL DETECT ( RLSD ), pin 38

Logika '0' pada pin ini menandakan bahwa data carrier telah terdeteksi oleh modem atau data set. Sinyal RLSD ini merupakan sinyal input kontrol modem dimana kondisi sinyal ini dapat dideteksi oleh CPU dengan membaca bit 7 ( RLSD ) dari modem status register. Bit 3 ( DRLSD ) dari modem status register, menunjukkan apakah kondisi sinyal RLSD telah berubah selama pembacaan modem status register. Bilamana keadaan bit RLSD dari modem status register berubah, interrupt akan terjadi jika modem status interrupt enable.

- RING INDICATOR ( RI ), pin 39

Logika '0' pada pin ini menandakan bahwa sinyal dering telepon telah diterima oleh modem atau data set. Sinyal RI ini merupakan sinyal input kontrol modem dimana kondisi sinyal ini dapat dideteksi oleh CPU dengan membaca bit 6 ( RI ) dari modem status register. Bit 2 ( TERI ) dari modem status register menandakan apakah sinyal input RI telah berubah dari logika '0' ke logika '1' selama pembacaan modem status register. Bilamana bit RI dari modem status register berubah dari 1 ke 0, interrupt akan terjadi jika modem status interrupt enable.

- Vcc , pin 40

Catu tegangan sebesar +5 Vdc

- Vss , pin 20

Sinyal ground (0 Vdc) referensi.

## PIN-PIN OUTPUT

### - DATA TERMINAL READY ( $\overline{\text{DTR}}$ ), pin 33

Logika '0' pada pin ini memberitahu modem atau data set bahwa 8250 siap berkomunikasi. Sinyal output  $\overline{\text{DTR}}$  dapat di-set aktif LO dengan memprogram bit 0 (  $\overline{\text{DTR}}$  ) dari modem kontrol register berlogika '1'. Ketika master reset terjadi, sinyal  $\overline{\text{DTR}}$  di-set berlogika '1'.

### - REQUEST TO SEND ( $\overline{\text{RTS}}$ ), pin 32

Logika '0' pada pin ini akan memberitahu modem atau data set bahwa 8250 siap untuk mengirim data. Sinyal output  $\overline{\text{RTS}}$  ini dapat di-set aktif LO dengan memprogram bit 1 (  $\overline{\text{RTS}}$  ) dari modem kontrol register. Ketika master reset terjadi, sinyal  $\overline{\text{RTS}}$  di-setr berlogika '1'.

### - OUTPUT 1 ( $\overline{\text{OUT1}}$ ), pin 34

User-designated output yang dapat di-set aktif LO dengan memprogram bit 2 (  $\overline{\text{OUT1}}$  ) dari modem control register berlogika '1'. Sinyal  $\overline{\text{OUT1}}$  di-set HI ketika operasi master reset berlangsung.

### - OUTPUT 2 ( $\overline{\text{OUT2}}$ ), pin 31

User-designated output yang dapat di-set aktif LO dengan memprogram bit 3 (  $\overline{\text{OUT2}}$  ) dari modem control register berlogika '1'. Sinyal  $\overline{\text{OUT2}}$  di-set HI ketika operasi master reset berlangsung.



- CHIP SELECT OUT ( CSOUT ) , pin 24

Logika '1' pada pin ini menandakan bahwa 8250 telah enable dengan aktifnya input-output CS0, CS1, CS2.

- DRIVER DISSABLE ( DDIS ) , pin 23

Pin ini akan berlogika '0' bilamana CPU sedang membaca data dari 8250. Logika '1' pada pin output DDIS dapat digunakan untuk menghentikan (disable) transmisi keluar (eksternal) kecuali jika CPU membaca data.

- BAUD OUT ( BAUDOUT ), pin 15

Merupakan sinyal clock sebesar 16 X baud rate pada bagian transmitter dari 8250. Besar sinyal clock ini sama dengan frekwensi oscillator pada 8250 dibagi dengan bilangan pembagi tertentu pada baud generator divisor latches. BAUDOUT juga dapat digunakan pada bagian receiver dengan mengumpangkan pin output ini pada pin input RCLK 8250.

- Interrupt (INTRPT), pin 30

Pin ini akan aktif bilamana tipe-tipe interrupt seperti received error flag, received data available, transmitter holding register empty dan modem status mempunyai kondisi 1' dan di-enable melalui IER . Sinyal INTRPT ini di-reset LO ketika sedang melayani permintaan interrupt tertentu dan ketika operasi master reset sedang terjadi.

- Serial Output (SOUT), pin 11

Merupakan data serial yang dikirimkan pada piranti komunikasi (modem atau data set). Sinyal SOUT di-set pada kondisi marking (logika '1') ketika master reset terjadi.

### PIN-PIN INPUT/OUTPUT

- Data (D7 - D0) Bus, pin 1 - 8

Data bus ini merupakan jalur input/output tri-state. Data bus ini memungkinkan komunikasi dua arah antara 8250 dengan CPU. Data, control Word dan informasi dipindah melalui data bus ini.

- External clock Input/Output (XTAL1, XTAL2), pin 16 dan 17

Kedua pin ini menghubungkan kristal / sinyal clock pada chip 8250.

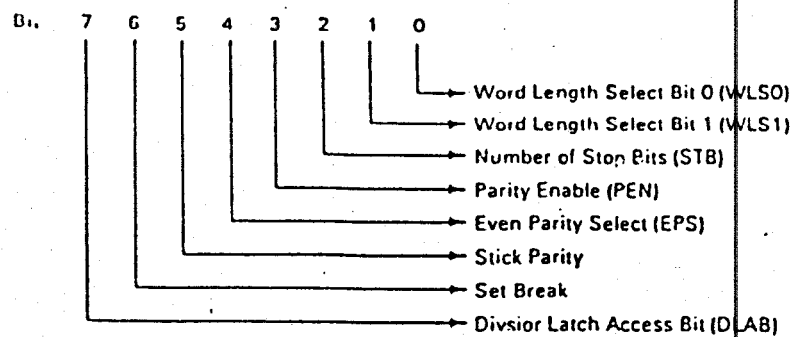
### III.6.2. PEMROGRAMAN 8250

8250 mempunyai beberapa register yang dapat di-akses dan diprogram sesuai dengan sistem komunikasi yang diinginkan. Pemrogram dapat mengakses atau memprogram register-register 8250 melalui CPU. Register-register tersebut dapat digunakan untuk mengontrol operasi 8250, mengirim data, dan menerima data. Berikut ini adalah keterangan masing-masing register tersebut.

#### III.6.2.1. LINE CONTROL REGISTER (LCR)

Register ini merupakan sarana untuk memprogram format data dari sistem komunikasi serial asynchronous yang

diinginkan. Isi dari Line Control Register (LCR) ditunjukkan pada gambar 3-14 berikut.



Gambar 3-14 <sup>38)</sup>

Line Control Register

- Bit 0 dan 1 (Word Length Select Bit/ WLS0 dan WLS1)

Kedua bit ini menentukan jumlah bit atau dari setiap data karakter serial yang dikirimkan atau diterima 8250. Tabel X menunjukkan kombinasi bit 0 dan 1 yang menentukan jumlah bit setiap karakter.

TABEL X  
Kombinasi bit 1 dan bit 0 dari LCR

| bit 1 | bit 0 | word length |
|-------|-------|-------------|
| 0     | 0     | 5 bit       |
| 0     | 1     | 6 bit       |
| 1     | 0     | 7 bit       |
| 1     | 1     | 8 bit       |

<sup>38)</sup> Ibid, hal. 1-197

- Bit 2 (Number of Stop Bit/ STB)

Bit ini menentukan jumlah stop bit dari setiap data karakter yang dikirim atau diterima 8250. Jika bit 2 berlogika '0', maka jumlah stop bit adalah 1. Jika bit 2 berlogika '1' dan panjang setiap data karakter 5 bit maka jumlah stop bit adalah  $1\frac{1}{2}$ . Jika bit 2 berlogika '1' tetapi panjang data karakter 6, 7 atau 8 bit maka stop bit berjumlah 2.

- Bit 3 (Parity Enable/ PEN)

Bit ini merupakan parity enable bit dimana logika '1' pada bit ini akan menyebabkan bit parity dibangkitkan (pada sisi kirim) atau dideteksi (pada sisi terima). Bit parity ini digunakan untuk menghasilkan jumlah '1' genap (even parity) atau ganjil (odd Parity) bilamana bit-bit '1' dari data karakter dan bit parity dihitung banyaknya.

- Bit 4 (Even Parity Select)

Bit ini digunakan untuk memilih parity genap (even parity) atau parity ganjil (odd Parity). Logika '1' pada bit 3 (PEN) dan logika '0' pada bit 4 ini merupakan parity ganjil dan logika '1' pada bit 3 (PEN) dan logika '1' pada bit 4 merupakan parity genap.

- Bit 5 (Stick Parity)

Logika '1' pada bit 5 ini dan logika '1' pada bit 3 (PEN) akan menyebabkan parity bit dikirimkan dan kemudian dideteksi oleh penerima sebagai logika '0' bila bit 4 berlogika '1' atau sebagai logika '1' apabila bit 4 berlogika '0'.

- Bit 6 (Set Break)

Logika '1' pada bit ini menyebabkan serial Output (SOUT) berada pada kondisi SPACING (logika '0') dan tetap demikian walaupun bagian transmisi masih bekerja. Set Break ini dapat dimatikan (disabled) dengan menge-set bit 6 pada logika '0'.

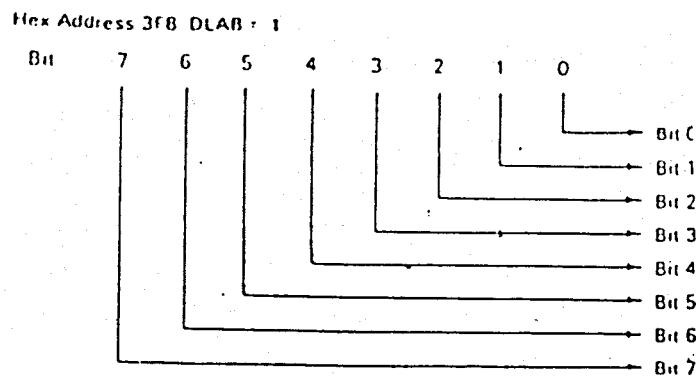
-Bit 7 (Divisor Latch Access Bit/ DLAB)

Logika '1' pada bit ini menyebabkan CPU dapat mengakses divisor latch dari pembangkit baud rate selama operasi read atau write. Ketika CPU mengakses receiver buffer, transmitter holding register atau interrupt enable register, bit 7 ini harus berlogika '0'.

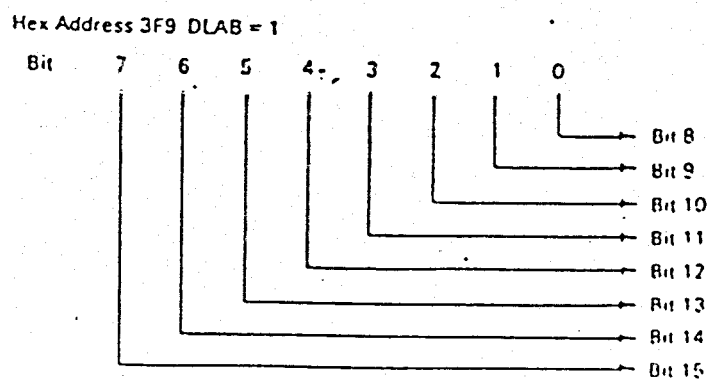
### III.6.2.2. DIVISOR LATCH LEAST /MOST SIGNIFICANT BIT

#### (DLL DAN DLM)

8250 berisi programable baud rate generator yang mampu membagi clock input dengan suatu pembagi dari 1 sampai ( $2^{16} - 1$ ). Frekwensi output dari baud generator sebesar  $16 \times$  baud rate (pembagi = frekuensi clock input / ( $16 \times$  baud rate)). Dua register latch 8 bit digunakan untuk menyimpan pembagi dalam format 16 bit biner. Divisor register latch ini harus diakses selama proses inisialisasi agar operasi dari baud rate generator sesuai dengan yang dikirimkan. Gambar 3-15 dan 3-16 menunjukkan konfigurasi dari 16 bit register latch.

Gambar 3-15. <sup>39)</sup>

Divisor Latch Least Significant bit (DLL)

Gambar 3-16 <sup>40)</sup>

Divisor Latch Most Significant bit (DLM)

Frekuensi maksimum yang diperbolehkan pada baud rate generator 8250 adalah sebesar 3.1 MHz. Tabel IX menunjukkan angka-angka pembagi yang digunakan untuk menghasilkan macam-macam baud rate generator sebesar 2 MHz.

<sup>39)</sup> Ibid, hal. 1-199

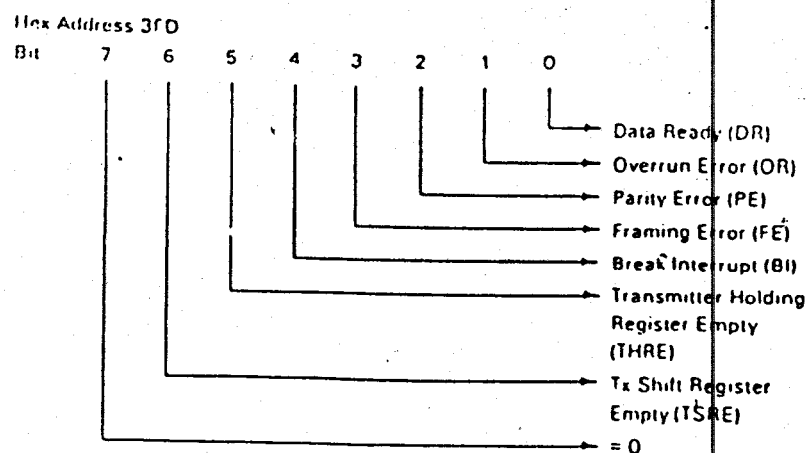
<sup>40)</sup> Ibid, hal. 1-200

TABEL XI<sup>41)</sup>  
 Angka-angka pembagi pada frekuensi clock 2 MHz

| Baud rate<br>yg. di-<br>inginkan | Besaran pembagi yang digunakan<br>untuk menghasilkan 16 x clock |       |
|----------------------------------|---|-------|
|                                  | desimal   | heksa |
| 50                               | 2500  | 09CA  |
| 75                               | 1666  | 0682  |
| 110                              | 1136  | 0470  |
| 150                              | 833   | 0341  |
| 300                              | 416   | 01A0  |
| 600                              | 208   | 00D0  |
| 1200                             | 104   | 0068  |
| 2400                             | 52  | 0034  |
| 4800                             | 26  | 001A  |
| 7200                             | 17  | 0011  |
| 9600                             | 13  | 000D  |

### III.6.2.3. LINE STATUS REGISTER (LSR)

Register 8 bit ini memberikan informasi tentang status dari CPU yang berkaitan dengan transfer data. Isi line status register ditunjukkan pada gambar 3-17.



Gambar 3-17. <sup>42)</sup>

Line Status Register

<sup>41)</sup> Ibid, hal. 1-200

<sup>42)</sup> Ibid, hal. 1-201

- Bit 0 (Data Ready/ DR)

Bit ini merupakan indikator dari receiver data ready (DR). Bit 0 ini akan di-set '1' bilamana karakter yang diterima sudah lengkap dan siap dikirimkan ke receiver buffer register. Bit '0' dapat di-reset berlogika '0' baik pada saat CPU sedang membaca data pada receiver buffer register atau ketika CPU menulis logika '0' pada register ini.

- Bit 1 (Overrun Error/ OE)

Bit ini merupakan indikasi adanya overrun error. Overrun error ini terjadi jika data yang ada pada receiver buffer register belum sempat terbaca oleh CPU namun receiver buffer register sudah diisi lagi dengan data yang baru sehingga data yang belum sempat terbaca hilang. Bit OE akan di-reset ketika CPU membaca isi line status register.

- Bit 3 (Parity Error/ PE)

Bit ini merupakan indikasi adanya parity error. Parity error ini terjadi bilamana data yang diterima tidak mempunyai jumlah parity yang tepat seperti ketika di-set pertama kali (genap/ ganjil). Bit ini akan berlogika '1' ketika terjadi parity error dan di-reset saat line status register dibaca.

- Bit 3 (Framming Error/ FE)

Logika '1' pada bit ini menunjukkan bahwa framing error terjadi. Framming error terjadi jika karakter yang diterima tidak mempunyai stop bit yang tepat. Bit ini di-reset pada saat line status register dibaca CPU.



- Bit 4 ( Break Interrupt)

Bit ini merupakan indikator terjadinya break interrupt. Bit ini di-set '1' bilamana data yang diterima berlogika '0' selama lebih dari waktu yang dibutuhkan untuk 1 data karakter (total waktu start bit + data bit + parity + stop bit). Bit ini di-reset ketika CPU membaca line status register.

- Bit 5 (Transmitter Holding register Empty/ THRE)

Bit ini menunjukkan bahwa 8250 siap menerima data karakter baru yang akan dikirim. Aktifnya bit ini dapat menyebabkan 8250 meng-interrupt CPU bilamana Transmitter Holding Register Empty Interrupt Enable di-set '1'. Bila THRE di-set '1' bila data karakter sudah ditransfer ke transmitter shift register dan di-reset saat transmitter holding register dibaca CPU.

- Bit 6 (Transmitter Shift Register Empty/ TSRE)

Logika '1' pada bit ini menandakan bahwa transmitter Shift register sedang menunggu adanya karakter dari transmitter holding register. Bit ini di-reset pada saat transmitter holding register mengirim data ke transmitter shift register. Bit 6 ini merupakan bit yang hanya dapat dibaca.

- Bit 7

Bit ini selalu di-set '0'.

### III.6.2.4. INTERRUPT IDENTIFICATION REGISTER

8250 merupakan rangkaian interrupt internal yang dapat dikendalikan/ diprogram dengan perangkat lunak. Selain itu interrupt pada 8250 ini juga dilengkapi dengan prioritas 4 tingkat (level) dengan urutan sebagai berikut :

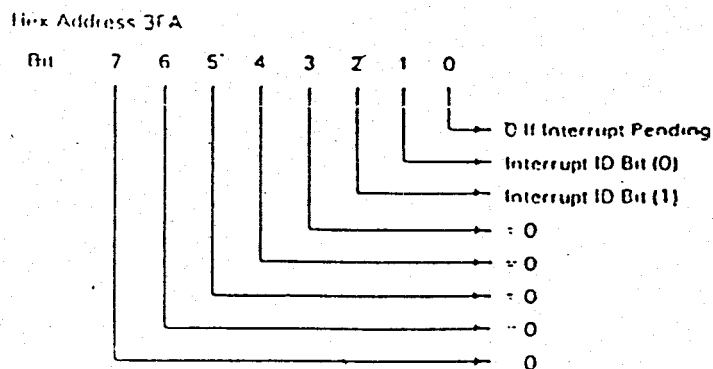
Prioritas 1: Receiver Line Status

Prioritas 2: Received data Ready

Prioritas 3: Transmitter Holding Register Empty

Prioritas 4: Modem Status

Informasi tentang interrupt tersebut selalu dideteksi dan tipe dari prioritas interrupt disimpan pada interrupt identification register ditunjukkan pada gambar 3-18.



Gambar 3-18 42)

#### Interrupt Identification Register

#### - Bit 0 (Interrupt Pending)

Logika '0' pada bit ini menunjukkan bahwa kondisi interrupt terjadi. Dan logika '1' pada bit ini menunjukkan bahwa interrupt tidak terjadi dan proses polling tetap berlanjut.

42) Ibid, hal. 1-203

- Bit 1 dan 2 (Interrupt ID)

Dua bit ini digunakan untuk menentukan prioritas interrupt yang akan terjadi. Tabel 3-5 menunjukkan kombinasi bit-bit 0,1 dan 2 dari interrupt identification register menentukan interrupt control Function.

- Bit 3 sampai dengan 7

Bit 3 sampai dengan bit 7 selalu di-set '0'.

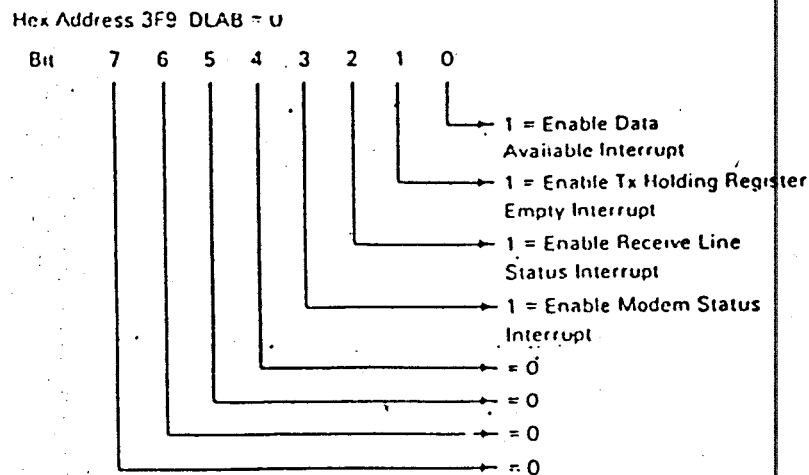
TABEL XII<sup>43)</sup>  
Kombinasi Bit 0,1 dan bit 2 pada IRR

| Interrupt ID Register |       |       | Interrupt Set and Reset Functions |                                    |  |  |
|-----------------------|-------|-------|-----------------------------------|------------------------------------|--|--|
| Bit 2                 | Bit 1 | Bit 0 | Priority Level                    | Interrupt Type                     | Interrupt Source   | Interrupt Reset Control  |
| 0                     | 0     | 1     |                                   | None                               | None   |  |
| 1                     | 1     | 0     | Highest                           | Receiver Line Status               | Overrun Error or Parity Error or Framing Error or Break Interrupt                | Reading the Line Status Register   |
| 1                     | 0     | 0     | Second                            | Received Data Available            | Receiver Data Available  | Reading the Receiver Buffer Register   |
| 0                     | 1     | 0     | Third                             | Transmitter Holding Register Empty | Transmitter Holding Register Empty   | Reading the IIR Register (if source of interrupt) or Writing into the Transmitter Holding Register |
| 0                     | 0     | 0     | Fourth                            | Modem Status                       | Clear to Send or Data Set Ready or Ring Indicator or Received Line Signal Direct | Reading the Modem Status Register  |

<sup>43)</sup> Ibid, hal. 1-204

### III.6.2.5. INTERRUPT ENABLE REGISTER (IER)

Register 8 bit ini memungkinkan keempat bentuk interrupt yang ada pada 8250 untuk secara terpisah mengaktifkan sinyal output INTRPT. Selain itu lewat register ini sistem interrupt yang ada juga dapat dimatikan dengan cara me-reset bit 0 sampai bit 3 pada logika '0'. Keempat bentuk interrupt yang ada 8250 masing-masing dapat diaktifkan dengan cara menge-set bit 0 sampai bit 3 yang sesuai dengan bentuk interrupt yang dikehendaki. Isi dari interrupt enable register ditunjukkan pada gambar 3-19.



Gambar 3-19<sup>44)</sup>

#### Interrupt Enable Register

##### - Bit 0

Logika '1' pada bit ini akan mengaktifkan bentuk interrupt received data ready (prioritas 2)

<sup>44)</sup> Ibid, hal. 1-205

- Bit 1

Logika '1' pada bit ini akan mengaktifkan bentuk interrupt transmitter holding register empty

- Bit 2

Logika '1' pada bit ini akan mengaktifkan bentuk interrupt receive line status (prioritas 1)

- Bit 3

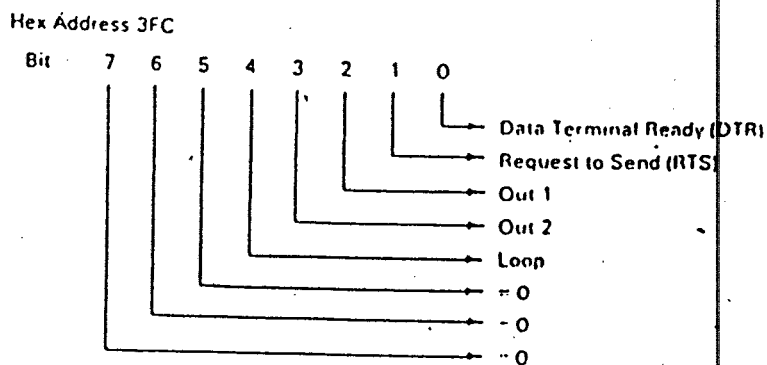
Logika '1' pada bit ini akan mengaktifkan bentuk interrupt modem status (prioritas 4)

- Bit 4 s/d bit 7

Keempat bit ini selalu di-set '0'

### III.6.2.6. MODEM CONTROL REGISTER

Register ini digunakan untuk mengontrol modem. Isi dari modem control register seperti pada gambar 3-20.



Gambar 3-20. 45)

Modem Control Register

45) Ibid, hal. 1-206

- Bit 0 (Data Terminal Ready)

Bit ini digunakan untuk mengontrol sinyal output data terminal ready. Logika '1' pada bit ini akan menyebabkan pin  $\overline{\text{DTR}}$  berlogika '0'. Sebaliknya logika '0' pada bit ini akan me-set pin  $\overline{\text{DTR}}$  berlogika '1'.

- Bit 1 (Request To Send)

Merupakan bit pengontrol pin output request to send ( $\overline{\text{RTS}}$ ). Keadaan bit 1 ini dalam mempengaruhi pin  $\overline{\text{RTS}}$  sama seperti pada bit 0.

- Bit 2 (OUT 1)

Logika '1' pada bit ini menyebabkan pin  $\overline{\text{OUT 1}}$  pada kondisi '0' dan sebaliknya logika '0' akan menyebabkan  $\overline{\text{OUT 1}}$  pada kondisi '1'.

- Bit 3 (OUT 2)

Logika '1' pada bit ini menyebabkan pin  $\overline{\text{OUT 2}}$  pada kondisi '0' dan sebaliknya logika '0' akan menyebabkan  $\overline{\text{OUT 2}}$  pada kondisi '1'.

- Bit 4 (Loop)

Bit ini merupakan sarana untuk memberikan operasi dari 8250. Logika '1' pada bit ini akan menyebabkan hal-hal sebagai berikut:

- Transmitter serial Output (SOUT) berada pada kondisi 'marking' dan Receiver Serial Input (SIN) tidak terhubung.

- Out dari transmitter Shift Register diumpamakan kembali ke input Receiver Shift Register.
- Keempat input pengontrol modem ( $\overline{\text{CTS}}$ ,  $\overline{\text{DSR}}$ ,  $\overline{\text{RLSD}}$ , dan  $\overline{\text{RI}}$ ) tidak terhubung dan keempat output pengontrol modem ( $\overline{\text{DTR}}$ ,  $\overline{\text{RTS}}$ ,  $\overline{\text{OUT 1}}$  dan  $\overline{\text{OUT 2}}$ ) dihubungkan internal ke input dari keempat input pengontrol modem di atas. Pada saat pengujian dilakukan, data yang dikirimkan segera diterima kembali. Keistimewaan ini membuat CPU dapat memeriksa pengiriman dan penerimaan data pada 8250. Ketika pengujian berlangsung, sistem interrupt dapat diaktifkan dengan interrupt enable register.

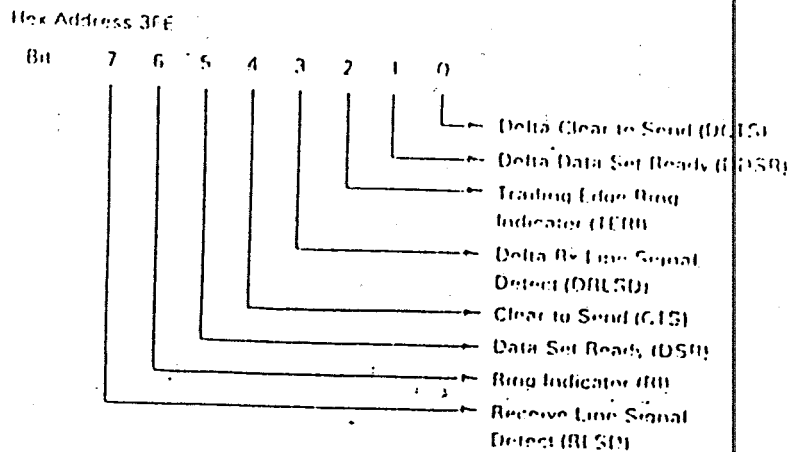
Logika '0' pada bit ini akan mengembalikan 8250 pada operasi normal.

- Bit 5 s/d bit 7

Ketiga bit ini selalu pada logika '0'.

### III.6.2.7. MODEM STATUS REGISTER

Merupakan 8 bit register yang digunakan sebagai indikator dari pin-pin pengontrol modem. Empat bit dari modem status register ini digunakan untuk memberikan informasi tentang perubahan-perubahan yang terjadi pada pin-pin pengontrol modem. Bit-bit ini akan di-set '1' bilamana ada perubahan yang terjadi dan akan di-reset '0' pada saat CPU membaca modem status register ini. Bit-bit dari modem status register ditunjukkan pada gambar 3-21.



Gambar 3-21. 46)

## Modem Status Register

## - Bit 0 (Delta Clear To Send/ DCTS)

Merupakan bit indikator dari delta clear to send yang menunjukkan bahwa input  $\overline{\text{CTS}}$  telah berubah sejak terakhir kali ketika dibaca CPU.

## - Bit 1 (Delta Data Set Ready/ DDSR)

Merupakan bit indikator delta data set ready yang menunjukkan bahwa input  $\overline{\text{DSR}}$  telah berubah sejak terakhir kali ketika dibaca CPU.

## - Bit 2 (Trailing Edge Ring Indikator/ TERI)

Merupakan bit indikator dari trailing edge ring yang menunjukkan input  $\overline{\text{RI}}$  telah berubah dari logika '1' menuju logika '0'.

## - Bit 3 (Delta RX Line Signal Detect)

Merupakan bit indikator dari delta received line signal detector yang menunjukkan bahwa input  $\overline{\text{RLSD}}$  telah berubah keadaan.

46) Ibid, hal. 1-208



- Bit 4 (Clear To Send/ CTS)

Bit ini merupakan komplemen sinyal input  $\overline{\text{CTS}}$ . Bila bit 4 (loop) dari MCR pada logika '1', bit ini merupakan RTS pada MCR.

- Bit 5 (Data Set Ready/ DSR)

Bit ini merupakan komplemen dari sinyal input  $\overline{\text{DSR}}$ . Bila bit 4 (loop) dari MCR pada logika '1', bit ini merupakan DTR pada MCR.

- Bit 6 (Ring Indicator/ RI)

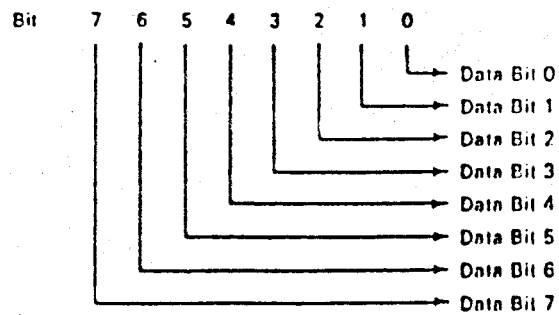
Bit ini merupakan komplemen dari sinyal input  $\overline{\text{RI}}$ . Bila bit 4 (loop) dari MCR pada logika '1', bit ini merupakan OUT 1 pada MCR.

- Bit 7 (Receiver Line Signal Detect/ RLSD)

Bit ini merupakan komplemen dari sinyal input RLSD. Bila bit 4 (loop) dari MCR pada logika '1', bit ini merupakan OUT 2 pada MCR.

### III.6.2.8. RECEIVER BUFFER REGISTER

Receiver buffer register berisi data karakter yang diterima. Bit 0 merupakan least significant bit dan pertama kali diterima. Receiver buffer register ditunjukkan pada gambar 3-22.

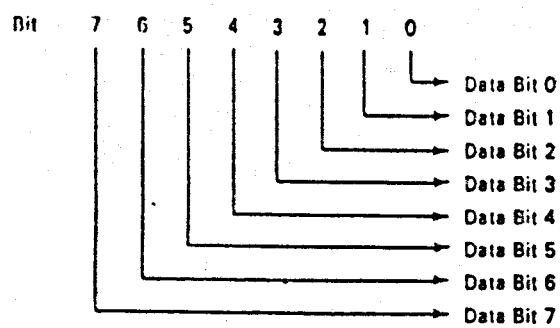


Gambar 3-22. 47)

Receiver Buffer Register

### III.6.2.9. TRANSMITTER HOLDING REGISTER

Transmitter holding register berisi data karakter yang akan ditransmisikan secara serial. Bit 0 merupakan least significant bit dan ditransmisikan pertama kali. Transmitter holding register ditunjukkan pada gambar 3-23.



Gambar 3-23. 48)

Transmitter Holding Register

47) Ibid, hal. 1-210

48) Ibid, hal. 1-211

## BAB IV

### PERENCANAAN DAN PEMBUATAN

#### IV PERENCANAAN PERANGKAT KERAS

##### IV.1. MODEM

Modem merupakan singkatan dari modulator dan demodulator. Modulator-demodulator merupakan perangkat dari transmisi yang ditempatkan disisi terminal. Modem berfungsi untuk merubah signal biner yang kemudian dimodulasikan secara FSK ( Frekuensi Shift Keying ) menjadi sinyal analog dan sebaliknya.

##### IV.1.1. Modulator

Sebagaimana telah disebutkan, bahwa pada komunikasi data melalui pemancar, sinyal-sinyal digital akan diubah kebentuk analog dan sebaliknya, dimana proses perubahan ini disebut modulator. Suatu modulator yang memenuhi syarat adalah yang sesuai dengan ketentuan-ketentuan yang berlaku padanya, yaitu:

- Kestabilan frekuensi
- Kestabilan amplitudo carrier.
- Kontinuitas fasa pada waktu transisi dari sinyal " mark " ke "space" atau sebaliknya.
- Kestabilan menghadapi suhu yang tinggi.

Adapun modulator yang dipakai disini adalah modulator

yang menggunakan sistem modulasi frekuensi shift keying. dengan pertimbangan modulasi FSK ini mempunyai kekebalan terhadap gangguan-gangguan baik berupa noise atau yang lainnya. Modulator yang dipakai disini berdasarkan standard kemampuan 1200 baud.

#### IV.1.2. Demodulator

Fungsi dari demodulator adalah untuk mengubah sinyal-sinyal audio yang diterima menjadi sinyal-sinyal digital. Mengingat fungsi dari demodulator yang sedemikian pentingnya, maka harus memenuhi persyaratan - persyaratan sebagai berikut :

- Mempunyai sensitifitas yang tinggi.
- Mampu menekan input level noise yang timbul.
- Mempunyai fasilitas carrier detect.
- Kestabilan pada suhu yang tinggi.

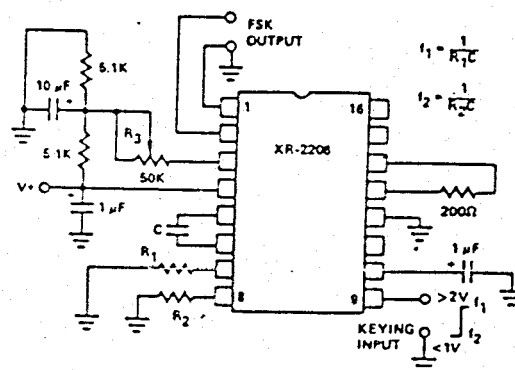
Selain memenuhi persyaratan diatas modem harus pula ditinjau dari sudut ekonomi :

- Peralatan modem harus mudah didapat, sehingga mudah untuk memasyarakatkannya.
- Murah.
- Rangkaian dibuat sesederhana mungkin sehingga mudah bagi yang ingin meniru.

Berdasarkan semua kriteria diatas penyusun menggunakan komponen-komponen XR 2206 untuk modulator dan XR 2211 sebagai demodulator, sebagaimana dijelaskan dibawah ini.

#### IV.1.3. XR 2206 FSK MODULATOR

Tranmisi melalui udara dari satu terminal ke terminal yang lain menggunakan metode Frequency Shift Keying (FSK). Disini digunakan tone sebesar 2200 Hz untuk mewakili logika '0', dan 1200 untuk mewakili '1'.



GAMBAR 4.1

#### XR 2206 SINUSOIDAL FSK GENERATOR

XR 2206 di operasikan dengan menggunakan R pemisah yaitu  $R_1$  dan  $R_2$ , 'mark' dan 'Space' dapat dirubah tanpa saling tergantung melalui  $R_1$  dan  $R_2$  yang ada pada pin 7 dan 8, sedangkan input dari logika '1' atau '0' pada pin 9, jika pin 9 terbuka atau dihubungkan dengan tegangan  $\geq 2$  v, maka hanya  $R_1$  yang aktif, bila pin 9 diberi tegangan  $\leq 1$  v maka hanya  $R_2$  yang aktif, jadi keluaran frekuensi dan dioperasi-

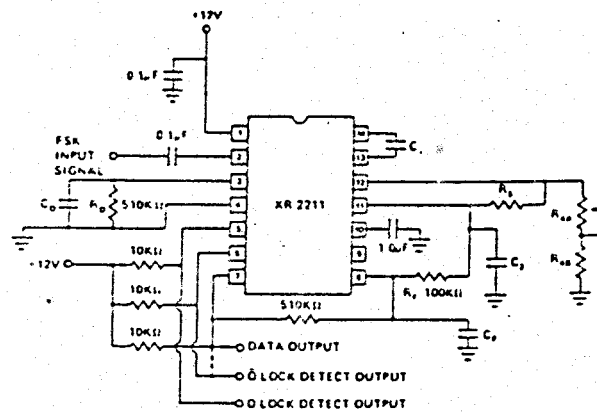
kan diantara dua level tegangan dimana

$$f_1 = \frac{1}{R_1 C} \dots \dots \dots (4.1)$$

$$f_2 = \frac{1}{R_2 C} \dots \dots \dots (4.2)$$

Pengubahan besar Amplitudo dapat dilakukan dengan  $R_3$

IV.1.4. XR 2211 FSK DEMODULATOR



GAMBAR 4.2  
FSK DEMODULATOR

XR 2211 adalah FSK Demodulator dengan Carrier Detect, dan frekuensi tengah dapat dicari :

$$f_0 = \frac{1}{C_1 R_4} \dots \dots \dots (4.3)$$

dimana kapasitor dalam farads dan tahanan dalam ohm.

Fungsi dari  $f_0$  adalah untuk mendeteksi perubahan frekuensi input apakah berlogika '1' atau '0'.

pin 7 adalah Fsk data output .

pin 5 adalah Q lock- detect output, dimana akan menjadi low bila ada carrier yang terdeteksi.

pin 6 adalah Q lock detect output, berfungsi sebaliknya dengan pin nomor 5

#### IV.2. RS 232 C

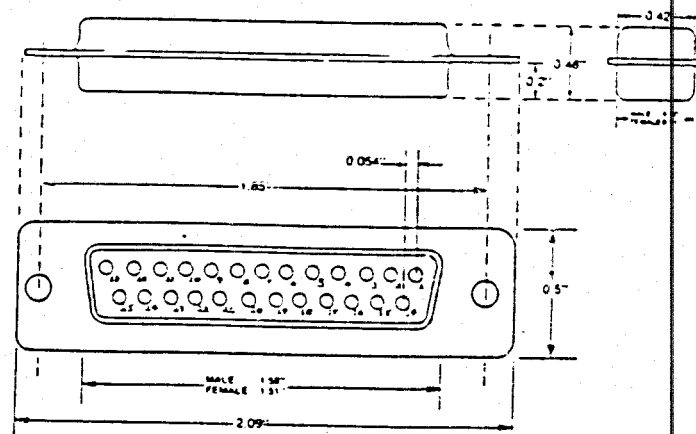
RS-232C mempunyai keterbatasan dalam hal jarak, kecepatan transmisi data dan level ground seperti dijelaskan sebagai berikut :

1. Panjang kabel penghubung tersebut sebenarnya ditentukan oleh besarnya kapasitas stray pada kabel yang menentukan 'rise time' dari sinyal. RS-232C membatasi kapasitas stray tidak lebih dari 2500 pF. Jadi bila kabel memiliki kapasitansi 50 pF/foot, maka panjang kabel maksimum adalah 50 feet (15 meter).
2. Batas kecepatan. Ternyata RS-232C memiliki batasan kecepatan sebesar 20000 bps.
3. Masalah level ground. Bila level sinyal ground antara kedua komputer yang letaknya berjauhan tidak sama, maka level sinyal data akan terletak pada daerah transisi.

Keterbatasan diatas dapat dihilangkan dengan cara menggunakan saluran tranmisi udara ( pemancar ), masalah utama adalah banyaknya gangguan-gangguan serta protokolnya yang rumit.

#### IV.2.1. KONEKTOR DB-25

Konektor yang dipakai untuk menghubungkan RS 232C dengan media transmisi adalah konektor bentuk D dengan 25 pin, biasanya dikenal dengan sebutan DB-25. Berdasarkan bentuknya DB-25 terdiri dari 2 jenis yaitu kelanin laki-laki (male) dan perempuan (female).



GAMBAR 4.3

DB 25

Pada synchronous communications adapter yang sesuai dengan standar EIA RS 232 C memakai konektor laki-laki. Ukuran mekanis dari konektor ini sudah tertentu, yaitu berdasarkan ukuran ISO. Gambar 4.3 menjelaskan karakteristik mekanis dan posisi pin-pinnya. Dari ke-25 pin tidak semuanya dipakai. Pin-pin yang paling sering digunakan adalah pin nomer 2,3,4,5,6,7,8,20,22. Ke-25 pin dari DB-25 oleh EIA sudah ditetapkan fungsi masing-masing pin. Fungsi dari pin-pin



yang digunakan akan dijelaskan dibawah ini.

- Pin 1 Protective case ground

Pin 1 ini boleh dikatakan pentanahan dari chasis. Bilamana chasis komputer tidak memakai pentanahan, pin 1 ini harus dihubungkan. Hal ini untuk menghindari kejutan listrik karena kegagalan catu daya. Pin 1 ini penggunaannya sering membingungkan dengan pin 7 sinyal ground karena sama menggunakan istilah 'pentanahan'. Fungsi kedua pin ini harap dibedakan. Istilah frame ground lebih tepat untuk pin 1. Pin 1 tidak harus dihubungkan.

- Pin 2 Transmitted data (TD)

Pin 2 ini mempunyai fungsi mengirimkan data. Pin ini pada komunikasi komputer dengan komputer dihubungkan dengan pin 3 pada RS 232 pasangannya.

- Pin 3 Received data (RD)

Pin 3 dipergunakan untuk menerima data dari terminal komputer. Sebagaimana pin 2, pemasangan pin 3 pada sisi yang lain berbalikan dengan pin 2.

- Pin 4 Request to send (RTS)

Pin 4 akan diset oleh PC bila akan mengirim data. Secara umum berfungsi sebagai pengontrol persiapan bila akan mentransmisikan data. Pin ini adalah keluaran dengan tujuan umum. Pemakaian pin ini sangat luas.

- Pin 5 Clear to send (CTS)

Diterima oleh PC bila piranti siap mengakses data. Seperti halnya RTS, pin ini untuk mengontrol persiapan transmisi data. Pemakaiannyapun sangat luas dan untuk input

tujuan umum.

- Pin 6 Data Set Ready (DSR)

Data Set Ready akan diterima oleh PC apabila modem (DCE) dihubungkan dan dihidupkan. Dengan kata lain memberitahu DTE bahwa DCE telah dinyalakan dan dihidupkan, dan terus akan on apabila DTE mulai mentransmisikan sinyal.

- Pin 7 Signal Ground (Ground)

Sesuai dengan namanya pin ini berfungsi sebagai pertahanan dari signal dan merupakan titik acuan semua tegangan interface. Ground ini bersifat 'mandatori' (perintah), jadi minimal harus ada atau dihubungkan.

- Pin 8 Data Carrier Detect (DCD)

Penggunaan dari DCD ini bervariasi, tetapi pada DTE sering untuk tidak membolehkan penerimaan data. Secara singkat pin ini menunjukkan bahwa peralatan stasiun siap beroperasi. DCD ini kadang-kadang disebut juga received line signal detect.

- Pin 20 Data Terminal Ready (DTR)

DTR diset oleh PC apabila komunikasi data bekerja/aktif atau siap beropersi. Merupakan keluaran tujuan umum.

Beberapa pin yang tidak disebut diatas bukan berarti tidak dipakai. Beberapa interface memakainya dengan tujuan tertentu, misalnya pin 9 transmit current loop data plus, dan sebagainya. Jadi, aktifitas tertinggi ada pada kesembilan pin yang disebut di atas, sedangkan sisanya merupakan kanal sekunder.

Kanal primer adalah kanal yang mempunyai tingkat pensinyalan tertinggi dari semua kanal. Sedangkan kanal cadangan atau sekunder adalah kanal transmisi data yang mempunyai kemampuan pensinyalan dari kanal primer. Peralatan terminal data tidak akan mentransmisikan pada kanal sekunder bila mana kondisi di bawah ini yaitu pin 19 SRTS, pin 13 SCTS (Secondary Clear to Send), pin 6 DSR, pin 20 DTR.

Kanal sekunder digunakan untuk jaminan rangkaian atau untuk menginterupsi aliran data pada kanal prime, kanal sekunder mentransmisikan data yang tidak aktual dan tergantung hanya pada muncul atau tidaknya pembawa sinyal sekunder. Kanal sekunder biasanya jarang dipakai.

#### IV.2.2. RANGKAIAN PENGUBAH LEVEL TEGANGAN RS 232 C

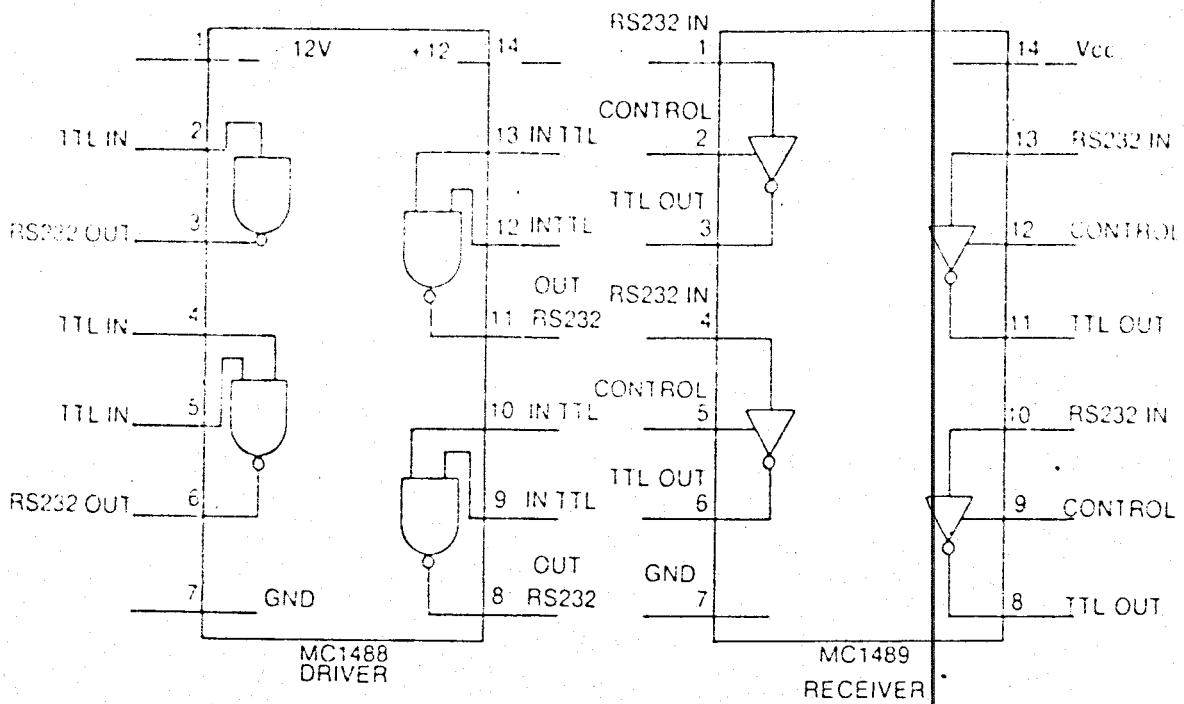
Rangkaian pengubah tegangan yang digunakan disini memerlukan IC 1489 dan 1488 yang merupakan interface tegangan antara DTE dengan DCE. Rangkaiannya seperti ditunjukkan gambar 4.4

#### IV.3. MULTIPLEXING

Ada dua cara untuk menggabungkan dua fasilitas komunikasi dengan menggunakan kanal radio.

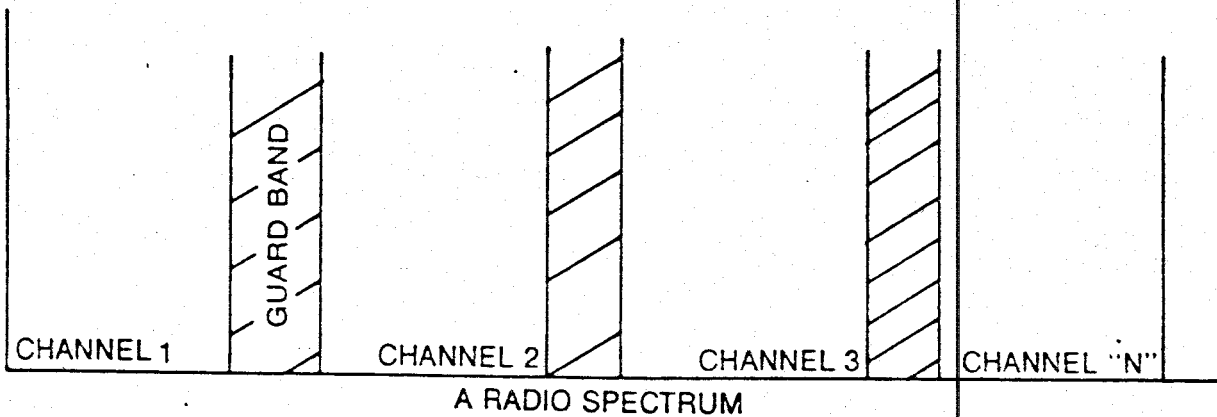
##### IV.3.1. FDM ( Frequency division Multiplexing )

Suatu sistem dimana bidang frekwensi tranmisi dibagi-bagi untuk masing-masing kanal.



GAMBAR 4.4<sup>49</sup>

PENGUBAH TEBANGAN RS 232 C



GAMBAR 4.5<sup>50</sup>

FREQUENCY DIVISION MULTIPLEX

49)

Hall, Douglas V., Microprocessor and interfacing :  
 Programing and hardware, McGraw-Hill Book Company,  
 Singapope, 1987, hal. 450

50)

Roulea13obert and Hodgson, Ian , Packet Radio, Tab  
 Books Inc.,1981, hal 64

Kelebihan sistem FDM :

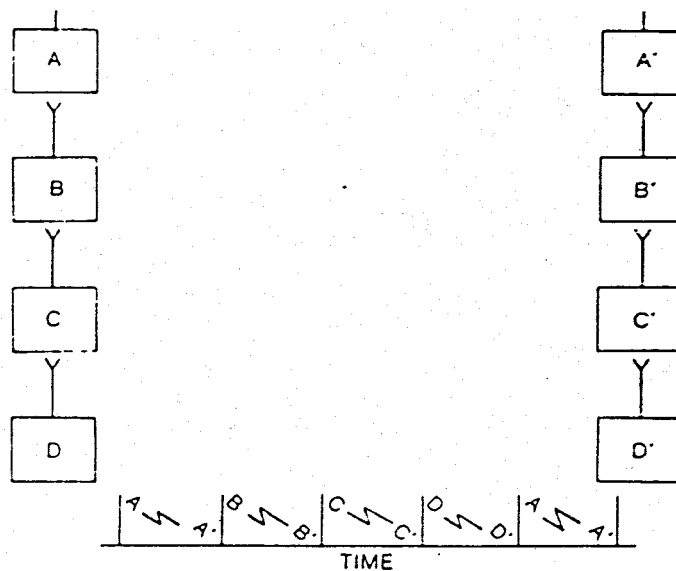
- Dapat bekerja dengan analog atau digital.
- Sangat menguntungkan bila *traffic* ada terus.
- Biaya murah.

Kelemahan sistem FDM :

- Guard bands digunakan untuk pemisah antar kanal.

#### IV.3.2. TDM ( Time Division Multiplex )

Suatu sistem dimana bidang waktu dibagi-bagi untuk masing - masing kanal (Gambar 4.6).



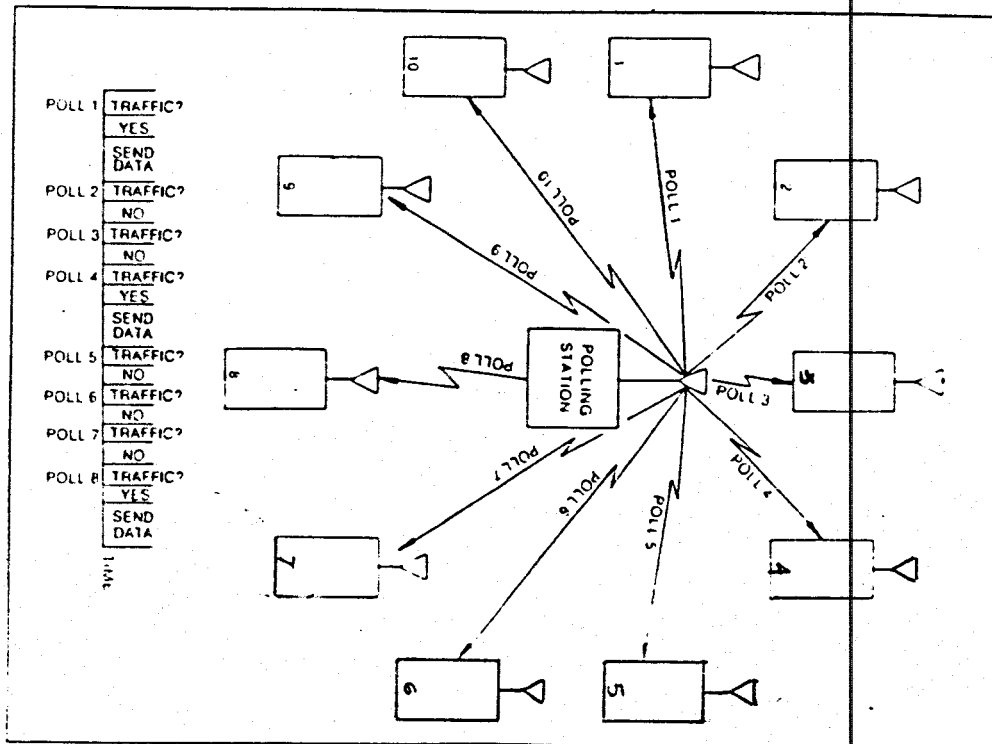
GAMBAR 4.6<sup>1</sup>

TIME DIVISION MULTIPLEX

##### IV.3.2.1 TDM POLLING

Teknik Polling mempunyai simpul dalam jaringan yang bertindak sebagai *Master* dan *slave* ( tuan dan budak ).

51)  
ibid 66 3

GAMBAR 4.7<sup>52</sup>

## POLLING NET

Master bertanggung jawab atas pengiriman dan penerimaan data, sebab *slave* tidak dapat mengirim data sebelum diperbolehkan oleh *Master* (Gambar 4.7). Teknik Polling banyak dipakai karena :

- Pengendalian dilakukan secara terpusat.
- Dapat memberikan prioritas pada stasiun tertentu.
- Penambahan stasiun hanyalah perubahan tabel di

perangkat lunak

Kerugian teknik Polling :

- Kalau *Master* terganggu maka seluruh sistem akan terganggu juga.

Dari semua teknik diatas ternyata tidak dapat menyelesaikan permasalahan bila :

- data yang masuk acak,
- jumlah stasiun pemancar selalu berubah-ubah setiap saat,
- tidak semua stasiun mengirimkan data,

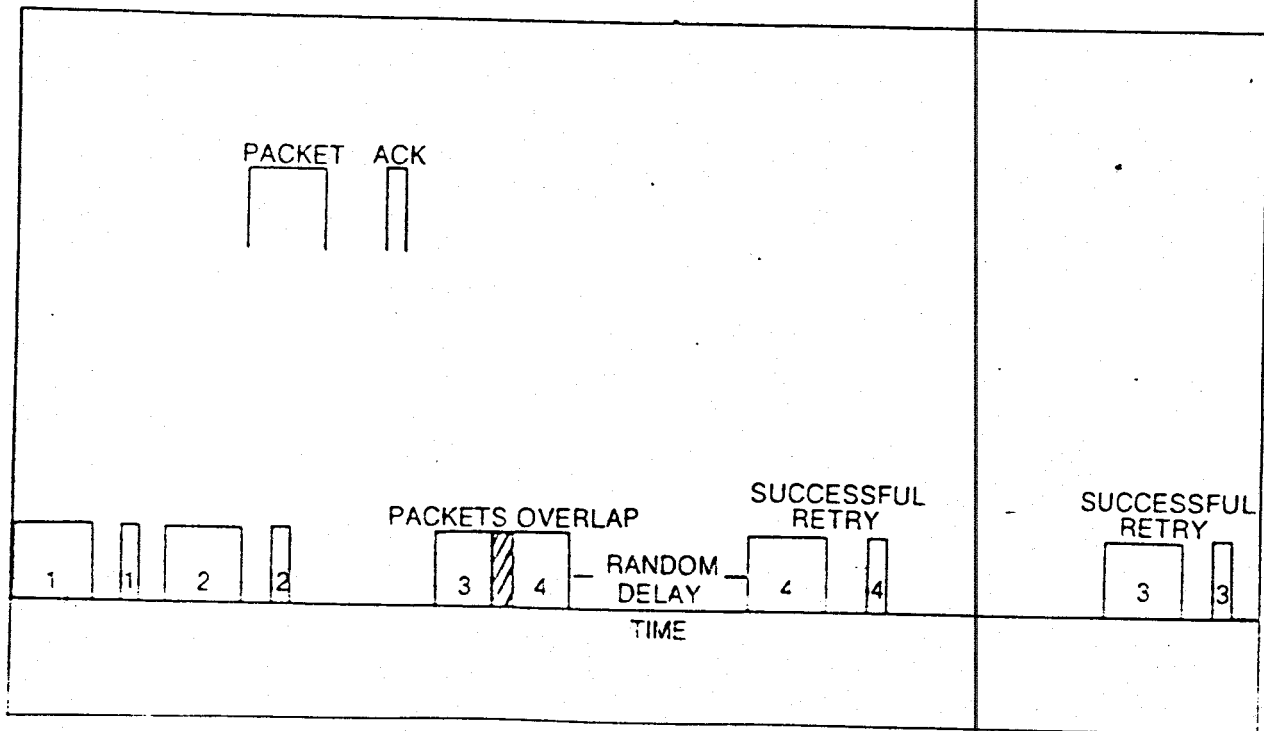
maka digunakan sebuah teknik yang bisa mengatasi permasalahan diatas walaupun juga mempunyai kerugian yaitu : Contention.

Cara kerja Contention :

Pada Contention semua stasiun mempunyai kesempatan yang sama untuk menduduki saluran, siapa yang lebih dulu menduduki saluran mempunyai kesempatan mengirimkan data. Bila beberapa stasiun secara bersamaan ingin menduduki kanal maka akan terjadi tabrakan (*collision*). Stasiun harus menunggu sebelum mengirim data lagi.

#### IV.3.2.2. TDMA ( TIME DIVISION MULTIPLE ACCESS )

Sering disebut juga Random Access Net, yang pertama diterapkan dan cukup sukses yaitu *ALOHA net*, Aloha merupakan dasar sistem komunikasi data paket dimasa mendatang.

GAMBAR 4.8<sup>53</sup>

PACKET DAN ACK

#### IV.4. AUTOMATIC REPEAT REQUEST ( ARQ )

Pada sisten ARQ, data disalurkan dari sumber data ke terminal pengirim. Terminal pengirim ini dapat dimisalkan sebagai suatu kotak yang berfungsi mengatur kotak-kotak menjadi blok-blok, penyangga blok, alat pengontrol dan sinkronisasi bit. Blok-blok data kemudian disalurkan ke encoder yang akan memberikan tambahan bit parity yang digunakan untuk mengontrol data(Gambar 4.8).

53)  
ibid 77



Blok hasil encoder kemudian disalurkan ke modulator dan kemudian dipancarkan. Pada penerima, blok ini didemodulasi baru kemudian disalurkan ke terminal penerima setelah di decoding. Disini bit parity dari data yang diterima dibandingkan bit parity dari asalnya. Bila ternyata tidak ada perbedaan, blok yang dikirimkan tersebut langsung diteruskan ke tujuan, dan terminal penerima akan memberitahukan terminal pengirim bahwa data sudah diterima dengan benar. Jika ada perbedaan, terminal pengirim akan diberitahu dan blok akan dikirimkan lagi. Ada dua sistem ARQ yaitu :

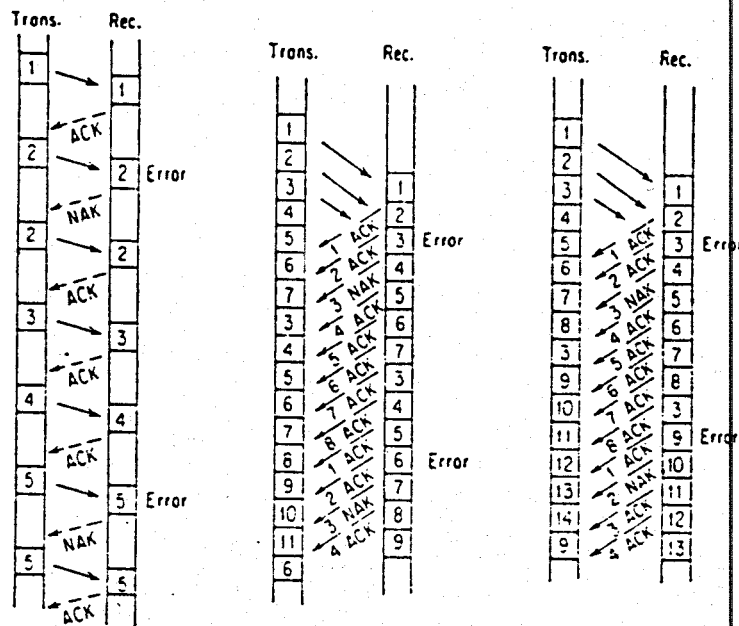
- Stop and Wait ARQ
- Continuous ARQ

#### IV.4.1 STOP AND WAIT ARQ

Setelah pengiriman blok, terminal pengirim akan menunggu berita pengiriman (acknowledgment) positif atau negatif dari terminal penerima sebelum pengiriman blok yang lain, atau mentransmisikan blok yang sama. Jika ACK -nya positif, terminal pengirim akan mengirimkan blok yang selanjutnya. Jika ACK -nya negatif terminal pengirim akan mengirimkan kembali blok yang sebelumnya. Gambar 4.9 menunjukkan sistem Stop and Wait ARQ.

#### IV.4.2. CONTINUOUS ARQ

Pada sistem continuous ARQ, terminal pengirim tidak menunggu adanya ACK setelah pengiriman blok, tetapi akan mengirimkan dengan segera blok selanjutnya. selama pengiriman blok dilakukan juga pemeriksaan urutan ACK oleh terminal

GAMBAR 4.9<sup>54)</sup>

- a). Stop and wait ARQ
- b). ARQ Continue
- c). Pengulangan selektif

pengirim. Ketika terminal menerima ACK negatif atau gagal menerima ACK positif, terminal pengirim akan menentukan blok mana yang salah dan meretransmisikan blok tersebut mulai dari blok hasil pengiriman pertama sampai diterimanya ACK negatif. Oleh karena itu blok diberi nomor agar terminal pengirim dapat mengenalinya kembali.

54)

Dogal, A Tugal and Osman, Data transmission Analysis design Applikation, McGraw-Hill Book Company, hal 225

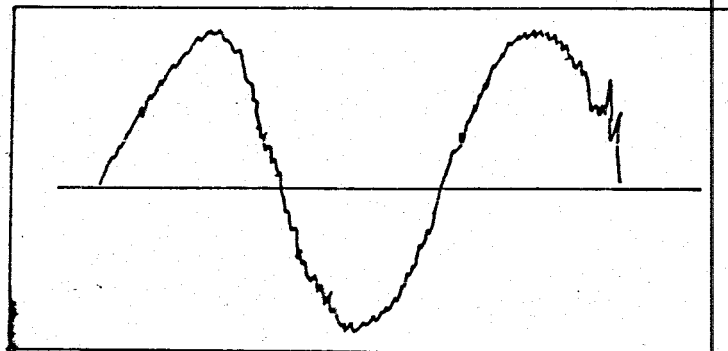
#### IV.5. PERENCANAAN PERANGKAT LUNAK

Pada pengiriman data paket banyak hal-hal yang menyebabkan diantaranya :

##### Noise

Noise merupakan penyebab utama mengapa banyak sekali terjadi error dalam pengiriman data (Gambar 4.10), secara garis besar noise dibagi dua :

- Atmospheric
- Buatan manusia



GAMBAR 4.10<sup>55</sup>

PENGARUH NOISE PADA SIGNAL

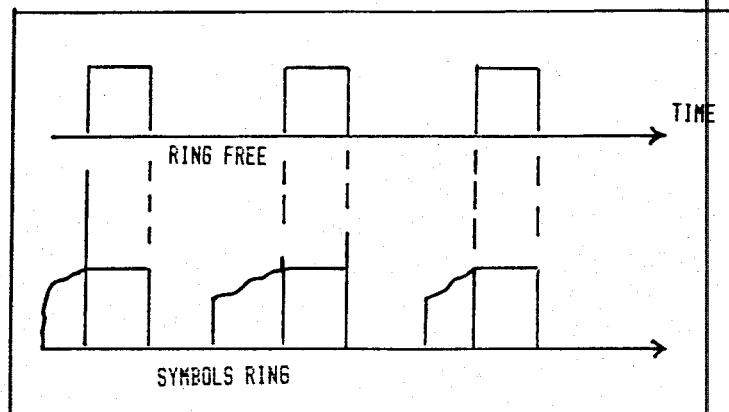
##### -Intersymbol Interference:

Ini disebabkan pengiriman dengan baud rate yang terlalu tinggi bagi kanal ataupun karena terlalu rendahnya kecepatan pengiriman data oleh modems sehingga terjadi overlaps pada data bit sehingga penerima akan kebingungan untuk

55.)

ibid 118

menterjemahkan arti dari bit tersebut, maka terjadilah error (Gambar 4.11).



GAMBAR 4.11<sup>56)</sup>

INTERSYMBOL INTERFERENCE

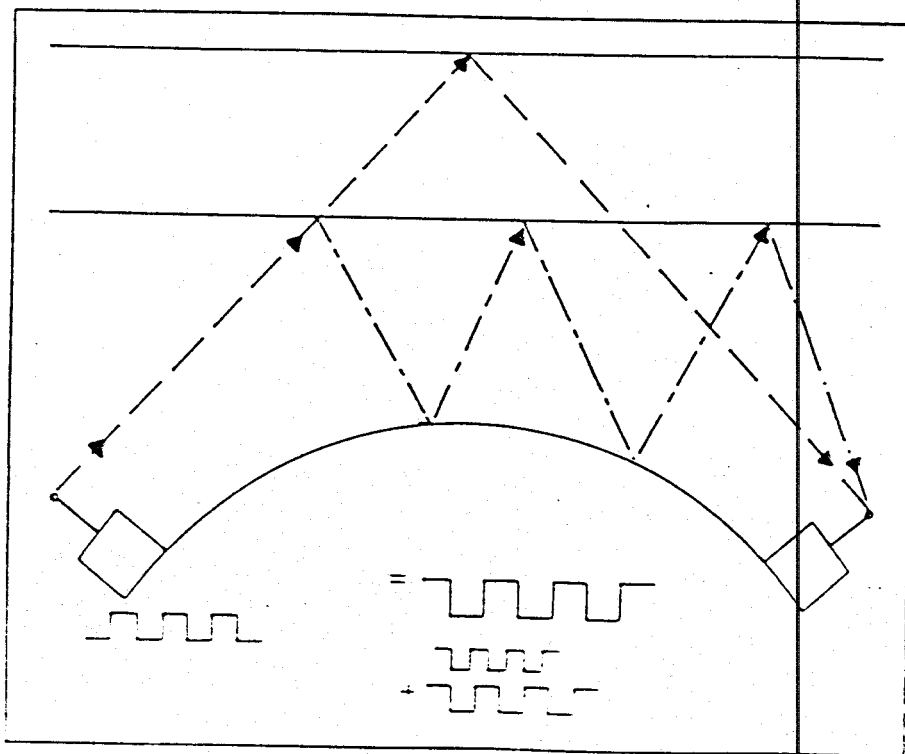
**-Distorsi Propagasi Delay**

Sinyal-sinyal yang datang di antena penerima bisa melalui beberapa jalan yang mempunyai jarak berbeda sehingga akan menimbulkan bit stretching akibatnya terjadi perbedaan clock dari penerima sehingga menimbulkan kesalahan (Gambar 4.12).

**-Capture effect**

Kuat sinyal penerimaan untuk perencanaan multiple station

56)  
ibid 118

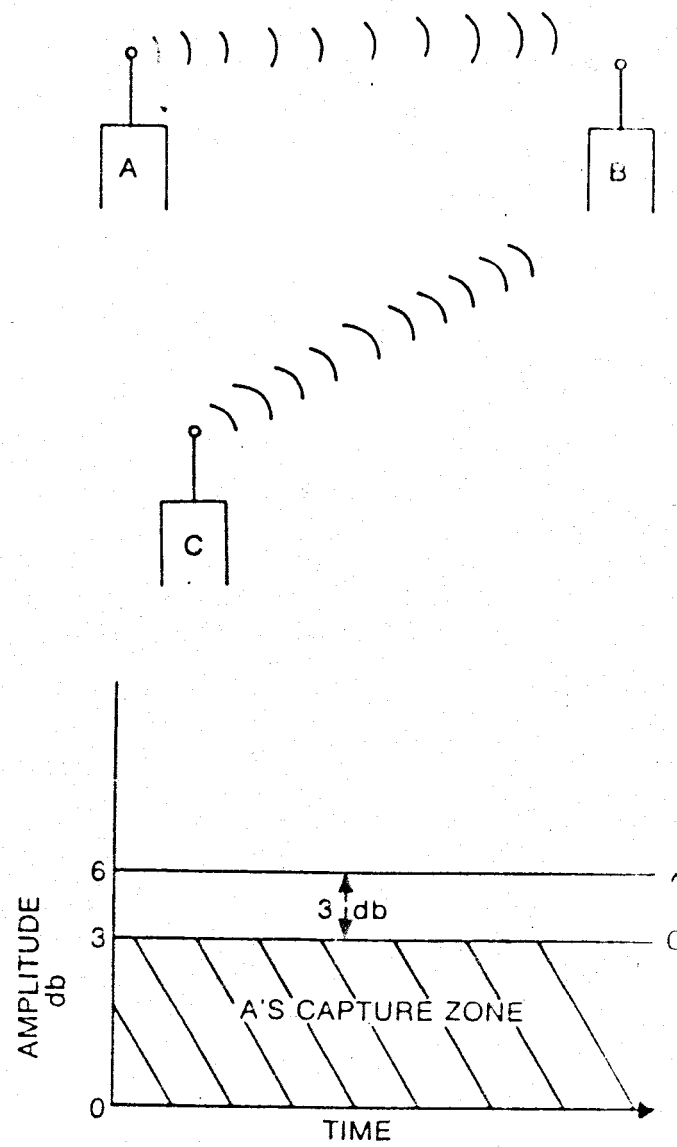
GAMBAR 4.12<sup>57</sup>

## PROPAGASI DELAY

packet network sangat penting sebagai contoh :  
 stasiun A transmit ke stasiun B, Stasiun C juga mengirim data ke stasiun B, dan ternyata sinyal dari stasiun A lebih kuat dari stasiun C akibatnya semua data yang dikirimkan oleh C diabaikan stasiun B (Gambar 4.13).

57)

Rouleau, Robert., hal 125

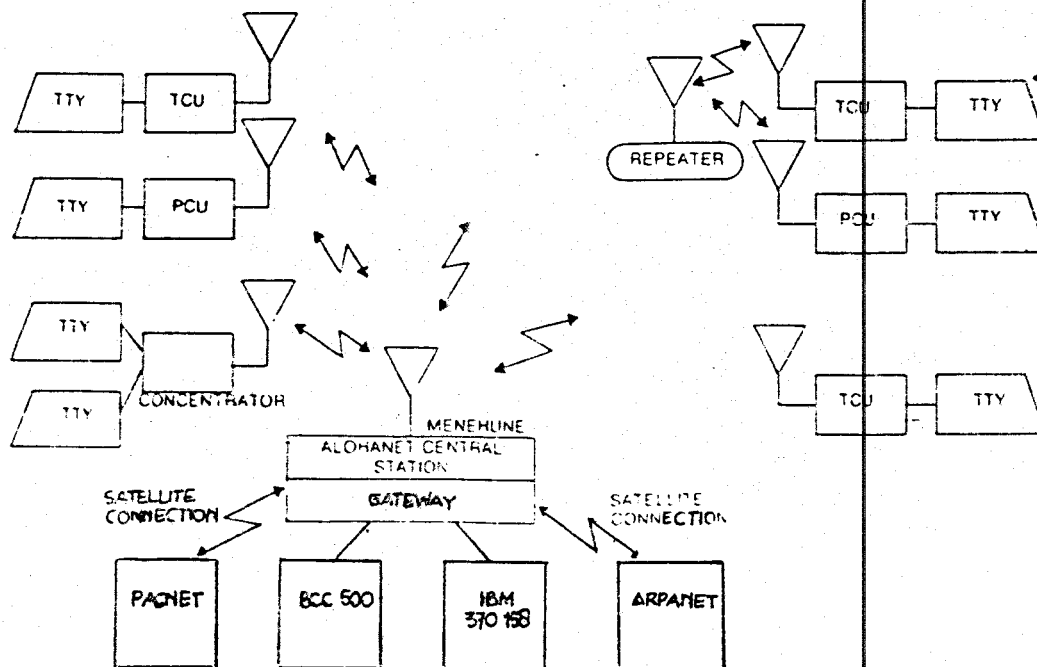


GAMBAR 4.13<sup>58</sup>

CAPTURE EFFECT

#### IV.6. PEMBUATAN SISTEM

Dari kelemahan sistem tersebut diatas maka dapat dilakukan perbaikan untuk memperkecil kesalahan yang terjadi dan yang paling mudah adalah dengan teknik Random Access yaitu Unslotted Aloha atau Slotted Aloha, contoh Aloha Net ada pada Gambar 4.14.

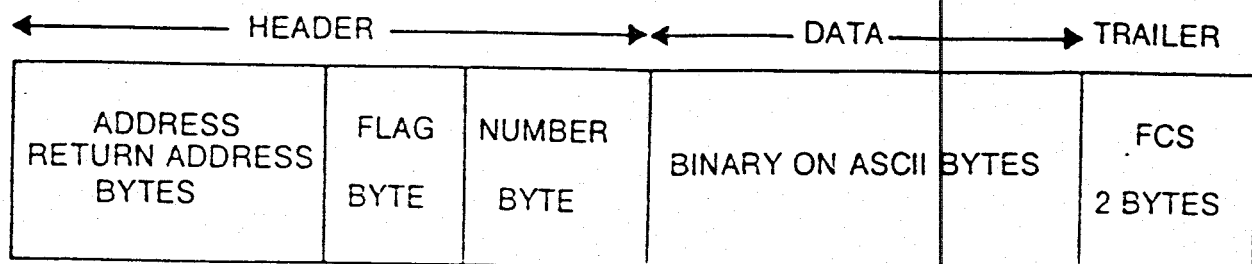


GAMBAR 4.14<sup>59)</sup>

ALOHA NET

## PROTOKOL

Protokol merupakan hal yang sangat penting untuk komunikasi data paket, banyak sekali jenis format paket yang ada salah satu type adalah yang ada dibawah ini dari Montreal (Gambar 4.15).



GAMBAR 4.15<sup>60</sup>

### FORMAT PAKET

Hampir semua protokol yang ada untuk komunikasi synchronous maka untuk tugas akhir ini penyusun mencoba untuk membuat protokol Asynchronous. Perencanaan protokol ini harus mempunyai kemampuan untuk mendeteksi error yang ada baik itu parity, over run atau framing error.

Untuk dapat melakukan pengiriman data melalui serial port adalah harus mengamati status dari Clear To Send (CTS). Pengiriman data tidak dapat dilakukan sampai diterima sinyal CTS diterima, untuk itu pada perangkat keras tugas akhir ini RTS dihubungkan langsung dengan CTS kecuali itu juga untuk



menggerakkan relay Ptt.

Pertama kali dimasukkan ID dari pemakai ( 1 karakter ) dilanjutkan dengan menginisialisasi 8250 dan memasukkan data stasiun yang boleh menghubungi kita.

Pemilihan panjang paket disesuaikan dengan kebutuhan

|              |            |    |      |    |      |
|--------------|------------|----|------|----|------|
| ID<br>TARGET | ID<br>USER | Pn | DATA | Pl | TAIL |
|--------------|------------|----|------|----|------|

GAMBAR 4.16

FORMAT PAKET

keterangan:

ID target : Pass Word Stasiun penerima data

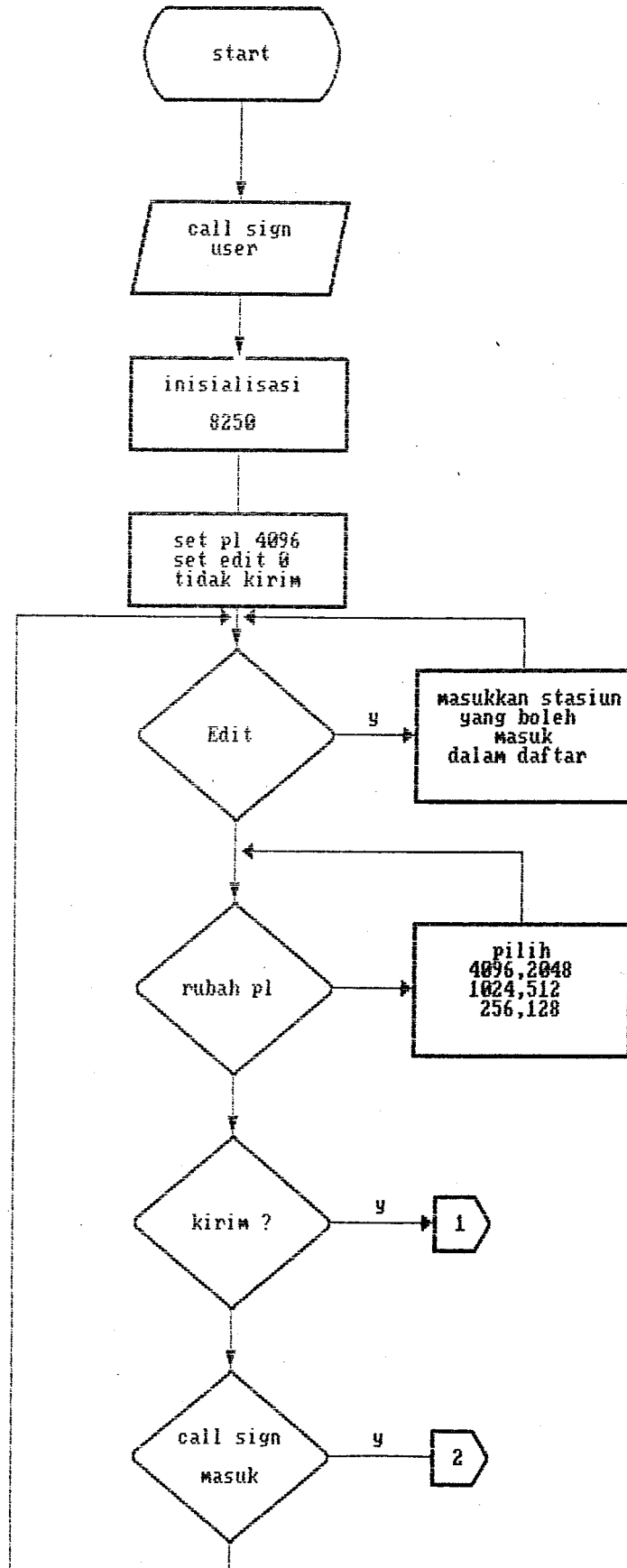
ID user : Pass Word Stasiun pengirim data

Pn : Nomor dari paket

Pl : Panjang paket

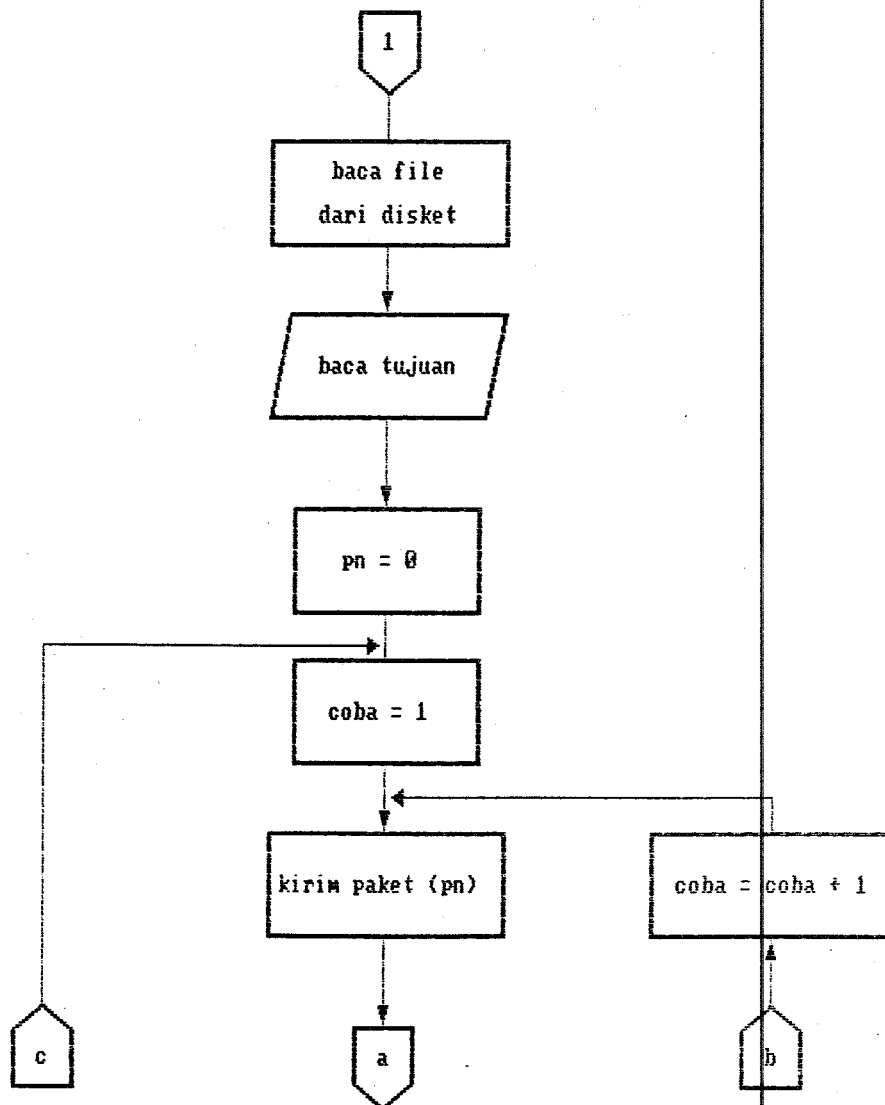
Untuk lebih jelasnya bisa diperhatikan diagram alir Gambar 4.17, 4.18a, 4.18b, 4.19a, 4.19b dan 4.20.

Dari hasil format paket dan protokol yang penyusun rancang, berhasil dibuat dan diperagakan pada seminar tugas akhir.



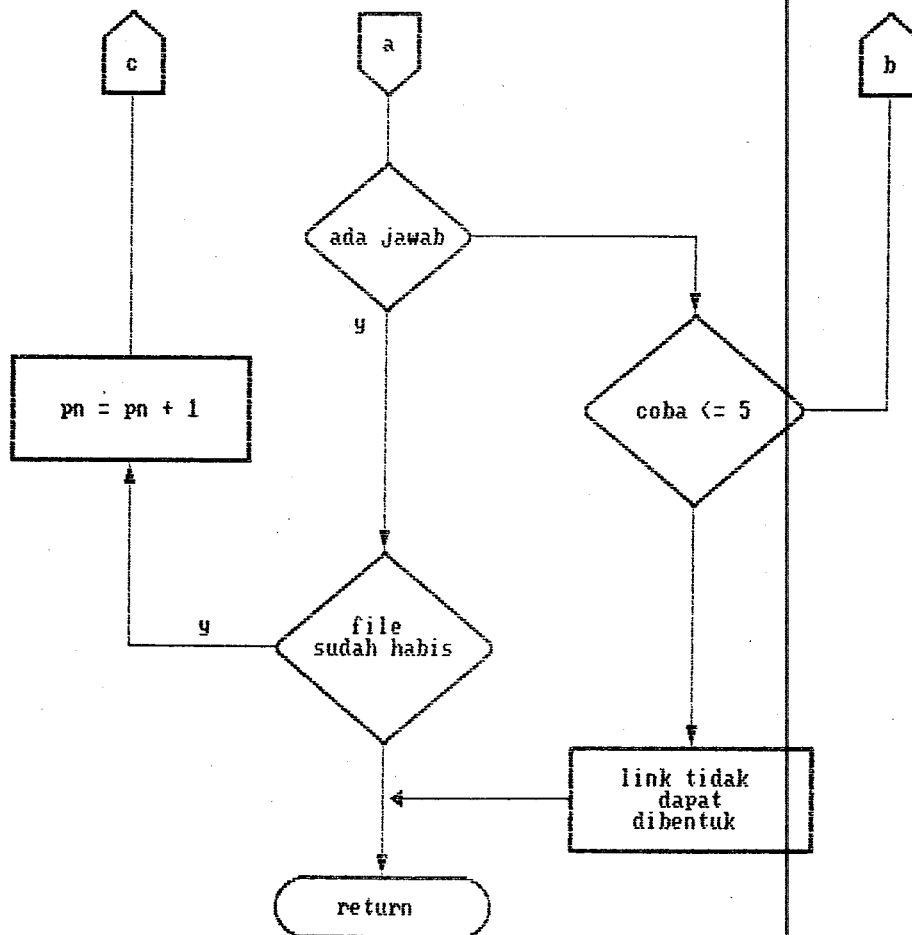
GAMBAR 4.17

DIAGRAM ALIR STOP AND WAIT ARQ



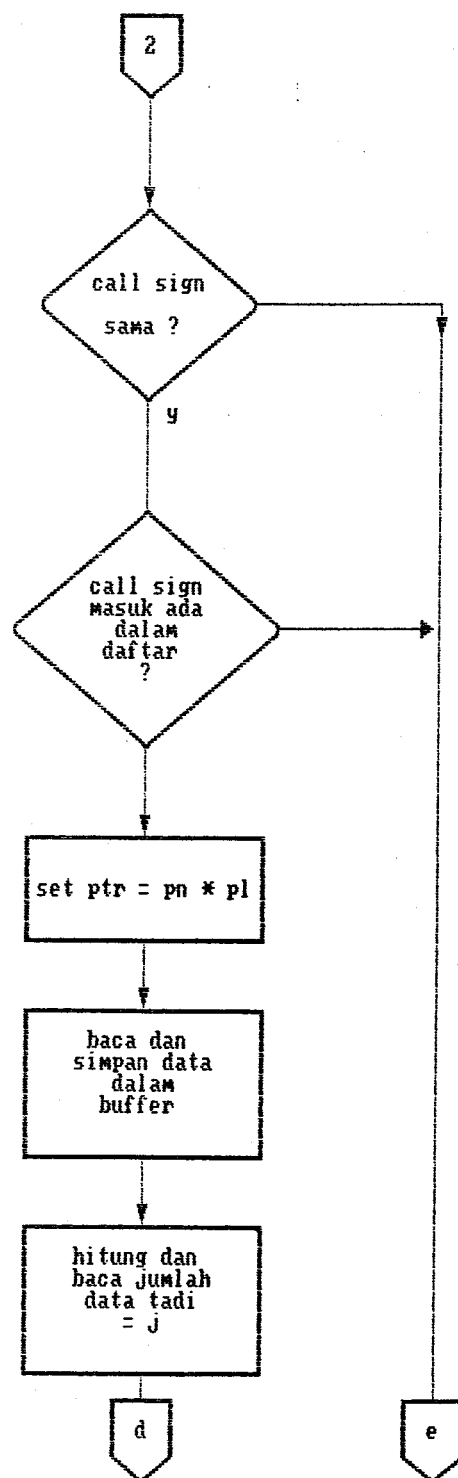
GAMBAR 4.18a

DIAGRAM ALIR PENGIRIMAN DATA



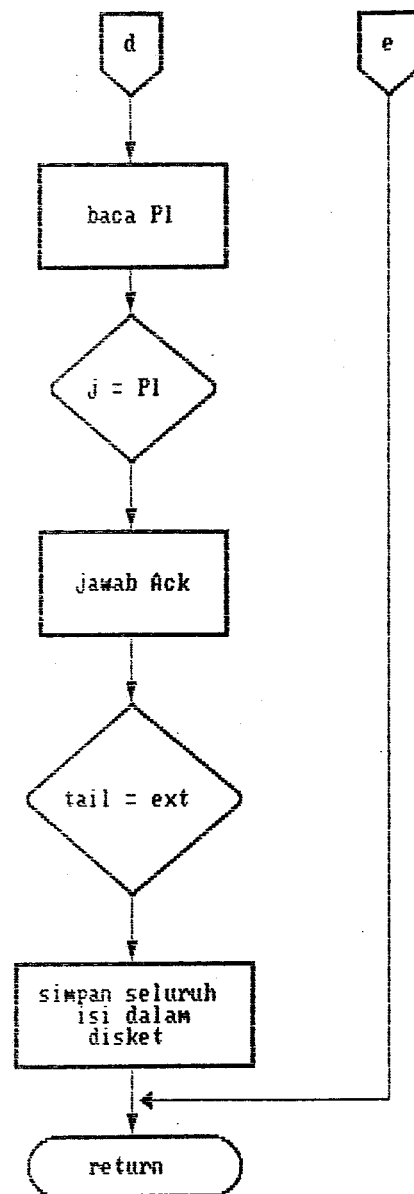
GAMBAR 4.18b

DIAGRAM ALIR PENGIRIMAN DATA



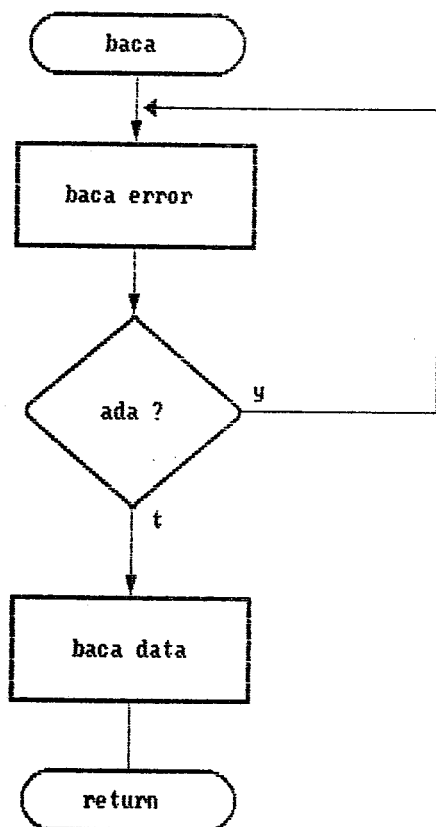
GAMBAR 4.19a

DIAGRAM ALIR PENERIMAAN DATA



GAMBAR 4.19b

DIAGRAM ALIR PENERIMAAN DATA



GAMBAR 4.20

DIAGRAM ALIR PEMBACAAN DATA

## BAB V

### KESIMPULAN

Setelah tahap perencanaan yang kemudian dilanjutkan dengan pembuatan sistem ini dapat diperoleh kesimpulan sebagai berikut :

1. Kecepatan clock antara ujung-ujung komputer yang tidak sama menyebabkan data yang diterima tidak sesuai dengan yang dikirimkannya
2. Makin tinggi frekwensi yang digunakan untuk mewakili bit-bit data makin tinggi pula baud rate yang dapat digunakan
3. Delay antara Transmit dan Receive merupakan hal yang sangat peka sehingga bila komunikasi dilakukan dengan melalui stasiun pengulang perlu dilakukan penambahan delay.
4. Kemampuan alat yang dibuat telah berhasil menaikkan throughput dari 18 % yang ditargetkan menjadi 81 % jadi kurang lebih 440 % dari yang ditargetkan dalam pembuatan tugas akhir ini.

Dengan segala keterbatasan yang ada, maka dapat disarankan hal-hal yang mungkin bisa menyempurnakan sistem yang telah dibuat:

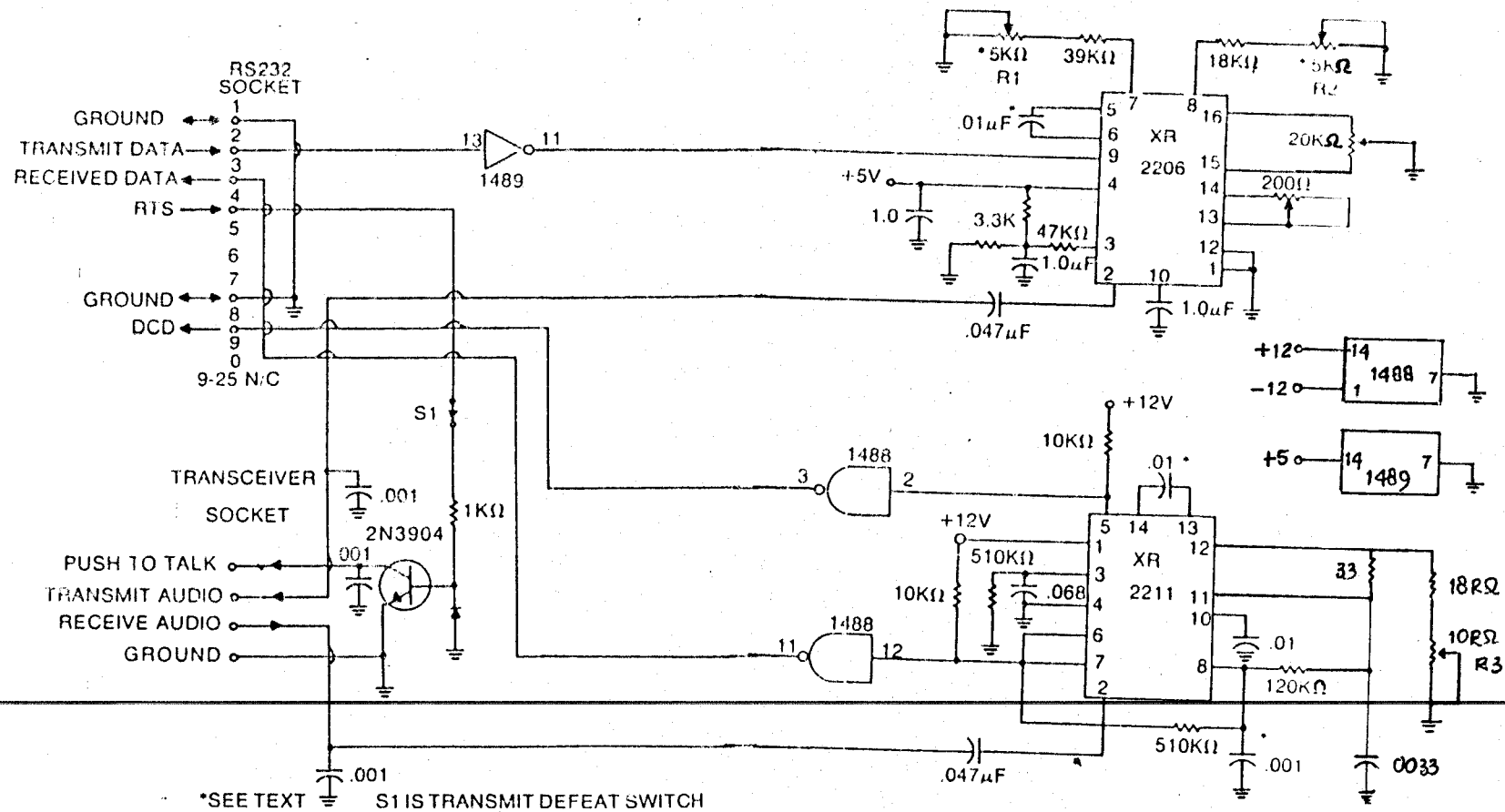
- sistem ini bisa dikembangkan dengan menggunakan protokol yang menurut rekomendasi CCITT X 25
- Komunikasi Asynchronous dapat dirubah menjadi Synchronous



## DAFTAR PUSTAKA

1. Andrew A. Tanenbaum, Computer Network, Prentice hall, Englewood Cliffs, N.J, 1985.
2. Anonim, Technical Reference for PC/XT System.
3. David Kruglinski, Guide to IBM PC Communications, Berkeley-California, Osborne McGraw-Hill, 1984
4. Den Heijer, Komunikasi Data, Elex Media Komputindo, Jakarta, 1987
5. Dogan A. Tugal and Osman Tugal, Data Transmission Analisis Design Application, McGraw - Hill book company.
6. D.W. Davies, D.L.A. Earber, W.L. Price and C.M. Solomonodes, Computer Networks and Their Protocols, John Wiley & Sons, 1979.
7. Ferrel G. Strenler, Introduction to Communication System, Addison Wesley publication company, 1982.
8. Hall, Douglas V., Microprocessors and Interfecing : Programming and Hardware, McGraw-Hill Inc., 1987.
9. James W. Coffron, The IBM PC Connection.
10. K Sam Shanmugan, Digital and Analog Communication System, John Wiley & Sons, 1979.
11. Nur Rachmad, Studi Pengkajian Penggunaan Sistem Kanal Aloha pada Komunikasi Data Satelit, Tugas akhir, FTI-ITS, Elektro, November 1986.
12. Rouleau, Robert and Hodgson, Ian, Packet Radio, Tab Books Inc., 1981.

LAMPIRAN  
RANGKAIAN FSK MODEM



## USULAN TUGAS AKHIR

1. JUDUL : Rancangan dan Pembuatan Peralatan Pengendali Sistem Komunikasi data paket antar komputer dengan teknik Multiple Access.
2. RUANG LINGKUP : - Komunikasi data  
- Elektronika komunikasi  
- Mikroprosesor  
- Interface
3. LATAR BELAKANG : - Komunikasi data dapat dianggap sebagai perkembangan spektakuler pada akhir-akhir ini. Hampir semua sistim komputer yang dikembangkan sekarang ini dilengkapi dengan fasilitas data dengan makin berkembangnya sistem ini timbul kesenjangan yang perlu dijembatani, yaitu masalah mahalny pemanfaatan jaringan telephone bagi komunikasi data paket.
- Kesulitan Bank-Bank untuk membuka cabang-cabang di daerah terpencil adalah tidak dapatnya mereka saling berhubungan dengan pusat, karena tidak adanya sambungan telephone yang memungkinkan untuk pengiriman data.

- Penggunaan pemancar merupakan alternatif yang paling murah untuk saling berkomunikasi antar komputer dan juga dengan adanya komunikasi data, akan menghemat waktu pengiriman informasi dari pemakai ke sistem komputer atau sebaliknya.

4. PENELAAHAN STUDI : - Untuk mentranfer data dengan teknik telekomunikasi, kita membutuhkan komponen-komponen fungsional. Unit pertama yang kita jumpai dalam sambungan (link) adalah stasiun yang saling berkomunikasi. Dalam hubungan komunikasi data stasiun umumnya disebut Terminal. Rangkaian sambungan dapat berupa sambungan fisik(kabel), dapat pula berupa sambungan satelit (pemancar). Tetapi agar transportasi dapat berlangsung pertamanya kita butuhkan dahulu sejumlah fasilitas tertentu. Informasi yang ditransmisikan melalui sambungan berupa teks yang terdiri dari karakter (huruf, angka/digit dan tanda). Didalam sistem komputer, karakter-karakter ini terdiri dari sejumlah

elemen yang disebut bit. Karena setiap satu unit satuan waktu sambungan hanya dapat mentranmisikan satu elemen pembawa bit, informasi yang akan ditranmisikan pertamanya harus dikonversikan terlebih dahulu dari bentuk paralel menjadi seri dari elemen bit, demikian pula sebaliknya di penerima. Konversi ini berlangsung disuatu unit kontrol yang kita sebut sebagai Data Communication Controller(DCC) dan ini hanya salah satu tugas dari DCC.

- Yang menjadi kendala pada komunikasi data dengan pemancar adalah bila terjadi ada dua terminal yang masuk secara bersamaan atau ada terminal yang tidak dikenal masuk mengambil data dari Komputer anda. Untuk itu perlu adanya Interface yang mampu mengontrol komunikasi data paket sehingga hanya orang-orang tertentu saja yang dapat saling berkomunikasi dengan Flag pembuka (pass word) yang dapat diprogram ini akan menghindari bagi orang yang tidak berkepentingan tapi mempunyai alat yang sama asal

tidak tahu pass wordnya , pasti tidak akan masuk.

- Dengan alat ini maka IBM PC tidak perlu dijaga, bisa dimatikan bila sedang tidak digunakan asal alat tersebut tidak dimatikan, bila ada panggilan yang masuk akan dideteksi dan dicocokkan dengan data yang ada di memori alat itu, bila tidak cocok akan diam saja.
- Data Pass Word yang ada di alat bisa di program sehingga kita dapat memilih teman teman yang boleh menghubungi kita.

#### 5. TUJUAN

- : - Memasyarakatkan komunikasi data dengan biaya yang murah.
- Membantu usaha pemerintah dalam menempatkan Bank-Bank di Pedesaan serta dapat beroperasi dengan efisien.

#### 6. LANGKAH-LANGKAH

- : - Studi literature mengenai komunikasi data, mikroprosesor, Interface IBM PC dan bahasa Assembly.
- Pembuatan blok diagram rangkaian.
- Pembuatan alat (Interface).
- Pembuatan program Assembly dan bahasa C untuk mengendalikan Interface
- Percobaan alat

7. JADWAL KEGIATAN : Seluruh kegiatan direncanakan selesai dalam waktu enam bulan, dengan jadwal kegiatan sebagai berikut

| KEGIATAN | BULAN KE |   |   |   |   |   |
|----------|----------|---|---|---|---|---|
|          | 1        | 2 | 3 | 4 | 5 | 6 |
| 1        | ■        | ■ |   |   |   |   |
| 2        | ■        | ■ | ■ |   |   |   |
| 3        |          | ■ | ■ |   |   |   |
| 4        |          | ■ | ■ | ■ | ■ |   |
| 5        |          |   | ■ | ■ | ■ | ■ |

8. RELEVANSI : - Banyak Bank-Bank membuka cabang di pedesaan, akan menyebabkan dunia usaha di pedesaan berkembang pesat dan perkembangan ekonomi pedesaan akan melepaskan ketergantungan petani dari cengkeraman tengkulak.

- Mengakrabkan kehidupan amatir radio dengan komputer sehingga secara tidak langsung akan mencerdaskan para generasi muda untuk mengejar ketinggalan kita dengan masyarakat luar.

posisi ke-2 dan ke-3 dari karakter pertama dan ke-3 dari suatu blok tertentu diganti dengan kode 0 maka baik menggunakan VRC maupun LRC error tetap lolos. Gabungan dari kedua teknik diatas disebut CRC, yang lebih teliti lagi dalam mendeteksi error. CRC disebut juga polinomial kode karena pada CRC message blok yang dikirim merupakan gabungan antara message blok yang asli dengan sisa (disebut CRC karakter) dari pembagian antara message blok dengan generating polinomial. Untuk jelasnya bisa diterangkan sebagai berikut :

Suatu message blok dari teknik LRC dapat ditulis secara matematika dalam bentuk polinomial adalah :

$$a_n X^n + a_{n-1} X^{n-1} + a_{n-2} X^{n-2} + \dots + a_0 X^0 = D ( X ) \quad \dots\dots\dots(2.1) \rightarrow$$

dimana koefisien a adalah kode dari biner digit yang bersesuaian, misal suatu set biner 1 0 0 1 1 bila ditulis/dinyatakan dalam polinomial menjadi :

$$\begin{array}{cccccc} 1 & 0 & 0 & 1 & 1 & \\ a & a & a & a & a & \\ X^4 \cdot 1 & + & X^3 \cdot 0 & + & X^2 \cdot 0 & + & X^1 \cdot 1 & + & 1 & = & X^4 & + & X & + & 1 \end{array}$$

Suatu generating polinomial dinyatakan dengan  $G ( X )$  maka :

$$\frac{D ( X )}{G ( X )} = Q ( X ) + \frac{R ( X )}{G ( X )} \quad \dots\dots\dots( 2.2 )$$

dimana  $R ( X )$  adalah CRC karakter.

Algoritma perhitungan error dengan CRC adalah sebagai berikut :



yang menggunakan sistem modulasi frekuensi shift keying, dengan pertimbangan modulasi FSK ini mempunyai kekebalan terhadap gangguan-gangguan baik berupa noise atau yang lainnya. Modulator yang dipakai disini berdasarkan standard kemampuan 1200 baud.

#### IV.1.2. Demodulator

Fungsi dari demodulator adalah untuk mengubah sinyal-sinyal audio yang diterima menjadi sinyal-sinyal digital. Mengingat fungsi dari demodulator yang sedemikian pentingnya, maka harus memenuhi persyaratan - persyaratan sebagai berikut :

- Mempunyai sensitifitas yang tinggi.
- Mampu menekan input level noise yang timbul.
- Mempunyai fasilitas carier detect.
- Kestabilan pada suhu yang tinggi.

Selain memenuhi persyaratan diatas modem harus pula ditinjau dari sudut ekonomi :

- Peralatan modem harus mudah didapat, sehingga mudah untuk memasyarakatkannya.
- Murah.
- Rangkaian dibuat sesederhana mungkin sehingga mudah bagi yang ingin meniru.

Berdasarkan semua kriteria diatas penyusun menggunakan komponen-komponen XR 2206 untuk modulator dan XR 2211 sebagai demodulator, sebagaimana dijelaskan dibawah ini.

