

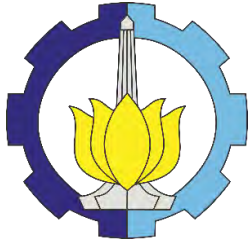
TUGAS AKHIR TF141581

**SISTEM PENGENDALIAN TEGANGAN
KELUARAN PADA INVERTER BUCK BOOST
TIGA FASA DENGAN INDUKTOR
PENYANGGA BERBASIS *FUZZY SLIDING
MODE CONTROL (FSMC)***

KHUSNUL KHOTIMAH
NRP. 2411 100 703

Dosen Pembimbing
Dr. Ir. Purwadi Agus Darwito, MSc

**JURUSAN TEKNIK FISIKA
Fakultas Teknologi Industri
Institut Teknologi Sepuluh Nopember
Surabaya 2015**



FINAL PROJECT TF141581

**OUTPUT VOLTAGE CONTROL SYSTEM OF
THREE PHASE BUCK BOOST INVERTER
WITH BUFFER INDUCTOR BASED ON
FUZZY SLIDING MODE CONTROL (FSMC)**

**KHUSNUL KHOTIMAH
NRP. 2411 100 703**

Supervisor
Dr. Ir. Purwadi Agus Darwito, MSc

**ENGINEERING PHYSICS DEPARTEMENT
Faculty of Industrial Technology
Institut Teknologi Sepuluh Nopember
Surabaya 2015**

**SISTEM PENGENDALIAN TEGANGAN KELUARAN
PADA INVERTER BUCK BOOST TIGA FASA
DENGAN INDUKTOR PENYANGGA BERBASIS
*FUZZY SLIDING MODE CONTROL (FSMC)***

TUGAS AKHIR

Oleh :
Khusnul Khotimah
NRP. 2411 100 703

Surabaya, 27 Juli 2015
Mengetahui/Menyetujui,

Pembimbing,



Dr. Ir. Purwadi Agus Darwito, MSc
NIP 19620822 198803 1 001

**Kerjasama Jurusan
Teknik Fisika FTI-ITS**



Dr. Ir. Totok Soehartanto, DEA
NIP. 19650309 199002 1 001

**SISTEM PENGENDALIAN TEGANGAN KELUARAN
PADA INVERTER BUCK BOOST TIGA FASA
DENGAN INDUKTOR PENYANGGA BERBASIS
FUZZY SLIDING MODE CONTROL (FSMC)**




TUGAS AKHIR

Diajukan untuk Memenuhi Salah Satu Syarat
Memperoleh Gelar Sarjana Teknik
pada
Bidang Studi Rekayasa Instrumentasi
Program Studi S-1 Jurusan Teknik Fisika
Fakultas Teknologi Industri
Institut Teknologi Sepuluh Nopember

Oleh :

**KHUSNUL KHOTIMAH
NRP. 2411 100 703**

Disetujui oleh Tim Penguji Tugas Akhir :

1. Dr. Ir. Purwadi Agus Darwito, MSc  (Pembimbing)
2. Ir. Ya'umar, MT (Ketua Tim Penguji)
3. Hendra Cordova, ST, MT  (Penguji)
4. Ir. Tutug Dhanardono, MT  (Penguji)

**SURABAYA
JULI 2015**

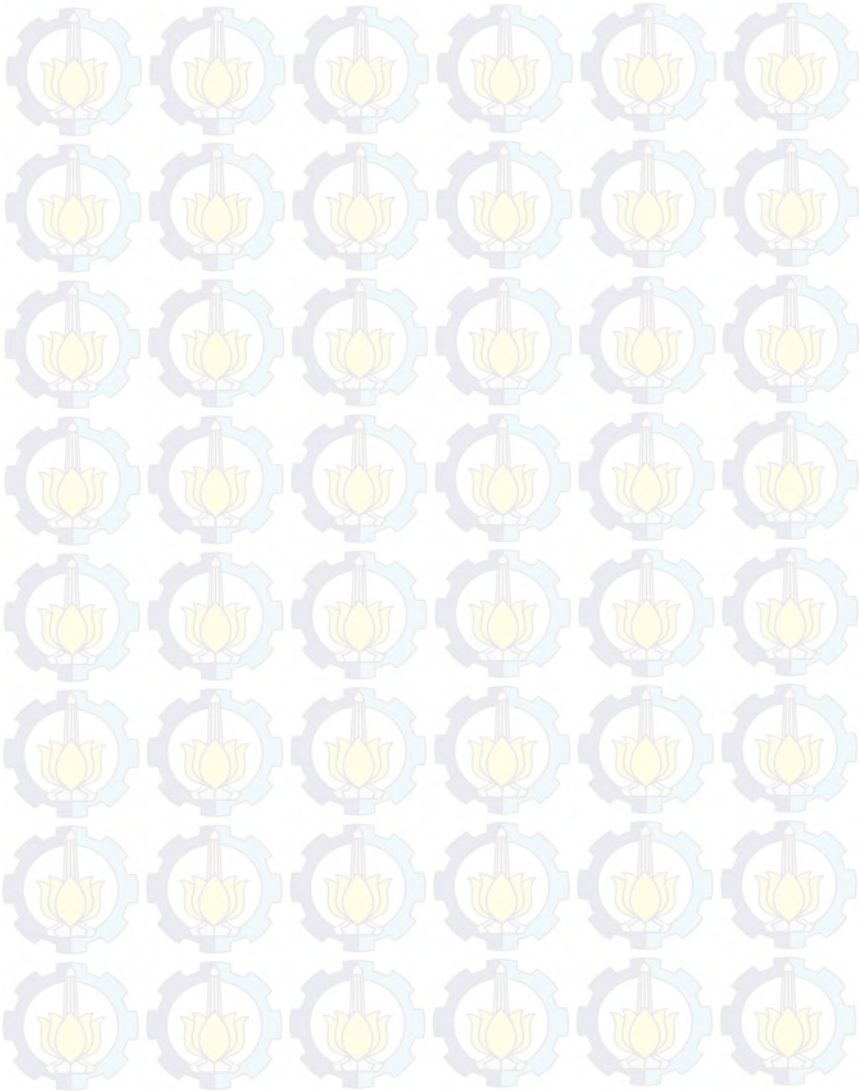
SISTEM PENGENDALIAN TEGANGAN KELUARAN PADA INVERTER BUCK BOOST TIGA FASA DENGAN INDUKTOR PENYANGGA BERBASIS *FUZZY SLIDING MODE CONTROL (FSMC)*

Nama : Khusnul Khotimah
NRP : 2411100703
Jurusan : Teknik Fisika, FTI-ITS
Pembimbing : Dr. Ir. Purwadi Agus Darwito, MSc

Abstrak

Salah satu teknologi *Renewable Energy* yang banyak dikembangkan saat ini adalah *Distributed Generator (DG system)*. Komponen terpenting dalam pengoperasian *DG system* adalah Inverter. Topologi inverter yang sedang dikembangkan saat ini adalah Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP). Sebelumnya jenis inverter satu fasa untuk topologi yang serupa pernah diteliti dengan menggunakan metode SMC (*Sliding Mode Control*), namun penguatan tegangan yang dihasilkan masih cukup kecil. Oleh karena itu pada penelitian Tugas Akhir ini akan dijelaskan mengenai implementasi kontrol FSMC pada IBBTF-IP secara simulasi menggunakan perangkat lunak MATLAB R2009A dan PSIM9.0.3 untuk mengetahui penguatan tegangan yang akan dihasilkannya. Dipilih metode *Fuzzy Sliding Mode Control (FSMC)* karena dapat mengatasi ketidaklinieran sistem seperti *chattering*. Desain controller berbasis FSMC yang telah dibuat, mampu mengendalikan tegangan keluaran dari IBBTF-IP dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,15%; 1,71%; 3,15%. Dibandingkan dengan SMC, metode FSMC masih lebih baik dalam mengatasi performansi sistem IBBTF-IP meskipun belum dapat mengurangi banyaknya *Chattering* yang dihasilkan secara significant, yakni dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,68%; 4,73%; 4,33%. Kemudian setelah dilakukan uji sensitivitas sistem dengan memvariasikan nilai tegangan masukan dan nilai resistansi, didapatkan bahwa semakin besar perubahan kedua parameter tersebut dari nilai referensi maka nilai sensitivitas akan semakin kecil. Pada kasus ini, efek *Chattering* masih terlihat sehingga perlu dilakukan penelitian lebih lanjut lagi untuk dapat mereduksinya.

Kata Kunci ---- Inverter, IBBTF-IP, FSMC



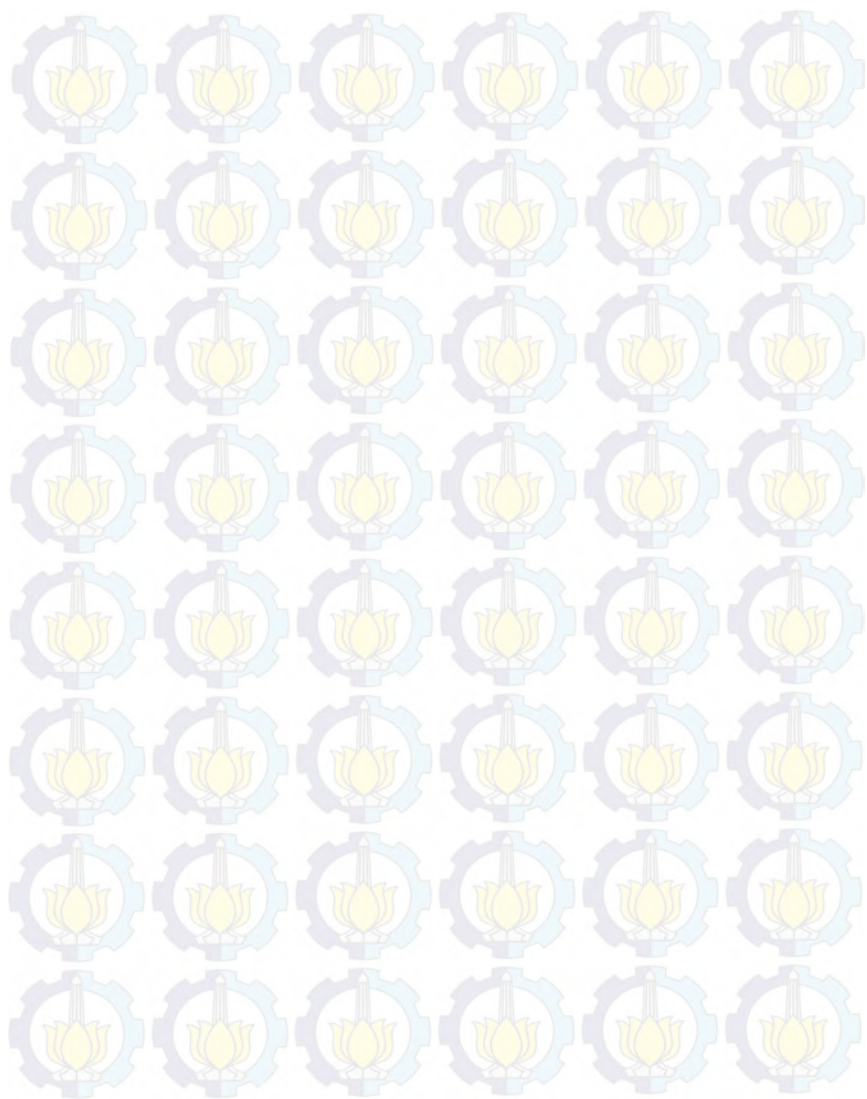
OUTPUT VOLTAGE CONTROL SYSTEM OF THREE PHASE BUCK BOOST INVERTER WITH BUFFER INDUCTOR BASED ON FUZZY SLIDING MODE CONTROL (FSMC)

Name : Khusnul Khotimah
NRP : 2411100703
Department : Teknik Fisika, FTI-ITS
Supervisor : Dr. Ir. Purwadi Agus Darwito, MSc

Abstract

One of Renewable Energy technologies that are developed today is Distributed Generator (DG system). The most important component in the operation of DG system was Inverter. Inverter topology that is being developed is Buck Boost Three Phase Inverter with Buffer Inductor (BBTPI-BI). Previous type of single phase inverter for a similar topology has been studied by using SMC (Sliding Mode Control), but the strengthening of generated voltage is still quite small. Therefore, in this final project research will be explained about implementation of FSMC control in BBTPI-BI using MATLAB R2009A and PSIM9.0.3 software simulation to determine gain voltage that would be resulted. Fuzzy Sliding Mode Control (FSMC) was selected because the system can cope with nonlinearities like chattering. Controller design based on FSMC has been created, capable of controlling output voltage of BBTPI-BI with $E_{ss}\%$ value sequentially to port a, b, and c is equal to 3.15%; 1.71%; 3.15%. Compared to SMC, FSMC method is still cope better for BBTPI-BI system performance although disable to reduce amount of Chattering generated significantly, ie by $E_{ss}\%$ value sequentially to port a, b, and c is equal to 3.68%; 4.73%; 4.33%. Then, after system sensitivity test by varying input voltage value and resistance value, it was found that greater the change in both parameters of reference value, sensitivity will be smaller. In this case, Chattering effect is still visible so we need further research to be able to reduce it.

Keywords ---- *Inverter, BBTPI-BI, FSMC*



KATA PENGANTAR

Syukur *Alhamdulillah* penulis panjatkan kehadiran Allah SWT atas limpahan rahmat dan hidayah-Nya dengan beriring shalawat dan salam kepada Nabi Muhammad SAW sehingga penulis dapat menyelesaikan Tugas Akhir yang berjudul “**Sistem Pengendalian Tegangan Keluaran Pada Inverter Buck Boost Tiga Fasa Dengan Induktor Penyangga Berbasis *Fuzzy Sliding Mode Control (FSMC)***”. Penulis telah banyak mendapatkan bantuan dari berbagai pihak dalam menyelesaikan Tugas Akhir ini. Untuk itu penulis mengucapkan terima kasih kepada :

1. Allah SWT dan Nabi Muhammad SAW yang telah memberikan rahmat yang begitu besar serta tuntunan utama dalam kehidupan ini,
2. Ibu dan Bapak sekeluarga yang tidak kenal lelah memberi kasih sayang, mencari rezeki, dan memberi dukungan demi mengangkat derajat pendidikan anak-anak mereka,
3. Bapak Dr. Ir. Purwadi Agus Darwito, MSc selaku dosen pembimbing yang senantiasa memberikan motivasi, bimbingan dan arahan dalam menyelesaikan Tugas Akhir ini,
4. Bapak Dr. Ir. Totok Soehartanto, DEA selaku Ketua Jurusan Teknik Fisika yang telah sabar memberikan dukungan, bimbingan, serta ilmu yang sangat bermanfaat,
5. Bapak dan Ibu dosen Teknik Fisika yang telah memberikan ilmu selama kuliah,
6. Almas Fachrullah, Nur Kholis Jauhari, Jordi Anugrah Wiratama, Derivani nur Widodo, Mega Arintika Yuliana dan Keluarga besar F46 (TF 2011) yang sudah bersama-sama dan banyak membantu mengenai tugas akhir ini,
7. Auliya Rahmah, Liziyatin Nasihah, Muh Idil Haq A. serta teman-teman dari CSS Mora ITS 2011 yang senantiasa memberikan doa dan dukungannya.

Penulis menyadari bahwa penulisan laporan Tugas Akhir ini masih terdapat kekurangan. Oleh karena itu sangat diharapkan kritik dan saran yang membangun dari semua pihak sehingga mencapai sesuatu yang lebih baik lagi. Penulis juga berharap semoga laporan ini dapat menambah wawasan yang bermanfaat bagi pembacanya.

Surabaya, 27 Juli 2015

Penulis

DAFTAR ISI

	Halaman
HALAMAN JUDUL.....	i
COVER.....	iii
LEMBAR PENGESAHAN.....	v
ABSTRAK.....	ix
ABSTRACT.....	xi
KATA PENGANTAR.....	xiii
DAFTAR ISI.....	xv
DAFTAR GAMBAR.....	xvii
DAFTAR TABEL.....	xix
DAFTAR ISTILAH.....	xxi
BAB I PENDAHULUAN	
1.1 Latar Belakang.....	1
1.2 Rumusan Masalah.....	3
1.3 Batasan Masalah.....	3
1.4 Tujuan.....	4
1.5 Manfaat.....	4
1.6 Sistematika Laporan.....	4
BAB II DASAR TEORI	
2.1 Inverter.....	7
2.2 Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP).....	9
2.2.1 Proses Pengisian Muatan IBBTF-IP.....	13
2.2.2 Proses Pelucutan Muatan IBBTF-IP.....	13
2.3 <i>Sliding Mode Control (SMC)</i>	14
2.4 Logika Fuzzy.....	18
2.5 <i>Fuzzy Sliding Mode Control (FSMC)</i>	22
2.6 <i>Sinusoidal Pulse Width Modulation (SPWM)</i>	23
2.7 Filter Sinyal.....	25
2.8 Sensitifitas Sistem dan Ketangguhan.....	27

BAB III METODOLOGI PENELITIAN

3.1 Studi Literature.....	30
3.2 Perancangan IBBTF-IP pada Software PSIM	30
3.3 Pemodelan Matematis IBBTF-IP	32
3.4 Perancangan Serta Uji <i>Open Loop</i> IBBTF-IP pada Software Matlab Simulink.....	36
3.5 Perancangan Kontroller FSMC	40
3.5.1 Desain SMC	40
3.5.2 Desain FLC	40
3.6 Implementasi FSMC pada IBBTF-IP	44
3.7 Uji Sensitifitas Sistem	45
3.8 Analisa Data dan Penyusunan Laporan	46

BAB IV HASIL DAN PEMBAHASAN

4.1 Respon <i>Open Loop</i> IBBTF-IP	47
4.1.1 Uji <i>Open Loop</i> Inverter Buck.....	47
4.1.2 Uji <i>Open Loop</i> Inverter Boost	48
4.2 Respon <i>Close Loop</i> pada IBBTF-IP Menggunakan FSMC	51
4.2.1 Kontrol IBBTF-IP Menggunakan SMC	51
4.2.2 Kontrol IBBTF-IP Menggunakan FSMC	54
4.2.3 Uji Sensitifitas Sistem	55

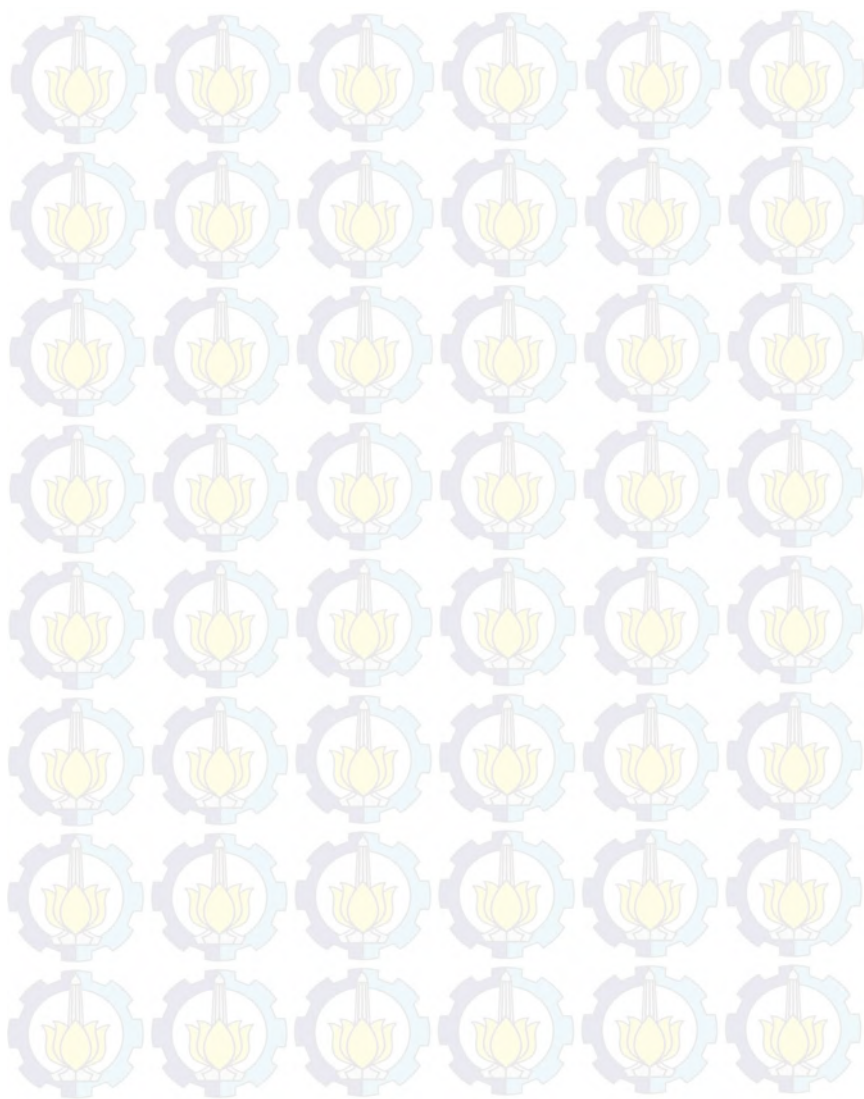
BAB V PENUTUP

5.1 Kesimpulan.....	57
5.2 Saran.....	57

DAFTAR PUSTAKA LAMPIRAN

DAFTAR TABEL

		Halaman
Tabel 3.1	Nilai Komponen Penyusun Uji <i>Open Loop</i> IBBTF-IP	31
Tabel 3.2	Data Input-Output Fuzzy	40
Tabel 4.1	Variasi Tegangan Input Terhadap Output Tegangan Inverter Buck	48
Tabel 4.2	Variasi Tegangan Input Terhadap Output Tegangan Inverter Boost	49
Tabel 4.3	Data Tegangan Output pada PSIM dan Matlab	50
Tabel 4.4	Nilai Parameter Penyusun Uji <i>Closed Loop</i> IBBTF-IP	52
Tabel 4.5	Data Performansi Sistem IBBTF-IP Menggunakan SMC	52
Tabel 4.6	Data Performansi Sistem IBBTF-IP Menggunakan FSMC	55
Tabel 4.7	Data Uji Sensitifitas Sistem dengan Variasi V_{in}	55
Tabel 4.8	Data Uji Sensitifitas Sistem dengan Variasi R	56



DAFTAR ISITLAH

- Akurasi** Beda atau kedekatan (*closeness*) antara nilai yang terbaca dari alat ukur dengan nilai sebenarnya (Bentley,1995)
- Buoy** sistem yang terdiri dari beberapa sensor, manajemen data, pengolahan data sehingga dapat dikirimkan secara wireless ke stasiun darat [5]. Pada stasiun darat terdapat sistem *monitoring*. Sistem *monitoring* merupakan kumpulan prosedur dan program untuk mengkomputasi sistem informasi yang didesain untuk mencatat dan mentransmisikan data berdasarkan informasi yang diperoleh.(M. Douglas R,1978)
- Cuaca** Keadaan udara (tentang temperature,intensitas cahaya matahari, kelembapan udara, kecepatan angin, dan sebagainya) pada suatu tempat tertentu dengan jangka waktu terbatas; (KBBI)
- Data** Keterangan yang benar dan nyata; keterangan atau bahan nyata yang dapat dijadikan dasar kajian (analisis atau kesimpulan) ; Digital – Data yang berhubungan dengan angka untuk sistem perhitungan tertentu; Kualitatif- data tidak berbentuk angka yang diperoleh dari rekaman,pengamatan, wawancara, atau bahan tertulis; Kualitatif – data berbentuk angka yang diperoleh dari perhitungan data kualitatif; (KBBI)
- Error** Selisih anantara pembacaan alat dengan pembacaan standart (Bentley,1995)

Iklim	Keadaan hawa (suhu,kelembaban,awan,hujan, dan sinar matahari) pada suatu daerah dalam jangka waktu yang agak lama; (KBBI)
Informasi	Penerangan; Pemberitahuan; Kabar atau berita tentang sesuatu ; (KBBI)
Klimatologi	ilmu tentang sebab terjadi, ciri, dan pengaruh iklim terhadap bentuk fisik dan kehidupan di berbagai negeri yang berbeda, ilmu tentang iklim; (KBBI)
Kontinu	Berkesinambungan; Berkelanjutan; Terus Menerus; (KBBI)
Maritim	Berkenaan dengan laut; Berhubungan dengan pelayaran dan perdagangan di laut; (KBBI)
Memonitor	Mengawasi , mengamati, atau mengecek dengan cermat, terutama untuk tujuan khusus; Memantau; (KBBI)
Meteorologi	Ilmu pengetahuan tentang ciri-ciri fisika dan kimia atmosfer (untuk meramalkan keadaan cuaca); (KBBI)
Syahbandar	Kepala Pelabuhan; (KBBI)
Standar	Analisa statistic tentang <i>error</i> yang terjadi
Deviasi	saat pengambilan data (S. Z. Sayed Hassen,2006)

BAB I

PENDAHULUAN

1.1. Latar Belakang

Hal yang paling berpengaruh dalam krisis energi di dunia khususnya di Indonesia adalah penggunaan listrik yang kian meningkat. Bahkan diperkirakan pada tahun 2020 untuk produksi listrik di wilayah Banten saja dapat mencapai 10352 GWh [1]. Oleh karena itu, berbagai macam cara diupayakan untuk mengatasi krisis energi di Indonesia. Salah satunya adalah dengan menggunakan teknologi *DG System*. Pada umumnya *DG System* difungsikan untuk sumber daya cadangan karena daya simpan energinya yang cukup efisien serta ramah lingkungan. Agar dapat berfungsi, *DG System* harus dilengkapi dengan *DC to AC Converter* atau sering dikenal dengan sebutan Inverter [2].

Inverter secara umum berfungsi untuk mengkonversi tegangan DC menjadi tegangan AC baik 1 fasa atau pun 3 fasa. Terdapat beberapa tipe inverter yang sudah dikembangkan hingga saat ini. Salah satu topologi inverter baru yang ada saat ini adalah *Inverter Buck Boost Three Phase* dengan induktor penyangga (IBBTP-IP) yang pada umumnya dapat digunakan untuk penyedia daya bolak-balik cadangan, peralatan pengendali frekuensi untuk kebutuhan industri, serta yang tidak kalah penting adalah untuk alat kendali kecepatan motor induksi yang biasa digunakan pada mobil listrik yang sedang dikembangkan akhir-akhir ini [3].

Namun demikian, kualitas tegangan AC yang dihasilkan inverter masih bersifat fluktuatif. Ketidakstabilan tegangan ini akan menyebabkan kerusakan pada mesin motor induksi. Oleh karena itu, sistem kendali pada inverter menjadi penting untuk topik penelitian ini. Dalam hal ini dipilih jenis Inverter Buck Boost Tiga Fasa karena mengingat perkembangannya yang semakin pesat di bidang industri seperti contohnya motor induksi tiga fasa.

Beberapa penelitian telah dilakukan untuk mengatasi masalah ketidakstabilan tegangan keluaran dari Inverter jenis

Buck Boost ini. Seperti yang telah dilakukan oleh Yusnia [4], dimana pada penelitiannya dia merancang simulasi kontroler tegangan Inverter Buck-Boost satu fasa berbasis *Neuro-Fuzzy*. Dengan topologi inverter yang sama dengan Yusnia, Mega [5] juga mengembangkan sistem pengendalian Inverter Buck-Boost satu fasa dengan metode MRAC untuk mendapatkan kestabilan sistem. Pada penelitian lain, Almas [6] juga mendesain *controller* untuk mengontrol tegangan dari Inverter Buck Boost satu fasa dengan induktor penyangga menggunakan metode *Sliding Mode Control*. Dengan topologi inverter yang serupa, Purwadi [7] juga mendesain sebuah topologi baru Inverter Buck Boost tiga fasa dengan induktor penyangga yang tidak lain adalah pengembangan dari Inverter Buck Boost satu fasa dengan induktor penyangga yang pernah dilakukan oleh peneliti sebelumnya, tetapi masih menggunakan controller konvensional yaitu dengan teknik SPWM saja.

Pada beberapa penelitian sebelumnya, jenis kontrol yang digunakan untuk jenis inverter tiga fasa itu sendiri masih belum sesuai dengan yang diharapkan. Oleh karena itu, penulis bermaksud untuk meneliti lebih lanjut jenis kontrol yang tepat dan paling efisien untuk mengatasi tegangan keluaran dari inverter buck boost tiga fasa dengan induktor penyangga yang bersifat fluktuatif. Metode kontrol tegangan yang diajukan adalah jenis *Fuzzy Sliding Mode Controller* (FSMC). Jenis kontrol ini dianggap mampu mengejar nilai *set point* dari *plant*. Hal ini dikarenakan integrasi kontrol dari *Fuzzy Logic Control* (FLC) dan SMC (*Sliding Mode Control*) yang akan diperbaharui melalui sistem pengaturan yang disebut dengan *Fuzzy Rule Base* serta pengaturan pada *Sliding Surface*-nya agar mencapai kondisi konvergen. Pada beberapa penelitian, metode ini sudah cukup baik digunakan karena hasil sinyal kontrolnya tidak hanya dapat mengejar nilai *set point* dengan waktu yang sesingkat mungkin dan akurat, tetapi juga dapat menjaga kestabilan sistem dari gangguan eksternal [8]. Dengan begitu, penulis mengacu pada hasil penelitiannya dan beberapa penelitian lain yang berkaitan agar nanti harapannya desain kontrol tegangan inverter ini dapat

dijadikan rekomendasi untuk penelitian-penelitian selanjutnya atau bahkan dapat diwujudkan dalam bentuk *hardware*. Dalam hal ini *Software* Simulink Matlab digunakan untuk membuat rangkaian kontrol inverter, dengan acuan bentuk sinyal hasil dari *software Power Simulator* (PSIM).

1.2. Rumusan Masalah

Berdasarkan latar belakang yang telah dipaparkan sebelumnya, maka masalah yang dapat diangkat sebagai topik tugas akhir ini adalah sebagai berikut.

- a. Bagaimana mendesain *controller* yang tepat untuk mengontrol tegangan keluaran dari Inverter Buck Boost Tiga Fasa dengan induktor penyangga (IBBTF-IP) menggunakan *Fuzzy Sliding Mode Control* (FSMC)?
- b. Bagaimana performansi sistem IBBTF-IP menggunakan FSMC bila dibandingkan dengan SMC?
- c. Bagaimana uji sensitifitas sistem IBBTF-IP dengan menggunakan FSMC?

1.3. Batasan Masalah

Adapun batasan masalah dalam penenitian ini antara lain sebagai berikut.

- a. Inverter yang difokuskan dalam pengendalian tegangan output adalah jenis Boost Tiga Fasa dengan Induktor Penyangga.
- b. Metode kontrol yang digunakan adalah jenis *Fuzzy Sliding Mode Control* (FSMC).
- c. Simulasi dilakukan dengan menggunakan *software* simulink Matlab R2009a dan PSIM.9.0.3.
- d. Komponen pada keseluruhan sistem kontrol diasumsikan bersifat ideal.

1.4. Tujuan

Adapun tujuan dilakukannya penelitian ini adalah sebagai berikut.

- a. Mendesain *controller* yang tepat untuk mengontrol tegangan keluaran dari Inverter Buck Boost Tiga Fasa dengan induktor penyangga menggunakan *Fuzzy Sliding Mode Control* (FSMC)
- b. Membandingkan hasil performansi sistem IBBTF-IP berbasis FSMC dengan SMC.
- c. Melakukan uji sensitifitas sistem IBBTF-IP dengan menggunakan FSMC.

1.5. Manfaat

Dengan adanya penelitian ini, akan didapatkan parameter kontrol untuk jenis kontrol FSMC yang dapat diterapkan pada inverter buck boost tiga fasa dengan induktor penyangga. Bahkan lebih lanjut, kita dapat mengetahui apakah jenis control FSMC ini cukup baik atau tidak untuk dapat dijadikan rekomendasi pembuatan *hardware* di berbagai jenis aplikasi inverter pada umumnya seperti untuk penyedia daya bolak-balik cadangan, peralatan pengendali frekuensi untuk kebutuhan industri, serta yang tidak kalah penting adalah untuk alat kendali kecepatan motor induksi yang biasa digunakan pada mobil listrik yang sedang dikembangkan akhir-akhir ini. Dengan demikian, perlahan-lahan krisis energi dapat ditanggulangi melalui teknologi baru inverter buck boost tiga fasa dengan induktor penyangga karena dilengkapi dengan kontroller yang mendukung.

1.6. Sistematika Laporan

Penyusunan laporan tugas akhir ini dilakukan secara sistematis dan tersusun dalam lima bab dengan penjelasan sebagai berikut.

BAB I Pendahuluan

Bab ini menjelaskan tentang latar belakang, perumusan masalah, tujuan penelitian, batasan masalah dan sistematika laporan serta manfaat penelitian ini.

BAB II Teori Dasar

Bab ini membahas mengenai teori yang mendasari penulisan tugas akhir.

BAB III Metodologi Penelitian

Bab ini menjelaskan mengenai langkah-langkah pengerjaan tugas akhir dari perancangan simulasi hingga analisa dan pengujian diselesaikan.

BAB IV Hasil dan Pembahasan

Bab ini menjelaskan mengenai proses pengolahan data dan analisa yang dilakukan pada sistem yang telah dibuat.

BAB V Kesimpulan dan Saran

Bab ini berisi tentang kesimpulan pokok dari seluruh rangkaian tugas akhir yang telah dilakukan dan saran yang dapat dijadikan sebagai pengembangan penelitian selanjutnya.



“Halaman Ini Sengaja Dikosongkan”

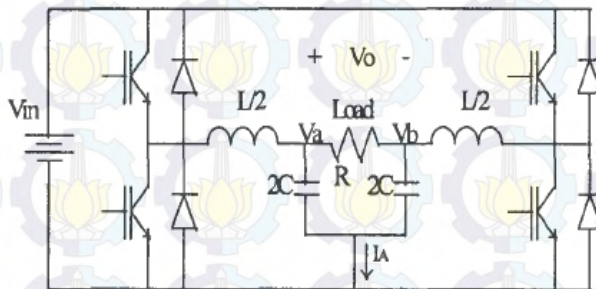
BAB II

DASAR TEORI

2.1 Inverter

Inverter adalah suatu rangkaian untuk mengubah sumber tegangan DC tetap menjadi sumber tegangan AC dengan frekuensi tertentu. Komponen semikonduktor daya yang digunakan biasanya berupa IGBT, SCR, transistor, dan MOSFET yang beroperasi sebagai saklar dan pengubah. Berdasarkan fasanya, inverter dibagi menjadi dua macam yaitu inverter satu fasa dan inverter tiga fasa. Sedangkan berdasarkan tegangan keluarannya, inverter dapat dikelompokkan menjadi 3, yaitu: *Buck Inverter*, *Boost Inverter* dan *Buck Boost Inverter* [9].

a. Inverter Buck



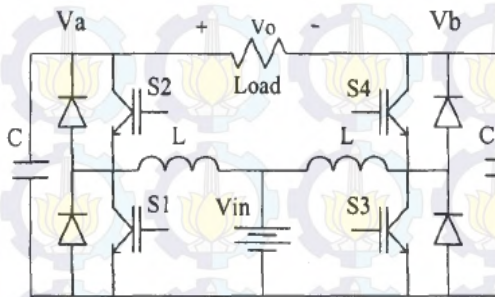
Gambar 2.1 Inverter Buck [9]

Inverter buck adalah inverter yang tegangan AC outputnya lebih kecil daripada tegangan inputnya. Dari gambar di atas, kita akan mengetahui bahwa ciri khas dari Inverter Buck adalah posisi induktor yang diletakkan setelah saklar. Hal ini memungkinkan

muatan yang akan tersimpan dalam kapasitor harus melewati saklar terlebih dahulu per sekian detik. Sehingga tegangan outputnya pun mejadi lebih kecil dari tegangan inputnya. Prinsip kerjanya sama seperti inverter pada umumnya, yakni *switch* bekerja ON-OFF secara bergantian, dengan syarat dalam satu lengan tidak boleh sama-sama kondisi ON.

b. Inverter Boost

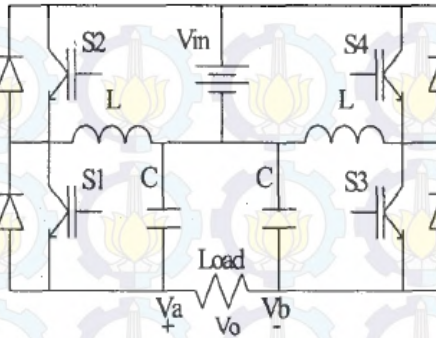
Inverter Boost dapat menghasilkan tegangan output yang nilainya lebih besar dari tegangan inputnya tergantung dari nilai *Duty Cycle*-nya. Hal ini dapat disebabkan karena posisi induktor yang diletakkan sebelum saklar, sehingga memungkinkan induktor terisi lebih banyak muatan hingga menghasilkan tegangan output yang lebih besar dari tegangan inputnya. Untuk cara kerjanya sendiri sama seperti inverter pada umumnya, yaitu melalui proses pengisian dan pelucutan muatan yang diatur oleh kondisi ON-OFF dari saklar.



Gambar 2.2 Inverter Boost [9]

c. Inverter Buck Boost

Pada jenis inverter buck boost, tegangan outputnya dapat lebih besar atau lebih kecil dari tegangan inputnya. Hal ini tergantung pada nilai *duty cycle*-nya.

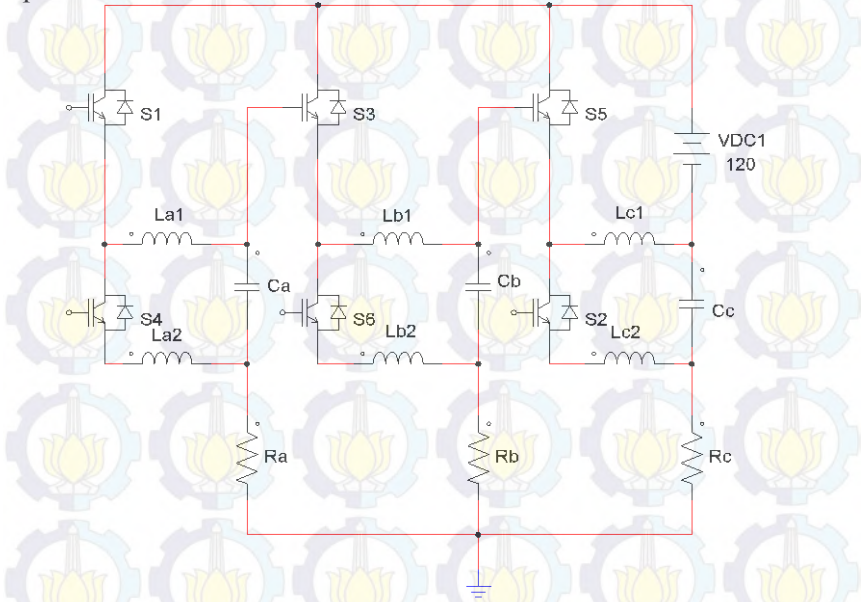


Gambar 2.3 Inverter Buck Boost [9]

2.2. Inverter Buck Boost Tiga Fasa Dengan Induktor Penyangga (IBBTF-IP)

Inverter Buck Boost tiga fasa dengan induktor penyangga adalah salah satu jenis topologi baru *single stage inverter* dan merupakan gabungan dari Inverter Buck Boost satu fasa dengan Induktor Penyangga. Dikatakan *single stage inverter* karena difungsikan sebagai penguat dan pengubah arus sekaligus. Inverter jenis Buck Boost ini dapat menghasilkan tegangan output lebih besar atau lebih kecil dari sumber DC inputnya. IBBTF-IP *single stage* menampilkan penguatan dan perubahan tegangan dalam satu periode, sehingga tidak diperlukan komponen penguat tegangan seperti trafo. Oleh karena itu, inverter dengan topologi ini selain memiliki desain yang sederhana, juga menghasilkan performansi yang bagus dengan rasio biaya yang cukup rendah [10]. Perbedaan utama inverter jenis ini adalah adanya induktor penyangga pada terminal keluaran inverter sehingga nantinya induktor penyangga ini akan berguna untuk lebih banyak menyimpan muatan dan nantinya akan menyebabkan tegangan keluaran yang lebih besar dari pada jenis Inverter Buck Boost lainnya.

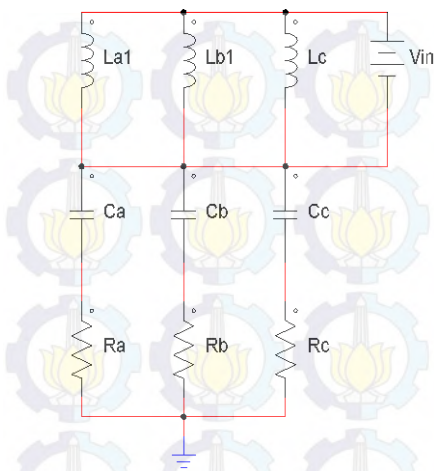
Secara keseluruhan, rangkaian IBBTF-IP seperti yang terlihat pada **Gambar 2.4**.



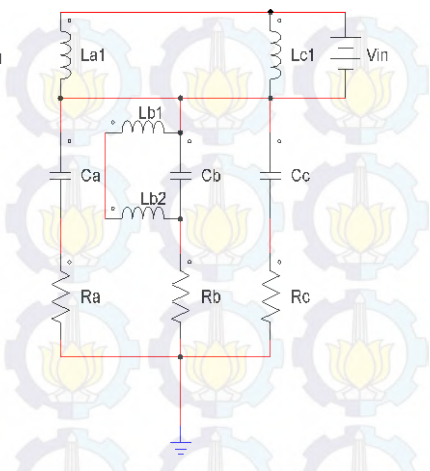
Gambar 2.4 Rangkaian *Plant* IBBTF-IP Secara Keseluruhan

Adapun kombinasi ON dan OFF dari saklar IGBT S1,S2,S3,S4,S5 dan S6 yang mungkin terjadi dalam IBBTF-IP yang diatur dengan SPWM adalah sebagai berikut.

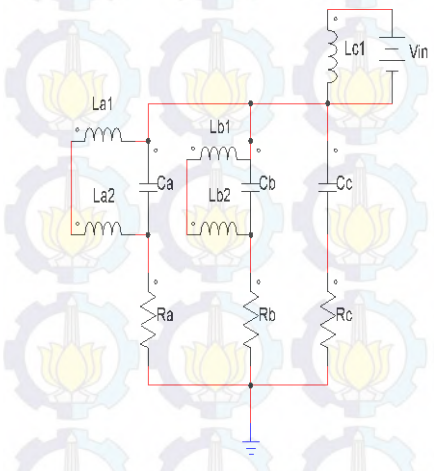
- S1,S3 dan S5 ON; S4,S6 dan S2 OFF (gambar 3.3a)
- S1,S6 dan S5 ON; S4,S3 dan S2 OFF (gambar 3.3b)
- S4,S5 dan S6 ON; S1,S2 dan S3 OFF (gambar 3.3c)
- S4,S6 dan S2 ON; S1,S3 dan S5 OFF (gambar 3.3d)
- S1,S6 dan S2 ON; S4,S3 dan S5 OFF (gambar 3.3e)
- S1,S3 dan S2 ON; S4,S6 dan S5 OFF (gambar 3.3f)
- S4,S3 dan S2 ON; S1,S6 dan S5 OFF (gambar 3.3g)
- S4,S3 dan S5 ON; S1,S6 dan S2 OFF (gambar 3.3h)



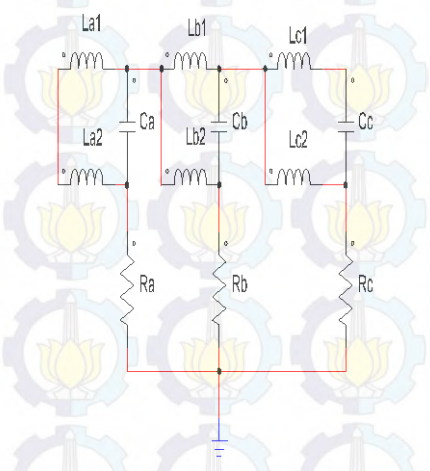
Kondisi a



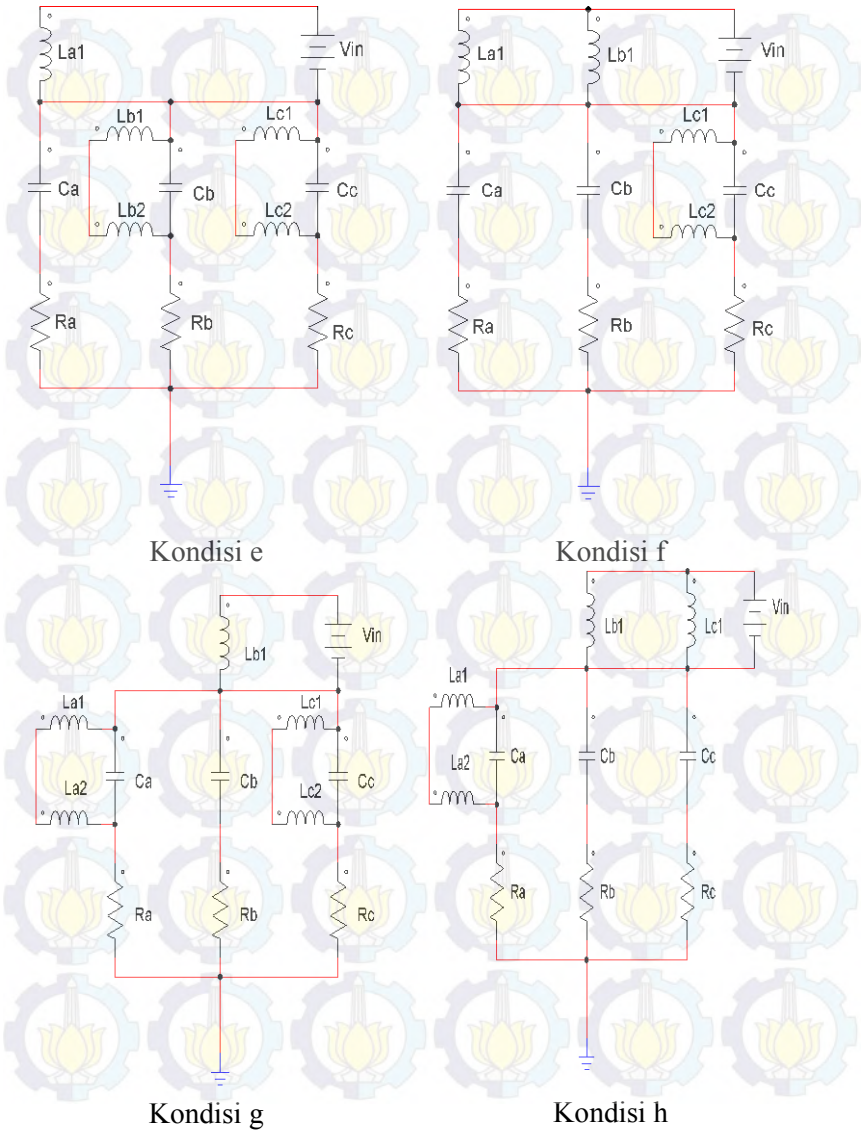
Kondisi b



Kondisi c



Kondisi d



Gambar 2.5 Tipe Kondisi *Switching* IBBTF-IP

2.2.1. Proses Pengisian Muatan IBBTF-IP

Proses pengisian muatan IBBTF-IP terjadi pada kedua inductor L1 dan L2. Pada saat $t=0$ (**Gambar 2.5a**) saklar S1,S3,S5 ON sehingga terjadi proses pengisian muatan pada induktor L1 dari sumber arus DC. Berikut analisa tegangan pada pengisian awal [11].

$$\begin{aligned} V_{La1} &= L_1 \frac{di_{la}}{dt} = V_{in} \\ V_{Lb1} &= L_1 \frac{di_{lb}}{dt} = V_{in} \\ V_{Lc1} &= L_1 \frac{di_{lc}}{dt} = V_{in} \end{aligned} \quad (2.1)$$

Kemudian pada pengisian selanjutnya berlaku hukum arus berikut ini.

$$\begin{aligned} i_{La1}(t) &= \frac{V_{in}}{L_{a1}}(t) + K1 \\ i_{Lb1}(t) &= \frac{V_{in}}{L_{b1}}(t) + K2 \\ i_{Lc1}(t) &= \frac{V_{in}}{L_{c1}}(t) + K3 \end{aligned} \quad (2.2)$$

K1,K2, dan K3 bernilai nol pada saat *Duty Cycle* pertama saja. Untuk *Duty Cycle* berikutnya tergantung nilai akhir hasil integrasi arus pada saat *Duty Cycle* sebelumnya.

2.2.2. Proses Pelucutan Muatan IBBTF-IP

Pada proses pelucutan muatan IBBTF-IP terjadi perpindahan muatan listrik dari inductor ke kapasitor. Analisa tegangannya mengikuti persamaan berikut ini, dengan t_0 adalah waktu kondisi awal dan t_1 waktu kondisi aktual [11].

$$\begin{aligned} V_{Ca} &= V_{Ca}(t_0) + \frac{1}{C_a} \int_{t_0}^{t_1} i_{Ca} dt \\ V_{Cb} &= V_{Cb}(t_0) + \frac{1}{C_b} \int_{t_0}^{t_1} i_{Cb} dt \\ V_{Cc} &= V_{Cc}(t_0) + \frac{1}{C_c} \int_{t_0}^{t_1} i_{Cc} dt \end{aligned} \quad (2.3)$$

Apabila dihubungkan dengan kondisi tegangan pada kedua induktor maka:

$$\begin{aligned}
 V_{Ca} &= L_1 \frac{di_{La}}{dt} + L_2 \frac{di_{La}}{dt} \\
 V_{Cb} &= L_1 \frac{di_{Lb}}{dt} + L_2 \frac{di_{Lb}}{dt} \\
 V_{Cc} &= L_1 \frac{di_{Lc}}{dt} + L_2 \frac{di_{Lc}}{dt}
 \end{aligned} \tag{2.4}$$

Untuk jenis inverter 3 fasa maka beda potensial didapat dari output tegangan kapasitor antar *line*, yaitu *line* AB, BC, dan CA [12].

$$\begin{aligned}
 V_{AB} &= V_A - V_B = V_{Ca} - V_{Cb} \\
 V_{BC} &= V_B - V_C = V_{Cb} - V_{Cc} \\
 V_{CA} &= V_C - V_A = V_{Cc} - V_{Ca}
 \end{aligned} \tag{2.5}$$

Adapun analisa arus output pada kapasitor menganut persamaan berikut ini.

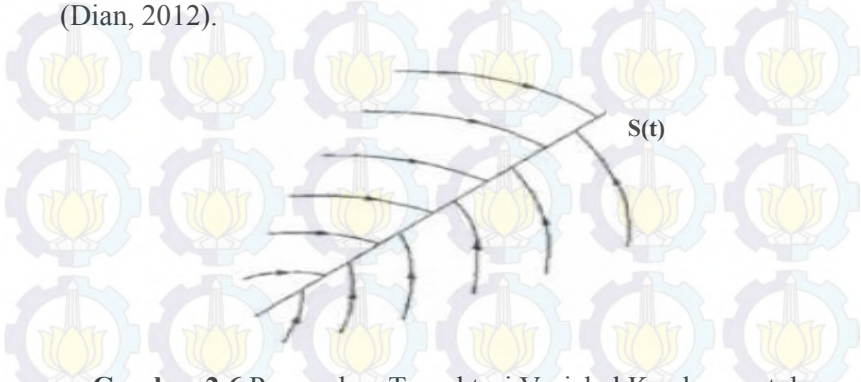
$$\begin{aligned}
 i_{Ca} &= i_{oa} - i_{La} \\
 i_{Cb} &= i_{ob} - i_{Lb} \\
 i_{Cc} &= i_{oc} - i_{Lc}
 \end{aligned} \tag{2.6}$$

2.3. *Sliding Mode Control* (SMC)

Sliding mode control adalah salah satu metode kontrol yang banyak digunakan untuk kontrol sistem linier maupun non-linear termasuk kontrol pada sistem *semi-submersible platform*. Keunggulan utama dari *sliding mode control* adalah mempunyai sifat Robust sehingga dapat mengatasi sistem kontrol dengan parameter yang cenderung berubah-ubah [12].

Sistem kendali ini kokoh karena menyediakan sebuah metoda perancangan sistem yang tidak peka terhadap ketidakpastian parameter lingkungan dan gangguan dari luar. Pada prinsipnya, SMC menggunakan sebuah hukum kendali pensaklaran berkecepatan tinggi (*high-speed switching*) untuk membawa trajektori status dari sistem linier atau non linier ke dalam sebuah permukaan (*hyperplane*) tertentu dalam ruang status yang disebut permukaan luncur (*sliding surface*), kemudian trajektori status tersebut dipelihara agar tetap meluncur pada permukaan tersebut. Proses pemeliharaan trajektori status pada permukaan luncur mengakibatkan terjadinya osilasi pada

permukaan luncur. Osilasi ini sering disebut dengan *Chattering* (Dian, 2012).



Gambar 2.6 Pergerakan Trayektori Variabel Keadaan untuk Sistem Nonlinear [12]

a. Sliding Surface

Sliding surface atau permukaan luncur dipilih dengan pertimbangan trayektori status sistem dapat menuju permukaan tersebut dimanapun kondisi awalnya dalam waktu yang terbatas, serta trayektori status sistem dapat dipertahankan disekitar permukaan luncur tersebut. Permukaan luncur merupakan komponen penting dari SMC sebagai tempat trayektori keadaan meluncur dari kondisi awal (*initial condition*) menuju keadaan yang diinginkan (*reference point*). Permukaan luncur didefinisikan sebagai S [13].

Permukaan luncur adalah suatu kondisi pada saat fungsi switching memenuhi:

$$S(x(t)) = \left(\frac{d}{dt} + \lambda\right)^{2-1} e$$

$$S(x(t)) = \left(\frac{d}{dt} + \lambda\right)^1 e$$

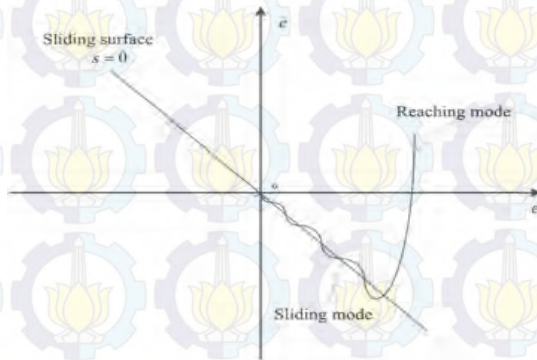
$$S(x(t)) = \left(\frac{de}{dt} + \lambda e\right)$$

$$S(x(t)) = \dot{e} + \lambda e$$

(2.7)

b. Kondisi *Sliding*

Pada SMC dilakukan perancangan *control law* agar bergerak menuju ke permukaan *sliding* dan meluncur pada permukaan tersebut untuk semua $t \geq 0$ dan berada pada kondisi *sliding*. Kondisi *sliding* dari metode pengendalian SMC, dimana trayektori keadaan bergerak meluncur pada garis lurus $S=0$ yang merupakan permukaan *sliding*, ditunjukkan pada **Gambar 2.6** [13].



Gambar 2.7 Pergerakan Trayektori Variabel Keadaan Pada *Sliding Surface* [13]

c. Analisa Kestabilan Lyapunov

Alexander Mikhailovitch Lyapunov, seorang ilmuwan dari Rusia, telah mengembangkan metode untuk menentukan stabilitas dari sistem proses didasarkan dari penghematan energi yang disimpan. Menurut Lyapunov, hubungan antara kestabilan dan energi adalah sebagai berikut: "Sistem dikatakan stabil apabila energi yang disimpan makin lama makin kecil, maka osilasi yang terjadi juga semakin lama semakin kecil. Sebaliknya, sistem dikatakan tidak stabil apabila energi yang disimpan makin lama makin besar, maka osilasi yang terjadi semakin lama semakin besar juga". Agar sistem dapat dianalisis kestabilannya,

maka perlu dibuat *model* matematis yang menghubungkan antara masukan, proses dan *output*.

Pada sistem pengaturan, diharapkan agar keluaran/respon dari sistem akan menuju nilai yang sama dengan masukan/*set point*. Hal ini identik dengan mengharapkan agar nilai *error* dapat menuju nilai nol serta tetap berada pada nilai nol. Mengacu pada teori *state-space*, dimana nilai *error* dapat diambil sebagai variabel *state* sistem, maka dapat juga diambil suatu fungsi skalar Sebagai fungsi Liapunov, dimana S adalah suatu fungsi skalar dari x dan \dot{x} adalah *state error*. Fungsi skalar S selanjutnya akan disebut sebagai fungsi permukaan luncur (S) [14].

$$V = \frac{1}{2}(S)^2 \quad (2.8)$$

yang memenuhi syarat:

$$\dot{V}(x) = \dot{S}S < 0 \quad (2.9)$$

d. Sinyal Kendali

Untuk mendapatkan sinyal kendali yang mampu membawa status trayektori menuju permukaan luncur dan mempertahankan status trayektori agar tetap berada di sekitar permukaan luncur, maka diperlukan dua macam sinyal kendali. Sinyal kendali yang pertama adalah sinyal kendali ekivalen yang berfungsi untuk membawa status trayektori menuju permukaan luncur (U_{eq}) dan sinyal kendali yang kedua adalah sinyal kendali natural yang berfungsi untuk mempertahankan status trayektori agar tetap berada di sekitar permukaan luncur (U_n) [14].

Sinyal kendali total merupakan penjumlahan dari dua sinyal kendali yang dapat dituliskan seperti berikut ini.

$$U = U_{eq} + U_n \quad (2.10)$$

2.4. Logika Fuzzy

Logika fuzzy merupakan salah satu cabang dari ilmu komputer yang mempelajari tentang nilai kebenaran yang bernilai banyak. Berbeda dengan nilai kebenaran pada logika klasik yang bernilai 0(salah) atau 1(benar). Logika fuzzy mempunyai nilai kebenaran real dalam selang $[0,1]$. Logika fuzzy pertama kali dikembangkan oleh Lotfi A. Zadeh seorang ilmuwan Amerika Serikat berkebangsaan Iran dari Universitas California di Berkeley. Meskipun demikian, logika fuzzy lebih banyak dikembangkan oleh praktisi Jepang [15].

Adapun Fuzzy Inference System (FIS) itu sendiri adalah sistem penarikan kesimpulan dari sekumpulan kaidah fuzzy, dapat berupa input nilai eksak maupun rules dalam kaidah fuzzy. Adapun proses-proses dalam FIS adalah sebagai berikut.

a. Fuzzyfikasi

Proses memetakan nilai tegas ke dalam himpunan fuzzy.

b. Operasi Logika Fuzzy

Proses ini menghitung derajat kebenaran dari sekumpulan predikat fuzzy dengan konektor berupa AND, OR, atau NOT.

c. Implikasi

Yaitu proses untuk mendapatkan hasil atau nilai (linguistik maupun kuantitatif) predikat konsekuen dari antesenden yang diberikan. Metode yang digunakan pada makalah ini adalah metode Mamdani.

d. Agregasi.

Sering terjadi kasus di mana terdiri lebih dari satu rule. Artinya hasil dari Implikasi bernilai lebih dari satu. Oleh karena itu kita perlu mengkombinasikan semua nilai hasil tersebut menjadi satu fuzzy set yang tunggal. Metode agregasi yang digunakan di sini adalah metode max atau OR.

e. Defuzzyfikasi.

Setelah didapatkan satu fuzzy set tunggal kita harus menentukan besaran nilai *crisp* dari fuzzy set tersebut. Metode yang digunakan di sini adalah metode *centroid* atau titik pusat dari luas.

Dalam hal ini tipe fuzzy yang digunakan adalah tipe fuzzy Mamdani, dimana input dan outputnya adalah numerik sehingga melalui proses fuzifikasi dan defuzifikasi. Metode Mamdani sering juga dikenal dengan nama Metode Max-Min. Metode ini diperkenalkan oleh Ebrahim Mamdani pada tahun 1975. Untuk mendapatkan output, diperlukan 4 tahapan berikut.

a. Pembentukan himpunan fuzzy

Pada metode mamdani, baik variabel input maupun variabel output dibagi menjadi satu atau lebih himpunan fuzzy.

b. Aplikasi fungsi implikasi (aturan)

Pada metode mamdani, fungsi implikasi yang digunakan adalah min.

c. Komposisi aturan

Tidak seperti penalaran monoton, apabila sistem terdiri-dari beberapa aturan, maka inferensi diperoleh dari kumpulan dan korelasi antar aturan. Ada 3 metode yang digunakan dalam melakukan inferensi sistem fuzzy, salah satunya yaitu metode maksimum.

Pada metode maksimum, solusi himpunan fuzzy diperoleh dengan cara mengambil nilai maksimum aturan, kemudian menggunakannya untuk memodifikasi daerah fuzzy, dan mengaplikasikannya ke output dengan menggunakan operator OR (*union*). Jika semua proposisi telah dievaluasi, maka output akan berisi suatu himpunan fuzzy yang merefleksikan kontribusi dari tiap-tiap proposisi.

$$\mu_{sf}[x_i] \leftarrow \max(\mu_{sf}[x_i], \mu_{kf}[x_i]) \quad (2.11)$$

dengan:

$\mu_{sf}[x_i]$ = nilai keanggotaan solusi fuzzy sampai aturan ke-i;

$\mu_{kf}[x_i]$ = nilai keanggotaan konsekuen fuzzy aturan ke-i;

Misalkan ada 3 aturan (proposisi) sebagai berikut:

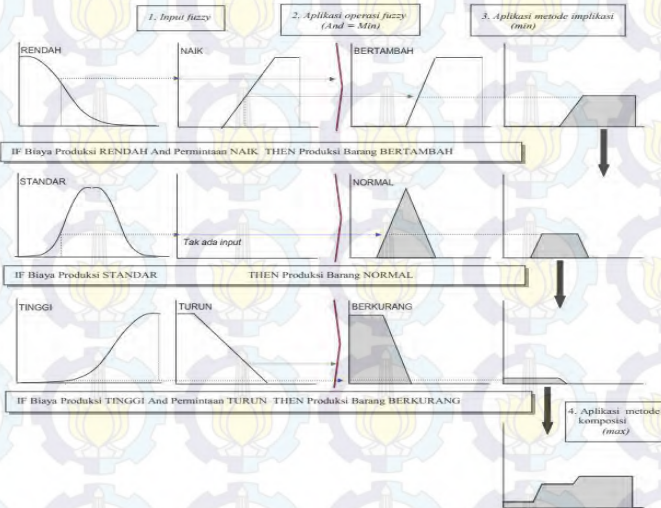
“[R1] IF Biaya Produksi Rendah And Permintaan Naik

THEN Produksi Barang Bertambah;

[R2] IF Biaya Produksi Standar

THEN Produksi Barang Normal;

[R3] IF Biaya Produksi Tinggi And Permintaan Turun
Then Produksi Barang Berkurang.”

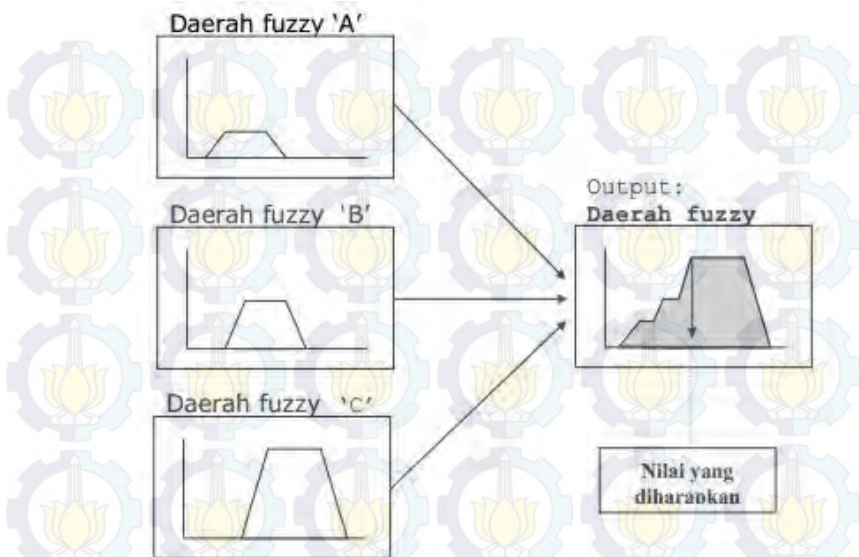


Gambar 2.8 Komposisi aturan fuzzy (Zaenal, 2013)

Apabila digunakan fungsi implikasi min, maka metode komposisi ini sering disebut dengan nama max-min atau min-max atau mamdani.

d. Penegasan (defuzzy)

Input dari proses defuzzifikasi adalah suatu himpunan fuzzy yang diperoleh dari komposisi aturan-aturan fuzzy, sedangkan output yang dihasilkan merupakan suatu bilangan pada domain himpunan fuzzy tersebut. Sehingga jika diberikan suatu himpunan fuzzy dalam *range* tertentu, maka harus dapat diambil suatu nilai crisp tertentu sebagai keluaran.



Gambar 2.9 Proses defuzzifikasi (Zaenal, 2013)

Pada proses defuzzifikasi dengan aturan mamdani, terdapat 4 metode diantara lain sebagai berikut.

✓ **Metode Centroid**

Pada metode ini, solusi crisp diperoleh dengan cara mengambil titik pusat atau bisa juga disebut dengan *center of gravity* di daerah fuzzy yaitu mencari titik yang membagi area solusi menjadi 2 bagian (Lee, 2005). Persamaan COG dapat dilihat sebagai berikut :

$$COG = \frac{\int_a^b \mu_A(x) x dx}{\int_a^b \mu_A(x) dx} \quad (2.12)$$

✓ **Metode Bisektor**

Pada metode ini, solusi crisp diperoleh dengan cara mengambil nilai pada domain fuzzy yang memiliki nilai keanggotaan setengah dari jumlah total nilai keanggotaan pada daerah fuzzy.

✓ **Metode Mean of Maximum (MOM)**

Pada metode ini, solusi crisp diperoleh dengan cara mengambil nilai rata-rata domain yang memiliki nilai keanggotaan maksimum.

✓ **Metode Largest of Maximum (LOM)**

Pada metode ini, solusi crisp diperoleh dengan cara mengambil nilai terbesar dari domain yang memiliki nilai keanggotaan maksimum.

✓ **Metode Smallest of Maximum (SOM)**

Pada metode ini, solusi crisp diperoleh dengan cara mengambil nilai terkecil dari domain yang memiliki nilai keanggotaan maksimum.

2.5. Fuzzy Sliding Mode Control (FSMC)

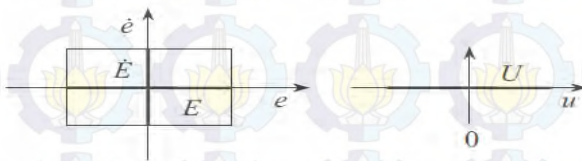
Pada prinsipnya, metode FSMC merupakan integrasi antara FLC dan SMC yang saling melengkapi satu sama lain. FLC dikombinasikan dengan SMC agar dapat mengurangi jumlah *rule base* secara drastis. Begitu pula SMC dikombinasikan dengan FLC agar dapat mengatasi ketidakpastian dan gangguan sistem [16].

Pada beberapa penelitian, kombinasi digunakan dapat berupa tipe logika fuzzy Mamdani maupun Takagi Sugeno. Namun pada penelitian yang paling mutakhir mengenai FSMC untuk sistem yang tidak linear adalah menggunakan logika Fuzzy Mamdani dengan langkah-langkah seperti berikut ini.

- a. Definiskan variabel yang akan dikontrol
- b. Tentukan *Sliding Surface*, *Sliding Coefficient* serta teorema kontrolnya
 Karena FSMC merupakan integrasi dari SMC dan FLC, maka persamaan 2.10 dapat digantikan dengan persamaan 2.13.

$$U = U_{eq} + U_{Fuzzy} \quad (2.13)$$

- c. Definiskan variabel input dan output fuzzy
 Dalam hal ini variabel inputnya adalah error dan perubahan error. Sedangkan output fuzzy adalah sinyal control u yang didapat dari gain K dari perhitungan SMC sebelumnya.



Gambar 2.10 Rentang Error dan Perubahan Error Serta Sinyal Control U [16]

- d. Rancang model kontrol Fuzzy Mamdani dan kaitkan dengan fungsi keanggotaan fuzzy-nya
- e. Bangun *fuzzy inference rule base*-nya
- f. Defuzifikasi variabel fuzzy
- g. Integrasikan FLC dengan algoritma SMC
- h. Implementasi

2.6. Sinusoidal Pulse Width Modulation (SPWM)

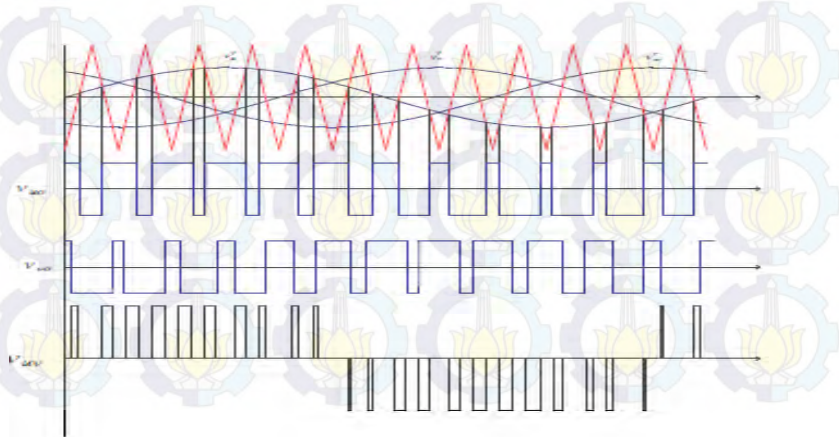
SPWM adalah salah satu teknik untuk mengatur penyaklaran pada inverter. SPWM menghasilkan sinyal *digital* yang mempunyai lebar pulsa (*duty cycle*) yang dapat diubah-ubah. Pembuatan SPWM terdiri dari gelombang segitiga (*carrier*)

yang dimodulasi dengan gelombang sinusoidal (referensi). Apabila amplitudo sinyal referensi berada di atas sinyal *carrier*, maka dihasilkan sinyal *digital ON*. Begitu pula sebaliknya, apabila sinyal referensi dibawah sinyal *carrier*, akan menghasilkan sinyal *digital OFF* [17].

Perbandingan antara amplitudo sinyal referensi dengan *carrier* disebut indeks modulasi (m), yang dapat ditentukan dengan persamaan 2.14, dengan V_r adalah tegangan referensi, dan V_c adalah tegangan *carrier*.

$$m = \frac{V_r}{V_c} \quad (2.14)$$

Teknik SPWM mampu menghasilkan keluaran yang mendekati bentuk sinusoidal, akan tetapi masih mengandung riak yang cukup besar. Pengaturan lebar pulsa pada teknik SPWM yaitu dengan mengubah-ubah frekuensi sinyal referensi sinus, sehingga didapatkan *duty cycle* yang berbeda-beda. *Duty cycle* 50% maksudnya adalah SPWM menghasilkan sinyal *ON* 50% dan sinyal *OFF* 50% dalam 1 perioda. Begitu pula dengan *duty cycle* 75% dan 25%, yang secara berturut-turut menghasilkan sinyal *ON-OFF* 75%-25% dan 25%-75%. Perbedaan *duty cycle* ditampilkan pada **Gambar 2.7**.



Gambar 2.11 SPWM [17]

2.7 Filter Sinyal

Pada teori rangkaian elektronika, filter sinyal adalah suatu rangkaian yang dapat mengubah amplitudo ataupun fasa dari suatu sinyal masukan berdasarkan frekuensinya. Idealnya filter tidak mengubah atau menambah frekuensi suatu sinyal masukan. Pada umumnya, filter banyak digunakan untuk meloloskan sinyal dengan frekuensi tertentu dan menghilangkan sinyal dengan frekuensi diluar frekuensi tertentu tersebut [18]. Filter yang mempunyai komponen gain yang tergantung dengan frekuensi sinyal tersebut dikatakan sebagai filter aktif. Ada beberapa macam jenis filter sinyal aktif, 3 diantaranya adalah sebagai berikut.

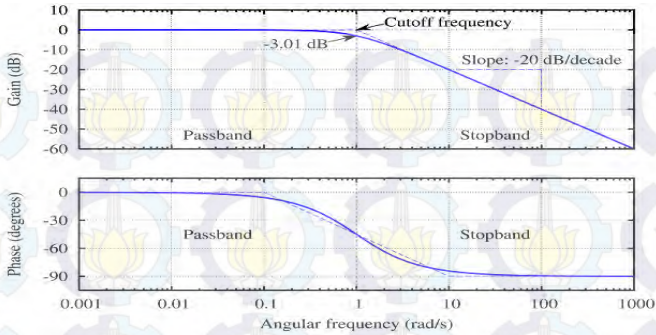
a. Lowpass Filter

Lowpass Filter merupakan filter yang meloloskan sinyal dengan frekuensi dibawah frekuensi *cutoff* dan menghilangkan sinyal dengan frekuensi diatas frekuensi *cutoff*. Hal ini ditunjukkan oleh bode diagram pada **Gambar 2.12**, dari gambar tersebut dapat dilihat bahwa sinyal dengan frekuensi kurang dari frekuensi *cutoff* mempunyai amplitudo yang tetap dan sinyal dengan frekuensi lebih dari frekuensi *cutoff* akan mengalami *atenuasi*. *Lowpass* filter mempunyai transfer fungsi pada persamaan **2.15**

$$H(s) = \frac{V_o(s)}{V_i(s)} = H_o \frac{\omega_o}{s + \omega_o} \quad (2.15)$$

Dimana : ω_o = Frekuensi *Cut off*

H_o = Gain Filter

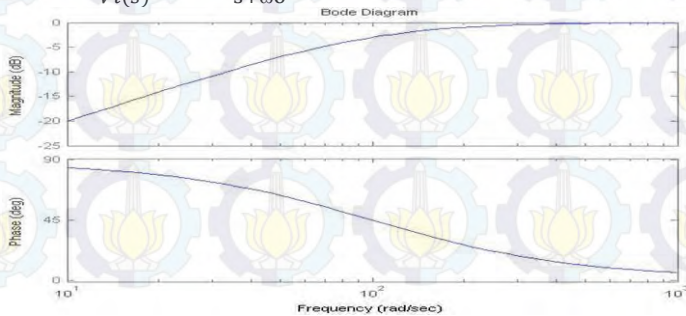


Gambar 2.12 Bode Plot untuk *Lowpass Filter* [18]

b. High Pass Filter

High Pass Filter merupakan filter yang meloloskan sinyal dengan frekuensi diatas frekuensi *cutoff* dan menghilangkan sinyal dengan frekuensi dibawah frekuensi *cutoff*. Hal ini ditunjukkan oleh bode diagram pada **Gambar 2.13**, dari gambar tersebut dapat dilihat bahwa sinyal dengan frekuensi lebih dari frekuensi *cutoff* mempunyai amplitudo yang tetap dan sinyal dengan frekuensi kurang dari frekuensi *cutoff* akan mengalami *atenuasi*. *Highpass* filter mempunyai transfer fungsi pada persamaan 2.16.

$$H(s) = \frac{V_o(s)}{V_i(s)} = H_o \frac{s}{s + \omega_0} \quad (2.16)$$

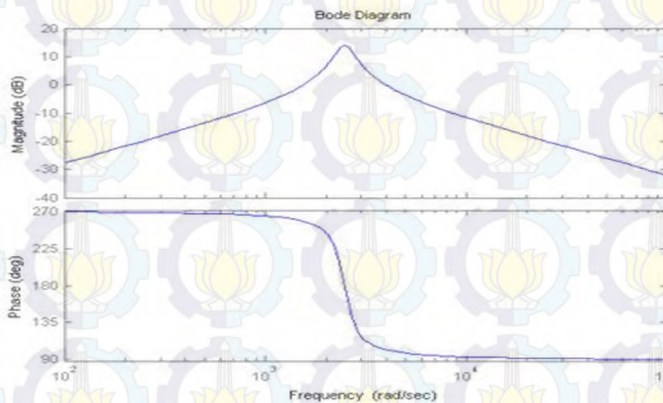


Gambar 2.13 Bode Plot untuk *Highpass Filter* [18]

c. *Bandpass Filter*

Bandpass Filter merupakan filter yang meloloskan sinyal dengan frekuensi diantara frekuensi *cutoff*. Hal ini ditunjukkan oleh bode diagram pada **Gambar 2.14**, dari gambar tersebut dapat dilihat bahwa sinyal dengan frekuensi lebih dari frekuensi *cutoff* dan sinyal dengan frekuensi kurang dari frekuensi *cutoff* akan mengalami *atenuasi*. *Bandpass Filter* mempunyai transfer fungsi pada persamaan 2.17.

$$H(s) = \frac{V_o(s)}{V_i(s)} = H = H_0 \frac{\beta S}{s^2 + \beta S + \omega_0^2} \quad (2.17)$$



Gambar 2.14 Bode Plot untuk *Bandpass Filter* [18]

2.8 Sensitifitas Sistem dan Ketangguhan

Pada suatu sistem kontrol, selain performansi sistem, sifat Ketangguhan sistem juga harus diperhitungkan. Ketangguhan suatu sistem menunjukkan kemampuan sistem untuk tetap memberikan performansi yang diinginkan meskipun ada perubahan paramer plant yang signifikan. Ketidaktentuan (*uncertainty*) dalam sistem muncul karena alasan berikut ini [19].

- a. Perubahan parameter plant
- b. Dinamika plant yang tidak dimodelkan
- c. Time delay yang tidak dimodelkan
- d. Perubahan daerah operasi
- e. *Noise* dari sensor
- f. *Disturbance* yang tidak diprediksikan

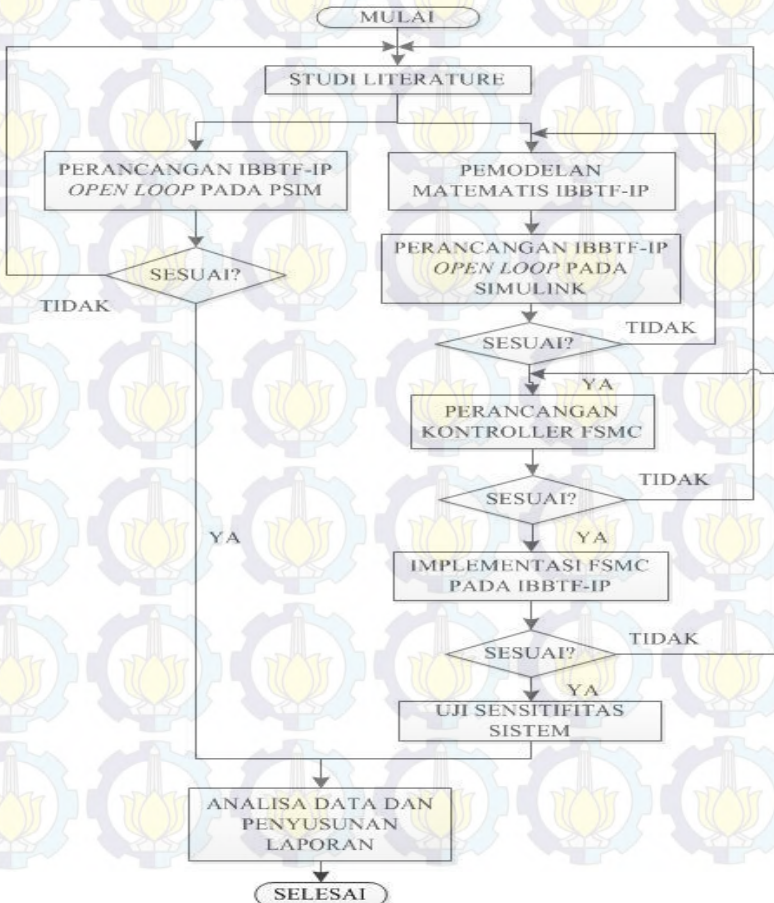
Suatu sistem kontrol dikatakan tangguh jika : (1) mempunyai sensitivitas rendah, (2) stabil meskipun ada perubahan variasi "parameter, (3) performansi sistem tetap memenuhi kriteria yang ditetapkan meski ada perubahan parameter sistem. Ketangguhan dari suatu sistem juga mulai diperhitungkan orang. Sensitivitas sistem menunjukkan derajat perubahan respon sistem setiap ada perubahan parameter. Dalam perumusannya, sensitivitas sistem adalah rasio dari fraksi perubahan fungsi alih sistem dengan fraksi perubahan parameter sistem yang dapat dirumuskan seperti persamaan 2.18 dan 2.19.

$$S_{f;p} = \lim_{\Delta p \rightarrow 0} \frac{\text{fraksi perubahan fungsi sistem, } f}{\text{fraksi perubahan parameter } p} \quad (2.18)$$

$$S_{f;p} = \lim_{\Delta p \rightarrow 0} \frac{\Delta f / f}{\Delta p / p} \quad (2.19)$$

BAB III METODOLOGI PENELITIAN

Pada bab ini akan dijelaskan langkah-langkah penelitian sistem pengendalian tegangan keluaran pada IBBTF-IP menggunakan metode FSMC. **Gambar 3.1** menerangkan tentang diagram alir penelitian secara umum.



Gambar 3.1 Diagram Alir Tugas Akhir

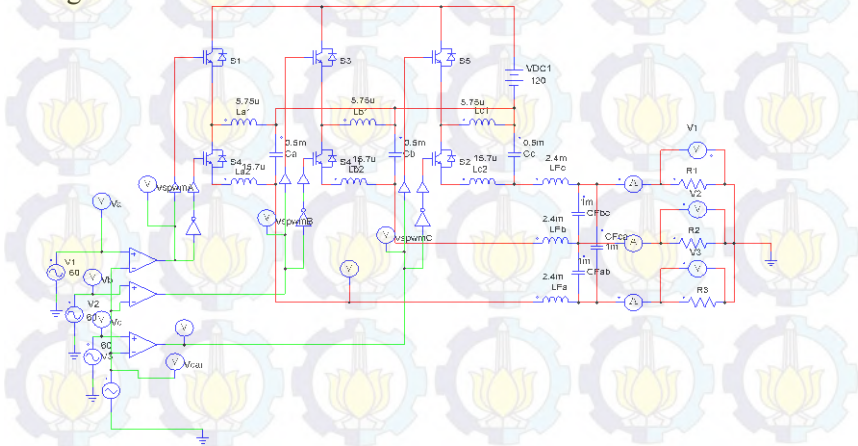
Adapun rincian metodologi penelitian yang dilaksanakan pada tugas akhir ini adalah sebagai berikut.

3.1. Studi Literatur

Pada penelitian ini, dilakukan studi literatur mengenai IBBTF-IP dan FSMC dari beberapa jurnal ilmiah dan paper untuk memahami lebih dahulu konsep dasar dari *plant* dan metode penelitian yang akan digunakan. Selain itu juga dilakukan studi literatur mengenai modul PSIM dan Matlab Simulink, mengingat kedua program software inilah yang akan membantu peneliti menganalisa respon dari objek dan metode kontrol yang digunakan.

3.2. Perancangan IBBTF-IP Pada Software PSIM

Perancangan IBBTF-IP pada Software PSIM dilakukan secara *open loop* dengan merangkai sejumlah komponen penyusun IBBTF-IP. Berdasarkan parameter dan rujukan penelitian sebelumnya, dilakukan simulasi menggunakan *software* PSIM sebagai acuan. Bentuk sinyal yang dihasilkan dari simulasi dengan PSIM menjadi parameter kebenaran dari hasil simulasi dengan Simulink Matlab.



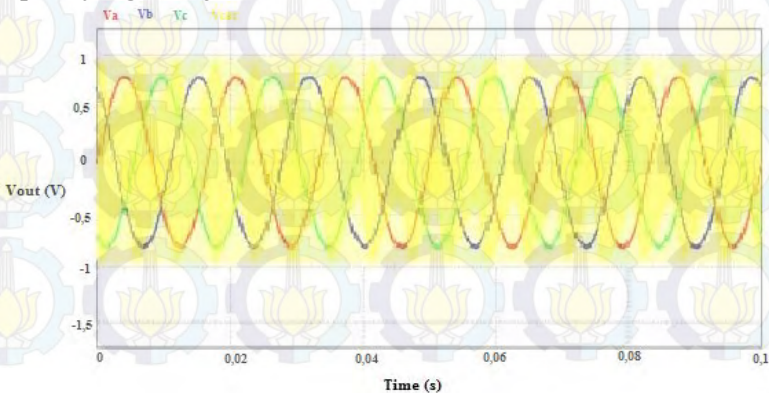
Gambar 3.2 Pemodelan IBBTF-IP dengan teknik SPWM di PSIM

Gambar 3.2 di atas merupakan pemodelan IBBTF-IP tanpa pengendali menggunakan Simulink PSIM secara keseluruhan. Kemudian diinputkan nilai parameter-parameter pada **Tabel 3.1** untuk selanjutnya disimulasikan hingga menghasilkan grafik tegangan output tegangan AC.

Tabel 3.1 Nilai Komponen penyusun Uji *Open Loop* IBBTF-IP

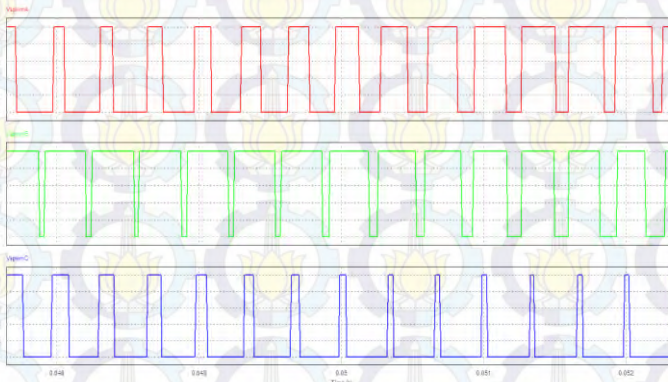
Parameter	Nilai	Parameter	Nilai
Vin	120 V	La1, Lb1, Lc1	5,75 uH
R	3 Ohm	La2, Lb2, Lc2	15,7 uH
f Control	60 Hz	Ca, Cb, Cc	0,5 Mf
F Carier	3000 Hz	A.M.R	0,8
f Cut Off	60 Hz	Jenis Filter	LowPass

Pada **Gambar 3.1** tersebut juga terdapat blok *filter* sebagai pengurangan riak pada sinyal keluaran. Kemudian SPWM yang terdiri dari 1 sinyal *carrier* berupa gelombang segitiga dan 2 sinyal referensi berupa gelombang sinusoidal. Kedua sinyal ini dihubungkan dengan komparator dan logika NOT untuk didapatkan modulasi berupa sinyal *digital* 1/0. Kemudian ketiga sinyal kontrol berupa gelombang sinusoidal dengan beda fasa 120° dikomparasi dengan sinyal carier yaitu gelombang triangular seperti yang ditunjukkan oleh **Gambar 3.3**.



Gambar 3.3 Sinyal Carier dan Sinyal Kontrol SPWM

Dari komparasi dua sinyal yaitu sinyal carier dan sinyal kontrol tersebut, maka akan dihasilkan *Duty Cycle* seperti yang terlihat pada **Gambar 3.4**.



Gambar 3.4 Sinyal SPWM IBBTF-IP

Keterangan:

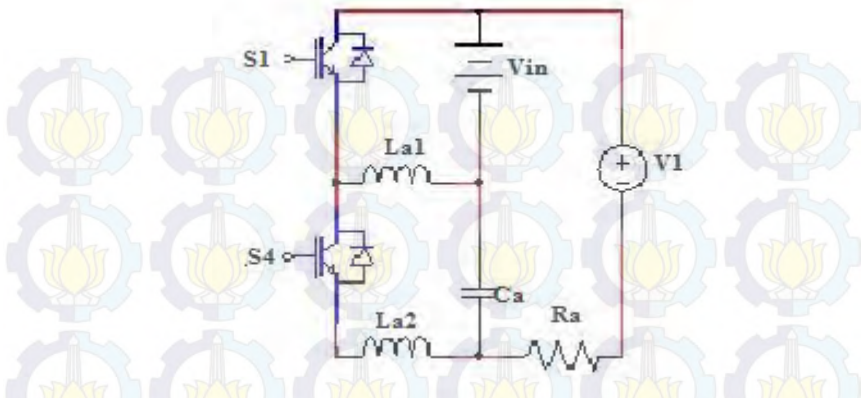
SPWMA (Red Line) = *Duty Cycle* untuk Fasa 0°

SPWMB (Green Line) = *Duty Cycle* untuk Fasa 120°

SPWMC (Blue Line) = *Duty Cycle* untuk Fasa 240°

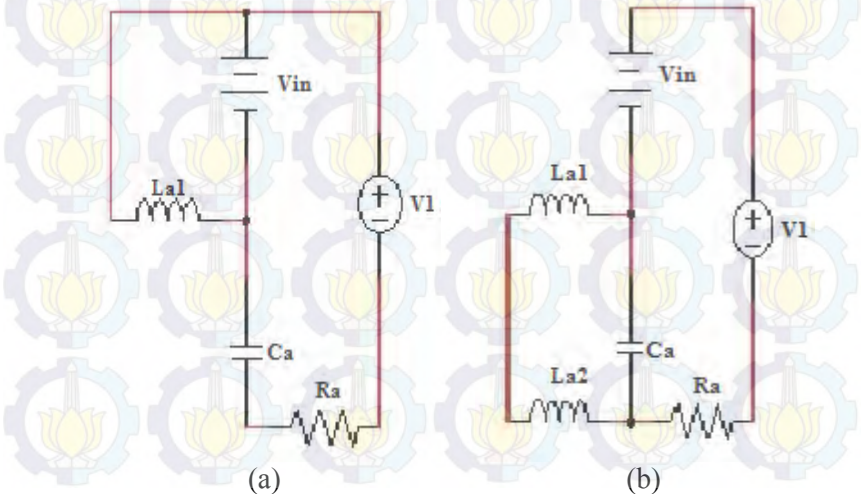
3.3. Pemodelan Matematis IBBTF-IP

Model matematis IBBTF-IP diturunkan berdasarkan Hukum KVL (*Kirchoff Voltage Law*) yang ditinjau berdasarkan mode operasi ON-OFF [20,21,22] di setiap port a,b dan c, sehingga nantinya akan ada 8 tipe kondisi *switching* seperti yang telah ditunjukkan pada **Gambar 2.5**. Kemudian yang paling penting dalam memodelkan adalah kedua proses yang terjadi pada IBBTF-IP yaitu proses pengisian muatan dan proses pelucutan seperti yang terlihat pada **Lampiran 1**. Karena semua komponen pada IBBTF-IP diasumsikan dalam kondisi ideal, maka untuk keperluan model dan strategi control dapat dikembangkan secara independence melalui masing-masing port A,B, dan C seperti yang terlihat pada **Gambar 3.5**.



Gambar 3.5 Rangkaian Equivalent IBBTF-IP Port A

Pada **Gambar 3.5** menjelaskan rangkaian independence dari sistem IBBTF-IP untuk port A dengan $V1$ merepresentasikan kondisi dari 2 rangkaian yang lainnya. Untuk proses pensaklarannya sendiri mengikuti rangkaian equivalent untuk tinjauan port A yang dapat ditunjukkan pada **Gambar 3.6**.



Gambar 3.6 (a) Rangkaian Equivalent IBBTF-IP Ketika S1 ON,
(b) Rangkaian Equivalent IBBTF-IP Ketika S4 ON

Dalam kasus ini agar timbul adanya beda potensial, maka ditetapkan V_1 untuk tinjauan port A adalah rangkaian pada port B. Kemudian untuk tinjauan port B, V_1 adalah rangkaian pada port C dan untuk tinjauan port C, V_1 adalah rangkaian pada port A. Sehingga model *state space* dapat diturunkan sesuai rangkaian equivalent pada Inverter Buck Boost Satu Fasa dengan Induktor Penyangga (IBBSF-IP) seperti pada gambar di **Lampiran 2**. Berikut adalah penurunan model *state space*-nya.

$$V_{in} = V_{Lb1} \quad (3.1)$$

$$V_{Cb} + V_O = V_{Ca} \quad (3.2)$$

$$V_{La1} + V_{La2} = V_{Ca} \quad (3.3)$$

$$i_{Ca} + i_{La2} = i_O \quad (3.4)$$

Dari persamaan (3.2) dan (3.3) didapatkan:

$$V_{Cb} + V_O = V_{La1} + V_{La2}$$

$$V_{La2} = V_{Cb} + V_O - V_{La1}$$

$$V_{La2} = V_{Ca} - V_{La1}$$

$$L_2 \frac{di_{La}}{dt} = V_{Ca} - L_1 \frac{di_{La}}{dt} \quad (3.5)$$

Kemudian dari persamaan (3.4) didapatkan:

$$C_a \frac{dV_{Ca}}{dt} = \frac{V_O}{R} - i_{La2}$$

$$C_a \frac{dV_{Ca}}{dt} = \frac{V_{Ca} - V_{Cb}}{R} - i_{La2} \quad (3.6)$$

Sehingga dari persamaan (3.5) dan (3.6) dapat dibuat model *state space* berikut ini.

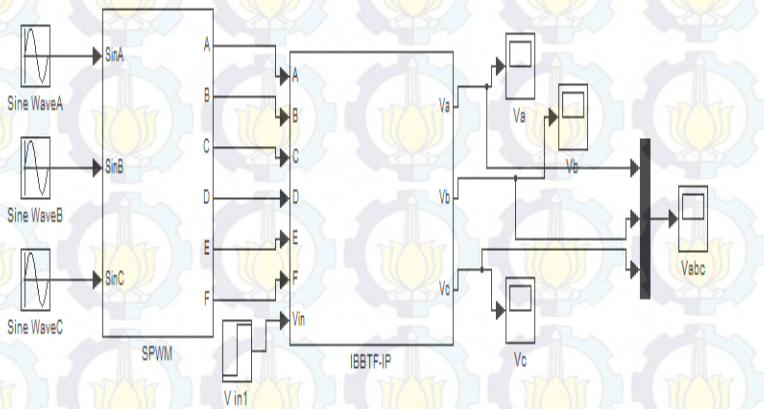
$$\begin{bmatrix} \frac{di_{La}}{dt} \\ \frac{dV_{Ca}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_1 + L_2} \\ -1 & \frac{1}{RC_a} \end{bmatrix} \begin{bmatrix} i_{La} \\ V_{Ca} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{-1}{RC_b} \end{bmatrix} v_{Cb} \quad (3.7)$$

Dengan cara yang sama pada tinjauan port A, maka didapatkan model *state space* seperti pada persamaan (3.8) untuk tinjauan port B dan persamaan (3.9) untuk tinjauan port C.

$$\begin{bmatrix} \frac{di_{Lb}}{dt} \\ \frac{dV_{Cb}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_1 + L_2} \\ -1 & \frac{1}{RC_b} \end{bmatrix} \begin{bmatrix} i_{Lb} \\ V_{Cb} \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{-1}{RC_c} \end{bmatrix} v_{Cc} \quad (3.8)$$

$$\begin{bmatrix} \frac{di_{Lc}}{dt} \\ \frac{dv_{Cc}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_1+L_2} \\ -\frac{1}{C_c} & \frac{1}{RC_c} \end{bmatrix} \begin{bmatrix} i_{Lc} \\ v_{Cc} \end{bmatrix} + \begin{bmatrix} 0 \\ -\frac{1}{RC_c} \end{bmatrix} v_{Ca} \quad (3.9)$$

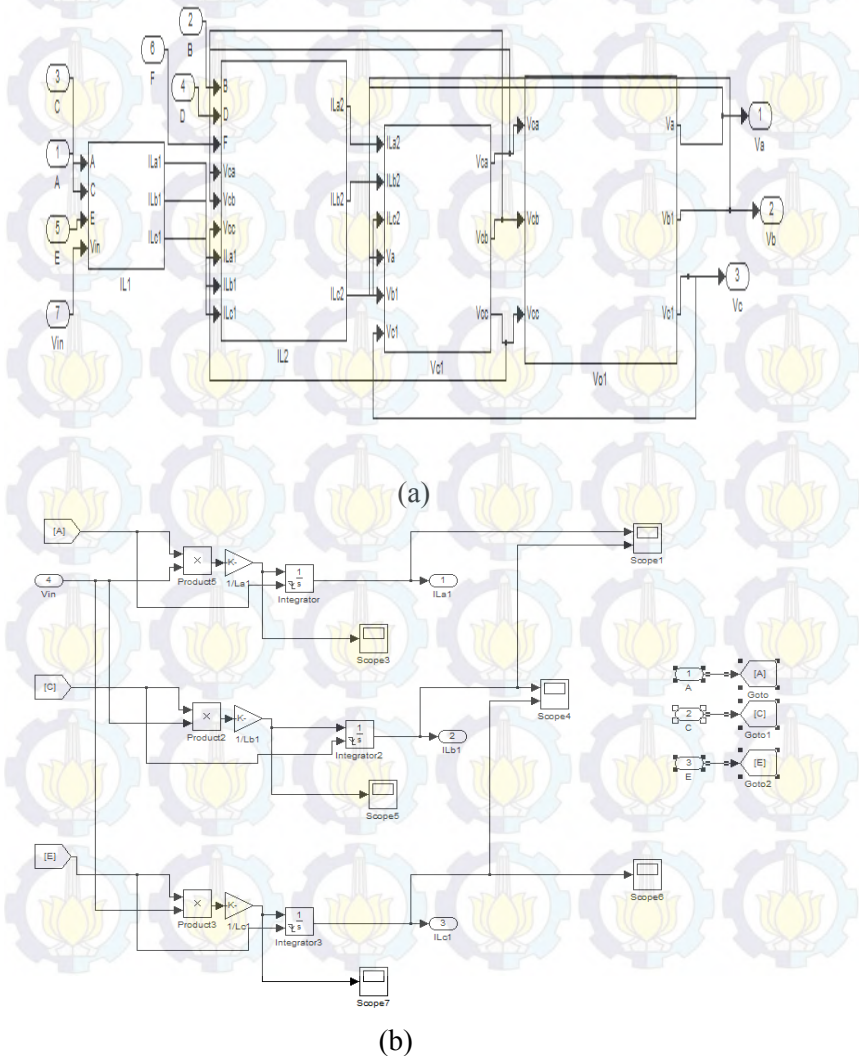
3.4. Perancangan Serta Uji Open Loop IBBTF-IP Pada Software Matlab Simulink

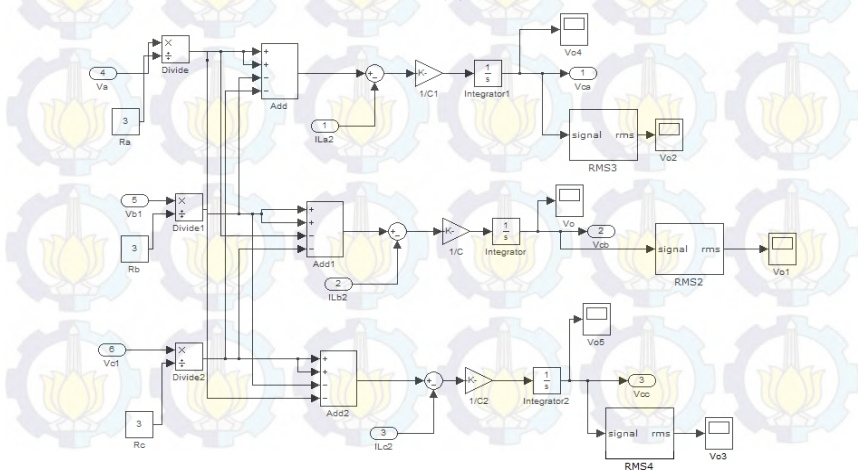
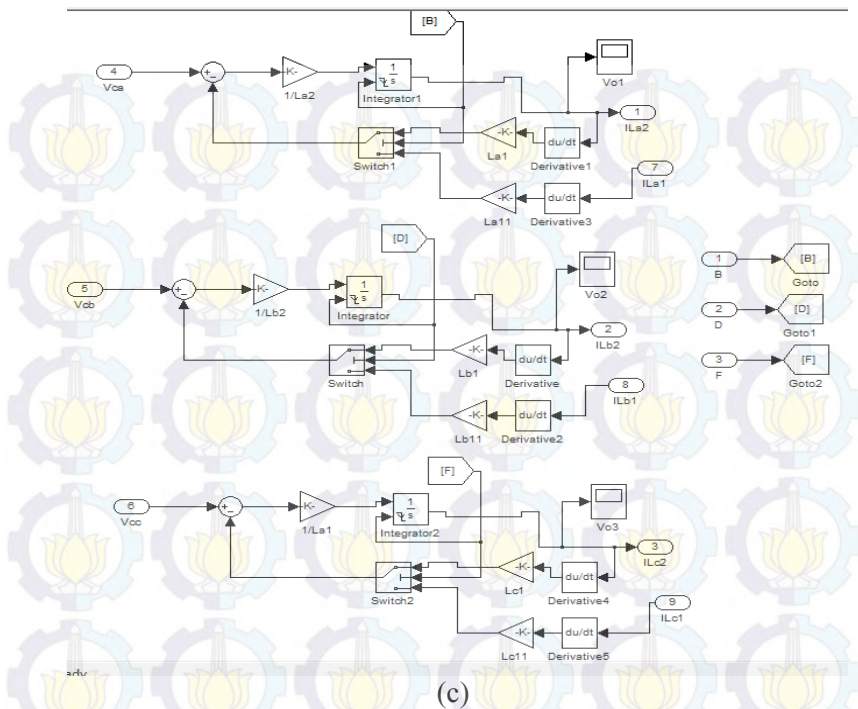


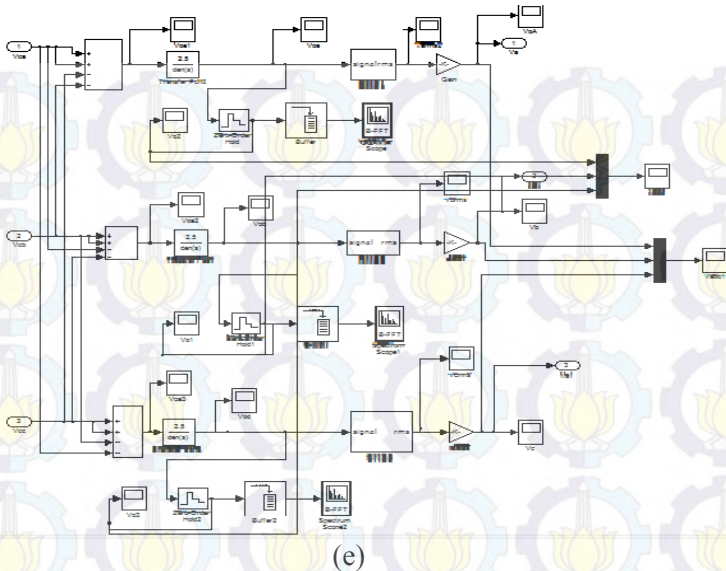
Gambar 3.7 *Open Loop IBBTF-IP System*

Pada **Gambar 3.7** menjelaskan blok sistem *open loop* IBBTF-IP yang terdiri dari 3 sinyal referensi berupa gelombang sinusoidal dengan beda fasa 120^0 menjadi input untuk blok SPWM. Dimana blok SPWM berfungsi sebagai kontroller konvensional dari sebuah inverter sekaligus actuator karena di dalamnya juga terdapat *Gatedrive* yang nantinya akan menghasilkan sinyal ON-OFF. Kemudian sinyal ON-OFF dari *Gatedrive* juga V_{in} atau sumber tegangan DC akan menjadi input dari sistem IBBTF-IP yang dalam hal ini dapat disebut sebagai Plant dari sistem *open loop* yang akan menghasilkan output berupa tegangan AC atau dalam hal ini adalah V_a, V_b dan V_c . Di dalam blok IBBTF-IP itu sendiri terdapat serangkaian blok-blok

sistem yang merepresentasikan proses yang terjadi pada sebuah Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP). Adapun penjelasannya dapat dilihat dari **Gambar 3.8**.







Gambar 3.8 Pemodelan IBBTF-IP *Open Loop* dengan Simulink Matlab: (a) Keseluruhan Model IBBTF-IP, (b) Model Arus Inductor (L1), (c) Model Arus Inductor(L2), (d) Model Tegangan Kapasitor dan (e) Model Tegangan Keluaran Serta *LPF*

Pada pemodelan tersebut, **Gambar 3.8 (a)** menunjukkan model IBBTF-IP secara keseluruhan yang terdiri dari empat bagian, yaitu arus pada inductor L1 dan L2, tegangan pada kapasitor, dan tegangan pada beban. **Gambar 3.8 (b)** didapatkan dari persamaan 3.1, dengan nilai konstan 120 V merupakan tegangan sumber DC. Metode penyaklaran diatur oleh SPWM penghasil sinyal ON-OFF dengan simbol A,B,C,D,E dan F. Dalam hal ini, A,C dan E adalah sinyal dari *duty cycle* yang menghasilkan sinyal ON pada saat $t=0$. Ketiga sinyal ini akan mengaktifkan inductor L1. Kemudian sinyal dari B,D, dan F adalah penghasil sinyal OFF pada saat $t=0$ sehingga ia akan dipergunakan untuk mengaktifkan inductor L2. **Gambar 3.8 (c)** didapatkan dari model persamaan 2.4 dimana tegangan di Ca dipengaruhi oleh muatan yang disimpan di La, hal ini berlaku juga untuk Cb, yang dipengaruhi oleh muatan di Lb, serta Cc

yang dipengaruhi oleh muatan di Lc. Pemodelan tegangan keluaran pada **Gambar 3.8 (d)** didapatkan dari persamaan **2.3**, sedangkan fungsi transfer sebagai LPF (*Low Pass Filter*) didapatkan dengan menggunakan persamaan **2.12**. Adanya LPF adalah untuk menghilangkan riak pada keluaran inverter, serta menghasilkan sinyal keluaran berupa sinusoidal.

3.5. Perancangan Kontroller FSMC

Pada perancangan kontroller FSMC dilakukan beberapa langkah berikut ini.

3.5.1. Desain SMC

Berikut adalah langkah-langkah dalam merancang kontroller *Sliding Mode Control (SMC)*.

- Didefinisikan variabel yang akan dikontrol yaitu berupa eror dan perubahan eror dalam bentuk model matematis seperti yang tertera pada **Lampiran 3**.
- Didefinisikan persamaan *Sliding Surface* serta teorema kontrolnya seperti yang akan diulas pada **Lampiran 4**.

3.5.2. Desain FLC

Berikut adalah langkah-langkah dalam merancang *Fuzzy Logic Control (FLC)*.

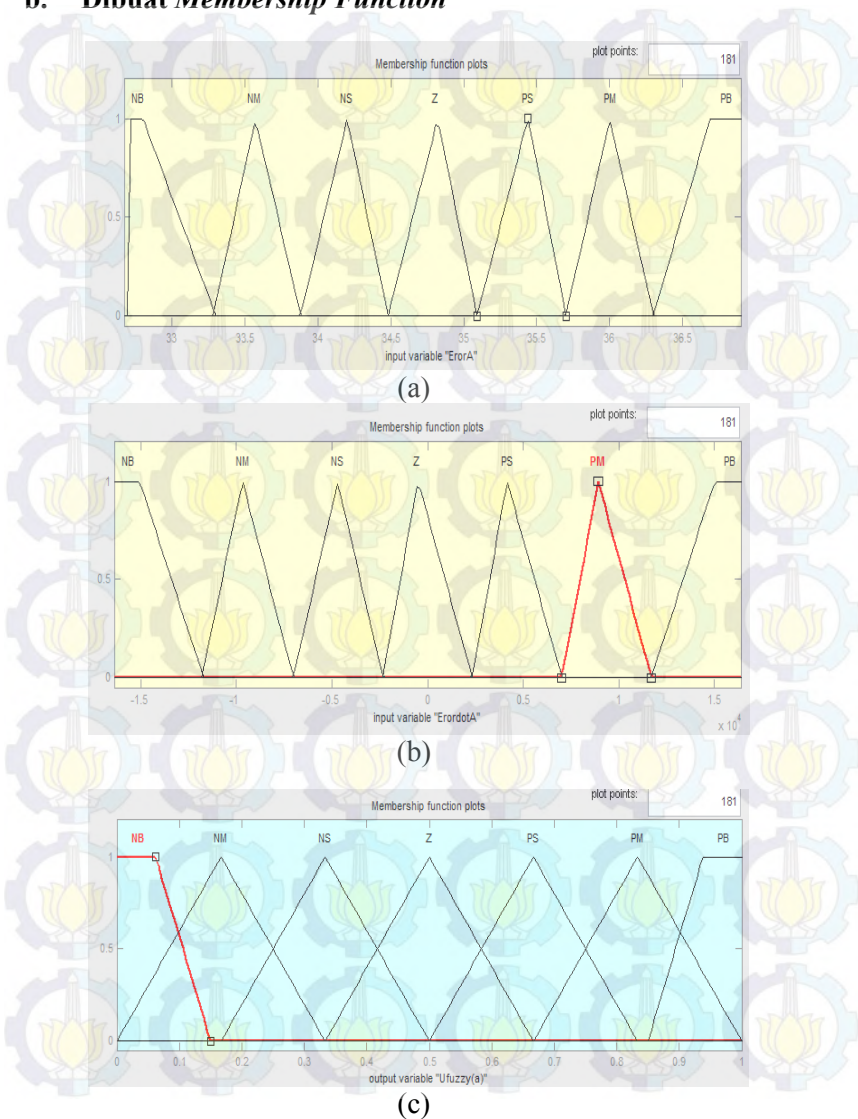
a. Proses Fuzifikasi dengan Didefinisikan Variabel Input dan Outputnya

Dalam hal ini, ada 2 variabel input yaitu eror dan perubahan eror. Kemudian terdapat 1 output yaitu berupa nilai gain K.

Tabel 3.2 Data Input-Output Fuzzy

Input 1 (e)	Input 2 ($\frac{de}{dt}$)	Output (Gain K)	Line
3,4 – 10,1	(-4404) – 5151,03	0-133,3	A
9,8 – 17,1	(-6881,9) – 5753	0-133,3	B
9,31 – 17,34	(-6581,5) – 7214	0-133,3	C

b. Dibuat Membership Function



Gambar 3.9 Membership Function: (a) Input1 (b) Input2, (c) Output

Pada gambar *Fuzzy Inference System* di atas, dibuat 7 fungsi keanggotaan yaitu NB (Negative Big), NM (Negative Medium), NS (Negatif Small), Z (Zero), PS (Positive Small), PM (Positive Medium), dan PB (Positive Big).

c. Dibuat *Fuzzy Rule Base*-nya

Berdasarkan *membership function* yang sudah dibuat, terdapat aturan sebanyak 49 didalam *rule base* kendali logika fuzzy sebagai berikut.

1. If (e is NB) and ($\frac{de}{dt}$ is PB) then (Gain K is NB) (1)
2. If (e is NB) and ($\frac{de}{dt}$ is PM) then (Gain K is NB) (1)
3. If (e is NB) and ($\frac{de}{dt}$ is PS) then (Gain K is NB) (1)
4. If (e is NB) and ($\frac{de}{dt}$ is Z) then (Gain K is NB) (1)
5. If (e is NB) and ($\frac{de}{dt}$ is NS) then (Gain K is NM) (1)
6. If (e is NB) and ($\frac{de}{dt}$ is NM) then (Gain K is NS) (1)
7. If (e is NB) and ($\frac{de}{dt}$ is NB) then (Gain K is Z) (1)
8. If (e is NM) and ($\frac{de}{dt}$ is PB) then (Gain K is NB) (1)
9. If (e is NM) and ($\frac{de}{dt}$ is PM) then (Gain K is NB) (1)
10. If (e is NM) and ($\frac{de}{dt}$ is PS) then (Gain K is NB) (1)
11. If (e is NM) and ($\frac{de}{dt}$ is Z) then (Gain K is NB) (1)
12. If (e is NM) and ($\frac{de}{dt}$ is NS) then (Gain K is NS) (1)
13. If (e is NM) and ($\frac{de}{dt}$ is NM) then (Gain K is NS) (1)
14. If (e is NM) and ($\frac{de}{dt}$ is NB) then (Gain K is PS) (1)
15. If (e is NS) and ($\frac{de}{dt}$ is PB) then (Gain K is NB) (1)
16. If (e is NS) and ($\frac{de}{dt}$ is PM) then (Gain K is NB) (1)
17. If (e is NS) and ($\frac{de}{dt}$ is PS) then (Gain K is NM) (1)
18. If (e is NS) and ($\frac{de}{dt}$ is Z) then (Gain K is NS) (1)
19. If (e is NS) and ($\frac{de}{dt}$ is NS) then (Gain K is Z) (1)
20. If (e is NS) and ($\frac{de}{dt}$ is NM) then (Gain K is PS) (1)

21. If (e is NS) and ($\frac{de}{dt}$ is NB) then (Gain K is PM) (1)
22. If (e is Z) and ($\frac{de}{dt}$ is PB) then (Gain K is NB) (1)
23. If (e is Z) and ($\frac{de}{dt}$ is PM) then (Gain K is NM) (1)
24. If (e is Z) and ($\frac{de}{dt}$ is PS) then (Gain K is NS) (1)
25. If (e is Z) and ($\frac{de}{dt}$ is Z) then (Gain K is Z) (1)
26. If (e is Z) and ($\frac{de}{dt}$ is NS) then (Gain K is PS) (1)
27. If (e is Z) and ($\frac{de}{dt}$ is NM) then (Gain K is PM) (1)
28. If (e is Z) and ($\frac{de}{dt}$ is NB) then (Gain K is PB) (1)
29. If (e is PS) and ($\frac{de}{dt}$ is PB) then (Gain K is NM) (1)
30. If (e is PS) and ($\frac{de}{dt}$ is PM) then (Gain K is NS) (1)
31. If (e is PS) and ($\frac{de}{dt}$ is PS) then (Gain K is Z) (1)
32. If (e is PS) and ($\frac{de}{dt}$ is Z) then (Gain K is PS) (1)
33. If (e is PS) and ($\frac{de}{dt}$ is NS) then (Gain K is PM) (1)
34. If (e is PS) and ($\frac{de}{dt}$ is NM) then (Gain K is PB) (1)
35. If (e is PS) and ($\frac{de}{dt}$ is NB) then (Gain K is PB) (1)
36. If (e is PM) and ($\frac{de}{dt}$ is PB) then (Gain K is NS) (1)
37. If (e is PM) and ($\frac{de}{dt}$ is PM) then (Gain K is Z) (1)
38. If (e is PM) and ($\frac{de}{dt}$ is PS) then (Gain K is PS) (1)
39. If (e is PM) and ($\frac{de}{dt}$ is Z) then (Gain K is PM) (1)
40. If (e is PM) and ($\frac{de}{dt}$ is NS) then (Gain K is PB) (1)
41. If (e is PM) and ($\frac{de}{dt}$ is NM) then (Gain K is PB) (1)
42. If (e is PM) and ($\frac{de}{dt}$ is NB) then (Gain K is PB) (1)
43. If (e is PB) and ($\frac{de}{dt}$ is PB) then (Gain K is Z) (1)
44. If (e is PB) and ($\frac{de}{dt}$ is PM) then (Gain K is PS) (1)
45. If (e is PB) and ($\frac{de}{dt}$ is PS) then (Gain K is PM) (1)
46. If (e is PB) and ($\frac{de}{dt}$ is Z) then (Gain K is PB) (1)
47. If (e is PB) and ($\frac{de}{dt}$ is NS) then (Gain K is PB) (1)

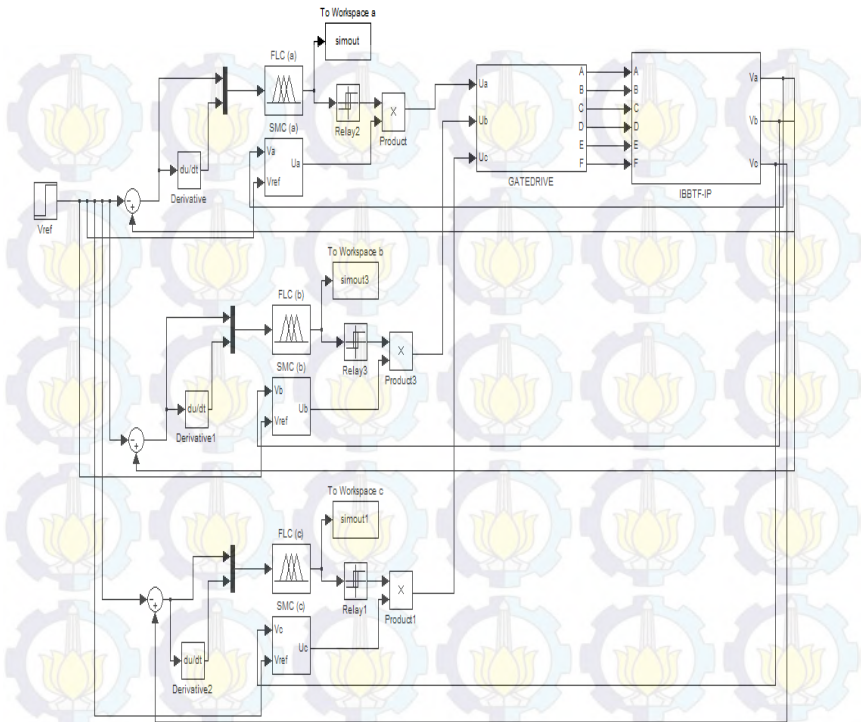
48. If (e is PB) and ($\frac{de}{dt}$ is NM) then (Gain K is PB) (1)
49. If (e is PB) and ($\frac{de}{dt}$ is NB) then (Gain K is PB) (1)

d. Proses Defuzifikasi

Proses defuzifikasi digunakan untuk mengubah kembali variabel *fuzzy* ke variabel nyata, atau dengan kata lain aksi *fuzzy control* yang masih berupa himpunan diubah menjadi nilai nyata tunggal. *Output* dari masing-masing aturan yang diberikan bersifat linear dengan variabel *input*. Keseluruhan *output* tersebut dijumlahkan hingga menghasilkan satu keluaran berupa penambahan atau pengurangan *duty cycle*.

3.6. Implementasi FSMC pada IBBTF-IP

Setelah diuji *Close Loop System* dari IBBTF-IP, selanjutnya adalah merangkai controller FSMC yang merupakan kombinasi dari kontrol SMC dan FLC pada Plant IBBTF-IP agar dapat disimulasikan dan diketahui respon sistemnya. Dalam hal ini akan diketahui output tegangan yang dihasilkan beserta parameter pengendalian yang dapat diamati.



Gambar 3.10 *Close Loop System Menggunakan FSMC*

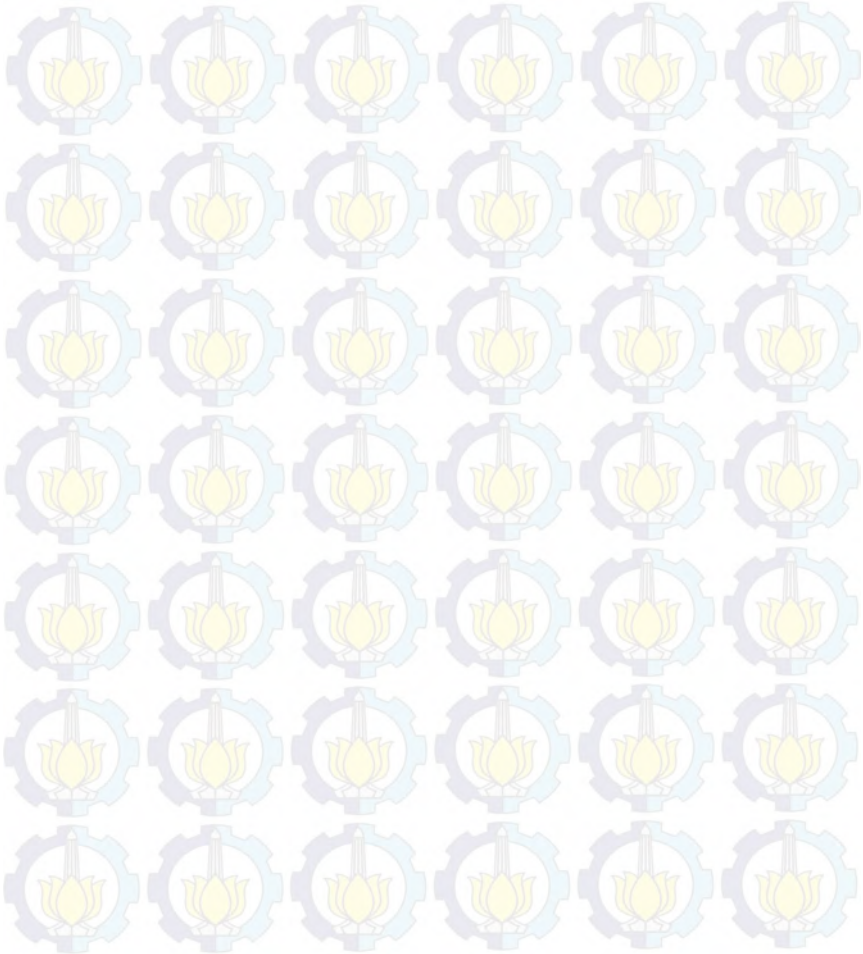
3.7. Uji Sensitifitas Sistem

Pada uji sensitifitas sistem, diamati respon sistem secara *Close Loop* dari IBBTF-IP menggunakan controller FSMC, hanya saja dengan nilai tegangan input serta beban yang bervariasi. Dengan begitu akan diketahui seberapa sensitif sistem kontrol yang dirancang ketika diberi nilai tegangan input dan beban yang berubah-ubah.

3.8. Analisa Data dan Penyusunan Laporan

Data didapat dan kemudian dianalisis berdasarkan dari 3 jenis pengujian yaitu uji *Open Loop*, uji *Closed Loop*, dan uji *Tracking Setpoint*. Pada uji *open loop* data didapat dari respon

yang dihasilkan dari simulasi pada software Simulink MATLAB R2009a dan PSIM 9.0.3. Kemudian diamati bentuk gelombangnya serta amplitudo gelombangnya. Pada *Uji Closed Loop* dan *Tracking Setpoint*, data didapat dari hasil simulasi pada software MATLAB R2009a kemudian nilai parameter kontrolnya dicatat.





"Halaman Ini Sengaja Dikosongkan"

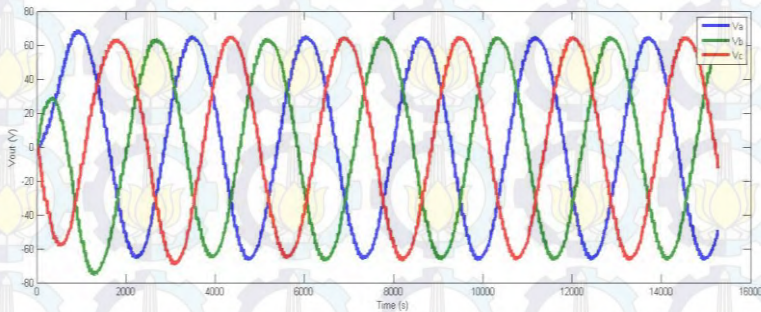
BAB IV HASIL DAN PEMBAHASAN

Pada bab ini akan dilakukan analisa respon sistem IBTTF-IP menggunakan FSMC berdasarkan pengujian *open loop*, Pengujian *closed loop* dan pengujian sensitifitas sistem.

4.1. Respon *Open Loop* IBTTF-IP

4.1.1 Uji *Open Loop* Inverter Buck

Berdasarkan **Gambar 4.1** didapatkan grafik sinusoidal dari tegangan output Inverter Buck Tiga Fasa dengan Induktor Penyangga (IBTTF-IP) dengan nilai *peak amplitude* rata-ratanya sekitar 65 V.



Gambar 4.1 Respon Tegangan Inverter Buck pada Matlab untuk V_{in} 120 V dengan *Low Pass Filter*

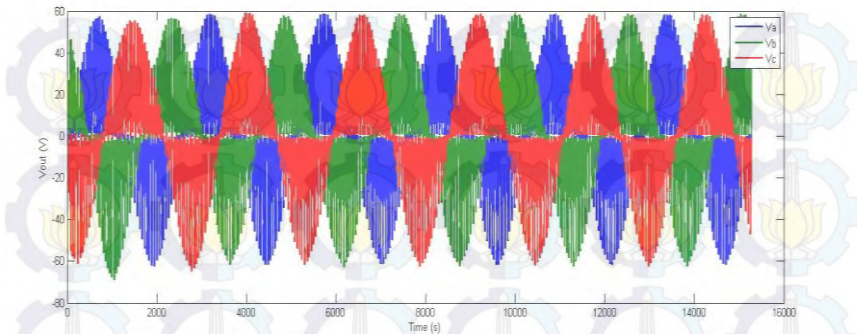
Keterangan:

V_a = Tegangan Output A (Fasa 0°)

V_b = Tegangan Output B (Fasa 120°)

V_c = Tegangan Output C (Fasa 240°)

Pada pengujian dengan software Matlab Simulink, *Chattering* yang ada dapat dikurangi dengan cara menambahkan *Low Pass Filter* (LPF) yang mampu meloloskan sinyal yang berada di bawah frekuensi cut off nya. Sebelum adanya LPF, *Chattering* yang dihasilkan masih cukup besar seperti yang terlihat pada **Gambar 4.2**.



Gambar 4.2 Respon Tegangan Inverter Buck pada Matlab untuk V_{in} 120 V Tanpa *Low Pass Filter (LPF)*

Untuk desain LPF itu sendiri mengikuti persamaan 2.12 yang telah dipaparkan sebelumnya. Desain Inverter Buck Tiga Fasa dengan Induktor Penyangga pada Matlab ini dapat dikatakan valid karena memenuhi karakteristik dari jenis Inverter Buck itu sendiri yaitu tegangan output yang dihasilkan lebih kecil dari pada tegangan inputnya, penjelasannya seperti yang telah tertera pada Tabel 4.1.

Tabel 4.1 Variasi Tegangan Input Terhadap Output Tegangan Inverter Buck

V_{in} (V)	V_{out} (V)
120	65
60	32
180	98

4.1.2 Uji *Open Loop* Inverter Boost

Dengan mengubah *Amplitude Ratio* pada sinyal referensi, maka akan mengubah *Duty Cycle* dari Inverter untuk dapat menjadi tipe Buck atau Boost. Semakin besar *Duty Cycle* maka

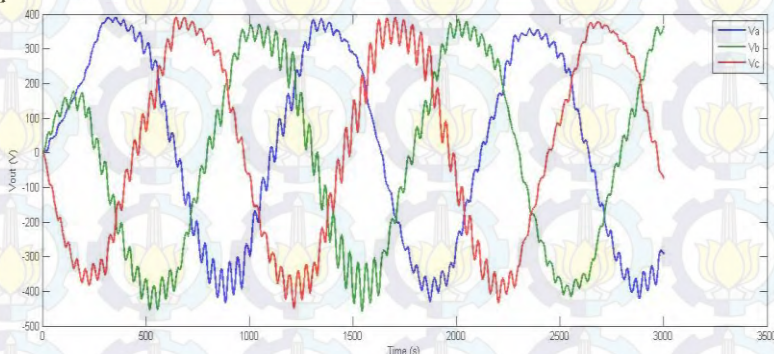
akan semakin besar tegangan outputnya sehingga menjadi Inverter tipe Boost, begitu sebaliknya.

Berkebalikan dengan Inverter Buck Tiga Fasa dengan Induktor Penyangga, pada Inverter Boost dapat menghasilkan tegangan output yang lebih besar dari pada tegangan inputnya seperti yang terlihat pada **Tabel 4.2**.

Tabel 4.2 Variasi Tegangan Input Terhadap Output Tegangan Inverter Boost

V_{in} (V)	V_{out} (V)
120	365
60	190
180	580

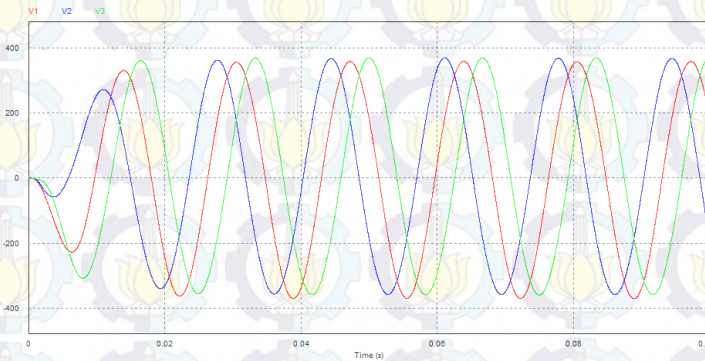
Namun demikian, pada Inverter jenis Boost ini masih menghasilkan banyak *Chattering* bila dibandingkan dengan grafik respon tegangan Inverter Buck-nya seperti yang terlihat pada **Gambar 4.3**.



Gambar 4.3 Respon Tegangan Inverter Boost Pada Matlab untuk V_{in} 120 V dengan *Low Pass Filter*

Oleh karena banyaknya *Chattering* yang ada, ditambahkan lah *Low Pass Filter* agar dapat meloloskan sinyal

yang ada di bawah frekuensi *cut off* nya. Sedangkan pada PSIM, grafik sinusoidal dari tegangan output seperti yang terlihat pada Gambar 4.4.



Gambar 4.4 Respon Tegangan Inverter Boost Menggunakan PSIM untuk V_{in} 120V dengan *Lowpass Filter*

Keterangan:

$V1$ (red line) = Phase 0°

$V2$ (blue line) = Phase 120°

$V3$ (green line) = Phase 240°

Pada grafik respon menggunakan PSIM terlihat gelombang sinusoidal yang sangat baik seperti tidak ada *Chattering*. Hal ini dikarenakan desain rangkaianannya dilakukan melalui pendekatan parameter yang sudah tersedia pada *Toolbox* PSIM. Adapun tegangan output menggunakan Matlab dan PSIM seperti yang terlihat pada Tabel 4.3.

Tabel 4.3 Data Tegangan Output pada PSIM dan Matlab

Software	Va (V)	Vb (V)	Vc (V)
PSIM	372	369	369
MATLAB	377,5	385	387

Bila diamati dari **Tabel 4.3** terlihat perbedaan tegangan output yang dihasilkan dari PSIM dan Matlab. Perbedaan yang terjadi antara kedua simulasi tersebut dapat disebabkan oleh 2 alasan. Pertama adalah adanya kemungkinan pemodelan matematis pada software Simulink Matlab R2009A masih belum merepresentasikan dengan benar IBBTF-IP atau yang kedua adalah filter yang diterapkan pada Simulink Matlab R2009A dengan PSIM versi.9.0.3 mempunyai karakteristik yang berbeda dalam memfilter sinyal meskipun sama-sama berjenis *Lowpass Filter*. Kemudian perbedaan tegangan output dari masing-masing port yaitu V_a , V_b dan V_c juga tidak sama. Hal ini dapat dimungkinkan karena perilaku dari sistem IBBTF-IP itu sendiri pada saat pengisian inductor maupun pelucutan kapasitor yang masih perlu untuk dikendalikan dengan controller yang tepat, terlebih lagi ketika *Chattering* yang dihasilkannya pun besar. Kemungkinan ini dapat terjadi, karena pada simulasi semua nilai parameter dari masing-masing port adalah sama. Selain itu juga waktu mencapai *Steady State*-nya pun sama yaitu pada saat 0,06 s.

4.2. Respon *Closed Loop* Pada IBBTF-IP Menggunakan FSMC

Mengingat *Chattering* yang dihasilkan pada Inverter Boost Tiga Fasa dengan Induktor Penyangga masih cukup besar, maka peneliti membatasi bahasannya pada bagaimana mengendalikan tegangan output Inverter Boost ini dengan menggunakan metode FSMC. Pengujian *Closed loop* dilakukan untuk menguji controller *Fuzzy Sliding Mode Control* (FSMC) yang sudah dirancang.

4.2.1 Kontrol IBBTF-IP Menggunakan SMC

Mula-mula dilakukan uji *Close Loop* dengan menggunakan controller SMC saja. Hal ini diperuntukkan agar kita mengetahui gain kontrol K yang tepat untuk dapat mencapai *Setpoint*. Nilai

komponen penyusun sistem uji *Close Loop* ditunjukkan oleh **Tabel 4.4**.

Tabel 4.4 Nilai Parameter Penyusun Uji *Closed Loop* IBBTF-IP

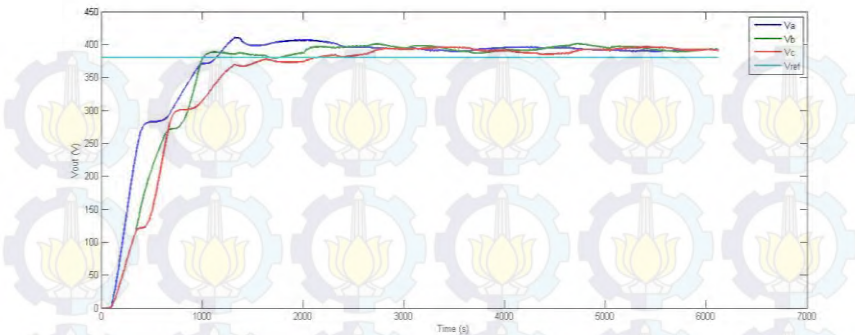
Parameter	Nilai	Parameter	Nilai
Vin	120 Volt	La1,Lb1	5,75 μ H
R	3 Ohm	La2,Lb2	15,7 μ H
K	133,3	Ca,Cb	0,5 Mf
f cutoff	60 Hz	Jenis filter	<i>Lowpass</i>

Adapun nilai performansi sistem yang teramati dengan menggunakan grafik sistem orde dua adalah seperti yang terlihat pada **Tabel 4.5** dengan variasi Sp 380V, 370V dan 360 V.

Tabel 4.5 Data Performansi Sistem IBBTF-IP Menggunakan SMC

Sp (V)	Vss (V)			% Ess			t(s)
	A	B	C	A	B	C	
380	394	398	393	3,68	4,73	4,33	0,06
370	392	387	390	5,94	4,59	5,4	0,06
360	391	387	389	8,61	7,5	8,05	0,06

Dari **Tabel 4.5** kita mengetahui bahwa nilai %Ess terkecil adalah pada Sp 380V yaitu berurutan untuk port a,b,dan c sebesar 3,68; 4,73; 4,33. Nilai %Ess masih dapat ditoleransi karena masih kurang dari 5% (Standar %Ess yang telah ditentukan). Dengan demikian, kita dapat menentukan Vreferensi adalah sebesar 380V. Dimana tegangan 380V ini adalah tegangan supply yang sering digunakan pada motor induksi di pasaran. Berikut adalah respon tegangan output IBBTF-IP menggunakan SMC dengan uji step pada nilai *Setpoint* 380 V.



Gambar 4.5 Grafik Orde Dua IBBTF-IP Menggunakan SMC

Keterangan:

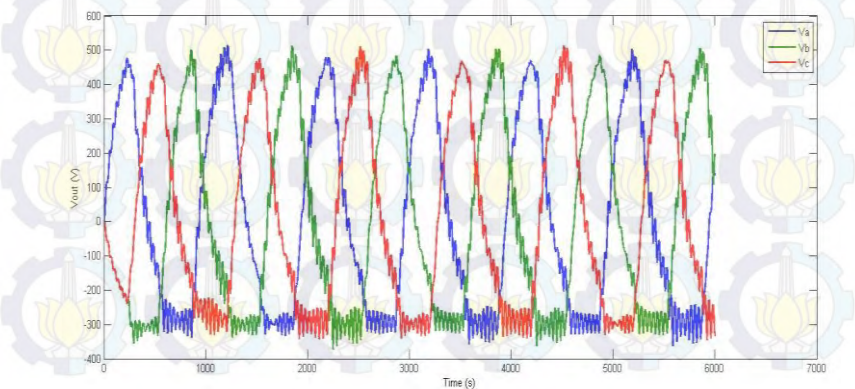
V_a = Tegangan Output A (Fasa 0°)

V_b = Tegangan Output B (Fasa 120°)

V_c = Tegangan Output C (Fasa 240°)

V_{ref} = Tegangan Referensi (ditentukan sebesar 380 V)

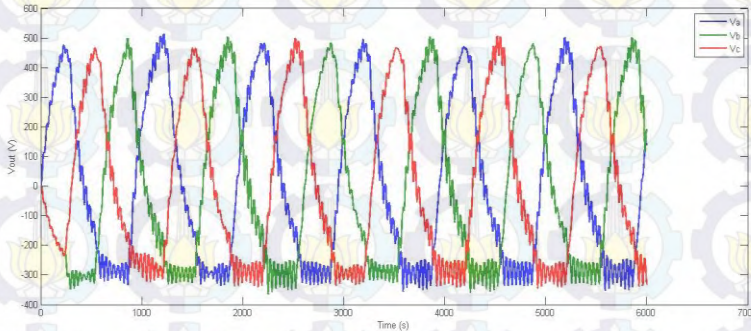
Meskipun grafik tegangan output di atas cukup mendekati nilai *Setpoint*, tetapi *Chattering* yang dihasilkannya pun besar seperti yang terlihat pada gelombang sinusoidal yang dihasilkannya berikut ini.



Gambar 4.6 Grafik Sinusoidal IBBTF-IP Menggunakan SMC

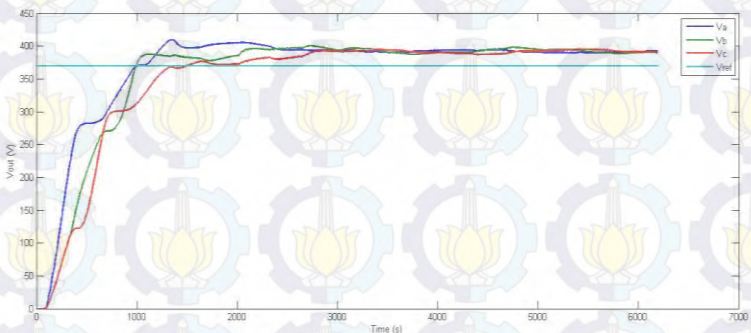
4.2.2 Kontrol IBBTF-IP Menggunakan FSMC

Setelah diintegrasikan dengan *Fuzzy Logic Controller* (FLC), *Chattering* yang dihasilkan masih belum bisa berkurang secara signifikan seperti yang terlihat pada **Gambar 4.7**.



Gambar 4.7 Grafik Sinusoidal IBBTF-IP Menggunakan FSMC

Kemudian untuk mengamati performansi sistem seperti *Error Steady State*, *Overshoot*, serta *Settling Time* kita dapat melihat grafik respon orde dua menggunakan sinyal uji step pada **Gambar 4.8**



Gambar 4.8 Grafik Orde Dua IBBTF-IP Menggunakan FSMC

Berdasarkan gambar di atas, respon yang dihasilkan dapat mencapai *Setpoint*, meskipun masih terdapat *error steady state* (*Ess*) dan *overshoot* (OS). Kemudian dapat dilihat juga bahwa

induktor mengalami beberapa kali titik jenuh hingga mencapai titik stabilnya pada saat $t=0.06s$ dan menghasilkan tegangan output seperti yang terlihat pada **Tabel 4.6**.

Tabel 4.6 Data Performansi Sistem IBBTF-IP Menggunakan FSMC

Sp	Vss (V)			% Ess			ts (s)
	A	B	C	A	B	C	
380	392	386,5	392	3,15	1,71	3,15	0,06

Bila dibandingkan dengan menggunakan kontrol SMC, dalam performansinya FSMC sedikit lebih baik. Hal ini diperlihatkan dengan nilai %Ess yang semakin kecil yaitu berurutan untuk port a,b, dan c sebesar 3,15%; 1,71%; 3,15%.

4.2.3 Uji Sensitifitas Sistem

Uji sensitifitas sistem yang pertama adalah dengan memvariasikan tegangan input pada nilai *Setpoint* yang sama yaitu 380V. Perhitungan nilai Sensitifitas mengikuti persamaan **2.18** dan **2.19** yang sudah dijelaskan pada bab sebelumnya. Nilai sensitifitas dari sistem cenderung semakin kecil seiring dengan bertambahnya tegangan input yang diberikan. Hal ini dapat terlihat dari nilai sensitifitas sistem sebesar 0,93 pada saat $V_{in}=110V$ menjadi 0,91 saat $V_{in}=120V$ (untuk tinjauan port a saja) seperti yang terlihat pada **Tabel 4.7**.

Tabel 4.7 Data Uji Sensitifitas Sistem dengan Variasi V_{in}

V_{in} (V)	Vss (V)			Sensitifitas		
	A	B	C	A	B	C
130	421,5	420	421,5	-	-	-
120	392	386,5	392	0,91	-1,14	-0,88
110	361,5	359	364	0,93	0,91	1

Uji sensitifitas sistem yang kedua adalah melakukan perubahan nilai resistansi. Data tegangan keluaran ditunjukkan oleh **Tabel 4.8**.

Tabel 4.8 Data Uji Sensitifitas Sistem dengan Variasi R

R (Ohm)	V _{ss} (V)			Sensitifitas		
	A	B	C	A	B	C
3	392	386,5	392	-	-	-
2	390	390	390,5	0,0015	-1,775	-0,42
1	389,6	389,3	390	0,002	1,75	0,713

Nilai sensitifitas cenderung semakin kecil jika nilai perubahan nilai hambatannya semakin besar. Hal ini dapat terlihat dari nilai sensitifitas sistem sebesar 0,002 pada saat R=1 Ohm menjadi 0,0015 saat R=2 Ohm (untuk tinjauan port a saja).

BAB V PENUTUP

5.1. Kesimpulan

Berdasarkan analisa data dan pembahasan pada bab sebelumnya, maka dapat disimpulkan sebagai berikut.

- a. Telah dilakukan desain controller berbasis FSMC untuk mengendalikan tegangan keluaran dari IBBTF-IP dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,15%; 1,71%; 3,15%.
- b. Dibandingkan dengan SMC, metode FSMC masih lebih baik dalam mengatasi performansi sistem IBBTF-IP meskipun belum dapat mengurangi banyaknya *Chattering* yang dihasilkan secara significant, yakni dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,68%; 4,73%; 4,33%.
- c. Kemudian setelah dilakukan uji sensitivitas sistem dengan memvariasikan nilai tegangan masukan dan nilai resistansi, didapatkan bahwa semakin besar perubahan kedua parameter tersebut dari nilai referensi maka nilai sensitivitas akan semakin kecil. Hal ini dapat terlihat dari nilai sensitivitas sistem sebesar 0,93 pada saat $V_{in}=110V$ menjadi 0,91 saat $V_{in}=120V$ dan nilai sensitivitas sistem sebesar 0,002 pada saat $R=1\text{ Ohm}$ menjadi 0,0015 saat $R=2\text{ Ohm}$ (untuk tinjauan port a saja).

5.2. Saran

Saran yang dapat diajukan untuk penelitian selanjutnya adalah perlu dilakukan penelitian lebih lanjut mengenai kontrol yang tepat untuk mengatasi *Chattering* pada sistem IBBTF-IP.



"Halaman Ini Sengaja Dikосongkan"

DAFTAR PUSTAKA

1. Yusral, Fadli. 2011. "Analisis Pembangunan PLTU Suralaya Baru 1x625 MW Untuk Menunjang Beban Sistem Ketenagalistrikan Jakarta Banten Dalam Sistem Interkoneksi Jamali". *ITS paper*, 1-6.
2. Elektronika Dasar. **Inverter 3 Phase**. Retrieved Juli, 2012, from <elektronika-dasar.web.id/artikel-elektronika/inverter-3-phase/#!>
3. Xue, Yaosuo and Chang, Liuchen. 2004. "*Topologies of single-phase inverters for small distributed power generators: an overview*". s.l.: IEEE Transactions On Power Electronics , Vol. 19, p. 1.
4. Hamidah, Yusnia. 2014. "Sistem Pengendalian Inverter *Buck-Boost* Satu Fasa berbasis *Neuro-Fuzzy*". Institut Teknologi Sepuluh Nopember.
5. Arintika, Mega. 2014. "Sistem Pengendalian Tegangan Keluaran Inverter *Buck Boost* Satu Fasa menggunakan Metode *Model Reference Adaptive Control* (MRAC)". Institut Teknologi Sepuluh Nopember.
6. Fachrullah, Almas. 2014. "Sistem Pengendalian Tegangan Keluaran Pada Inverter Buck Boost Satu Fasa dengan Induktor Penyangga Menggunakan Metode *Sliding Mode Control*". Institut Teknologi Sepuluh Nopember.
7. Darwito, Purwadi Agus, Soebagio and Purnomo, Mauridy Heri. 2012. "*A Comparison between Buck-Boost Inverter with and without Buffer Inductor*". ". Institut Teknologi Sepuluh Nopember, Surabaya, IPTEK, *The Journal for Technology and Science*, Vol.23, Num 2.
8. M. Reza Soltanpour, Behrouz Zolfaghari M., Soltani, and M. Hassan Khooban. 2013. "*Fuzzy Sliding Mode Control Design For A Class Of Nonlinear Systems With Structured And Unstructured Uncertainties*". *International Journal of Innovative Computing, Information and Control* . Vol:9, Num: 7.

9. Almazan, J, et al. 2000. *"A Comparison Between the Buck, Boost and Buck-Boost Inverter"*. Instituto De Celaya, Celaya, Mexico : IEEE.
10. Darwito, Purwadi Agus, Soebagio and Purnomo, Mauridy Heri. 2013. *"A New Topology Of Three Phase Buck Boost Inverter With Buffer Inductor"*. Institut Teknologi Sepuluh Nopember, Surabaya. JATIT & LLS, Vol. 51, Num 3.
11. Dewan.S.B. 1975. *"Power Semiconductor Circuits"*. A Willey-Interscience Publication. Associate Proffesor of Electrical Engineering University of Toronto.
12. Koushki B., Khalilinia H., Ghaisari J., Saghalian Nejad M. 2008. *"A New Three Phase Boost Inverter: Topology and Controller"*. Ishfahan University of Technology, Iran.
13. Tan, Siew-Chong, Lai, Yuk Ming and Tse, Chi Kong. 2012. *"Sliding Mode Control of Switching Power Converters"*. s.l. : CRC Press.
14. A. Sid Ahmed, Abid M. 2014. *"Fuzzy Sliding Mode Control Applied To A Doubly Fed Induction Generator For Wind Turbines"*. Irecom Laboratory, Departement of Electrical Enginnering. Algeria.
15. Li Xin Wang. 1997. *"A Course In Fuzzy System and Control"*. Prentice Hall International, Inc.
16. Spyros G. Tzafestasy and Gerasimos G. Rigatos. 1999. *"Design and Stability Analysis of a New Sliding-Mode Fuzzy Logic Controller of Reduced Complexity"*. Machine Intelligence & Robotic Control, Vol. 1, No. 1, 27–41.
17. Ali Saghafinia & Hew Wooi Ping & M. Nasir Uddin. 2013. *"Fuzzy Sliding Mode Control Based On Boundary Layer Theory For Chattering-Free And Robust Induction Motor Drive"*. Int J Adv Manuf Technol.
18. Mahmoodreza Soltani, Mohammad Hassan Khooban, Mohammad Reza Soltanpour, Behrouz Zolfaghari. 2013. *"Fuzzy Sliding Mode Control Design For A Class Of Nonlinear Systems With Structured And Unstructured Uncertainties"*. International Journal of Innovative Computing. Vol: 9, Num: 7.

19. Lecture. *"DC-AC Converter"* NPTEL – Electrical Engineering – Introduction to Hybrid and Electric Vehicles.
20. Rashid, M.H. 1993. *"Power Electronics Circuits, Devices and Application"*. London : Prentice-Hall International.
21. Wicaksono, Handy. 2004. *"Analisa Performansi dan Ketangguhan Beberapa Metode Tuning Kontroler PID pada Motor DC"*. Fakultas Teknologi Industri, Jurusan Teknik Elektro, Universitas Kristen Petra. Jurnal Teknik Elektro Vol. 4, No. 2,.
22. Kamarudin B. Khalid. *"Filter Design For Pulse Width Modulated Inverters"*. School Of Electrical And Electronic Engineering Nanyang Technological University. Nanyang Avenue, Singapore

Lampiran 1

Analisa Model Matematis IBBTF-IP

Dengan mengacu pada persamaan 2.1 hingga 2.6, maka dapat dianalisa sesuai dengan kondisi *switching* yang ditunjukkan pada Gambar 2.5.

1. Kondisi A, yaitu S1,S3,S5 ON dan S4,S6,S2 OFF pada t=t0

Mengacu persamaan arus untuk pengisian induktor seperti yang ditunjukkan pada persamaan 2.1, sehingga:

$$i_{La1}(t_0) = \frac{1}{La1} \int_0^{t_0} V_{in} dt$$

$$i_{Lb1}(t_0) = \frac{1}{Lb1} \int_0^{t_0} V_{in} dt$$

$$i_{Lc1}(t_0) = \frac{1}{Lc1} \int_0^{t_0} V_{in} dt$$

Sedangkan persamaan tegangan untuk pelucutan kapasitor, mengikuti persamaan yang tercantum pada persamaan 2.4 adalah sebagai berikut.

$$V_{AB}(t_0) = V_A - V_B = V_{Ca} - V_{Cb} = 0$$

$$V_{BC}(t_0) = V_B - V_C = V_{Cb} - V_{Cc} = 0$$

$$V_{CA}(t_0) = V_C - V_A = V_{Cc} - V_a = 0$$

V_{AB} , V_{BC} , V_{CA} pada saat t_0 bernilai nol karena hanya terjadi pengisian muatan pada induktor, tanpa adanya pelucutan pada kapasitor sama sekali.

2. Kondisi B, yaitu S1,S6,S5 ON dan S4,S3,S2 OFF pada t=t1

Mengacu pada persamaan arus untuk pengisian induktor seperti yang ditunjukkan pada persamaan 2.2, sehingga:

$$i_{La1}(t_1) = i_{La1}(t_0) + \frac{1}{La1} \int_{t_0}^{t_1} V_{in} dt$$

$$i_{Lc1}(t1) = i_{Lc1}(t0) + \frac{1}{Lc1} \int_{t0}^{t1} V_{in} dt$$

Sedangkan untuk pelucutannya pada kapasitor seperti yang ditunjukkan pada persamaan 2.3 dan 2.4.

$$V_{Cb}(t1) = V_{Cb}(t0) + \frac{1}{C_b} \int_{t0}^{t1} i_{cb} dt$$

$$V_{Cb} = L_1 \frac{di_{Lb}}{dt} + L_2 \frac{di_{Lb}}{dt}$$

Pada saat t_0 , V_{Cb} bernilai nol, sehingga;

$$V_{Cb}(t1) = \frac{1}{C_b} \int_{t0}^{t1} i_{cb} dt$$

Sedangkan untuk arus yang terjadi pada output kapasitor adalah memenuhi persamaan 2.6 sebagai berikut.

$$C_b \frac{dV_{Cb}}{dt} = \frac{V_{Cb} - V_{Cc}}{R} - i_{Lb}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* seperti yang tercantum pada persamaan 2.5 adalah sebagai berikut.

$$V_{AB}(t1) = 0 - V_{Cb} = - \left(\frac{1}{C_b} \int_{t0}^{t1} i_{cb} dt \right)$$

$$V_{BC}(t1) = V_B - 0 = \left(\frac{1}{C_b} \int_{t0}^{t1} i_{cb} dt \right)$$

$$V_{CA}(t1) = 0$$

V_{Ca} , V_{Cc} pada saat t_1 bernilai nol karena hanya terjadi pengisian muatan pada induktor, tanpa adanya pelucutan pada kapasitor sama sekali.

3. Kondisi C, yaitu S4,S5,S6 ON dan S1,S3,S2 OFF pada $t=t_2$

Mengacu pada persamaan arus untuk pengisian induktor seperti yang ditunjukkan pada persamaan 3.2, sehingga:

$$i_{Lc1}(t_1) = i_{Lc1}(t_0) + \frac{1}{L_{c1}} \int_{t_0}^{t_1} V_{in} dt$$

Sedangkan untuk proses pelucutanya pada kapasitor seperti halnya pada peninjauan di kondisi sebelumnya, yakni sebagai berikut.

$$V_{Ca}(t_2) = V_{Ca}(t_1) + \frac{1}{C_a} \int_{t_1}^{t_2} i_{Ca} dt$$

$$V_{Ca} = L_1 \frac{di_{La}}{dt} + L_2 \frac{di_{Lb}}{dt}$$

Pada saat t_1 , V_{Ca} bernilai nol, sehingga;

$$V_{Ca}(t_2) = \frac{1}{C_a} \int_{t_1}^{t_2} i_{Ca} dt$$

$$V_{Cb}(t_2) = V_{Cb}(t_1) + \frac{1}{C_b} \int_{t_1}^{t_2} i_{Cb} dt$$

$$V_{Cb} = L_1 \frac{di_{Lb}}{dt} + L_2 \frac{di_{Lc}}{dt}$$

Pada saat t_1 , V_{Cb} memiliki nilai, sehingga persamaannya menjadi:

$$V_{Cb}(t_2) = \frac{1}{C_b} \int_{t_0}^{t_1} i_{Cb} dt + \frac{1}{C_b} \int_{t_1}^{t_2} i_{Cb} dt = \frac{1}{C_b} \int_{t_0}^{t_2} i_{Cb} dt$$

Sedangkan untuk arus yang terjadi pada output kapasitor adalah sebagai berikut.

$$C_a \frac{dV_{Ca}}{dt} = \frac{V_{Ca} - V_{Cb}}{R} - i_{La}$$

$$C_b \frac{dV_{Cb}}{dt} = \frac{V_{Cb} - V_{Cc}}{R} - i_{Lb}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* seperti yang tercantum pada persamaan adalah sebagai berikut.

$$V_{AB}(t2) = V_{Ca} - V_{Cb} = \frac{1}{C_a} \int_{t1}^{t2} i_{Ca} dt - \frac{1}{C_b} \int_{t0}^{t2} i_{Cb} dt$$

$$V_{BC}(t2) = V_{Cb} - 0 = \frac{1}{C_b} \int_{t0}^{t2} i_{Cb} dt$$

$$V_{CA}(t2) = -V_{Ca} = -\left(\frac{1}{C_a} \int_{t1}^{t2} i_{Ca} dt\right)$$

V_{Cc} pada saat $t2$ bernilai nol karena hanya terjadi pengisian muatan pada induktor, tanpa adanya pelucutan pada kapasitor sama sekali.

4. Kondisi D, yaitu S4,S6,S2 ON dan S1,S3,S5 OFF pada $t=t3$

Mengacu pada persamaan tegangan untuk pelucutan muatan dari induktor ke kapasitor seperti yang ditunjukkan pada persamaan 2.3 dan 2.4 didapatkan:

$$V_{Ca}(t3) = V_{Ca}(t2) + \frac{1}{C_a} \int_{t2}^{t3} i_{Ca} dt$$

$$V_{Cb}(t3) = V_{Cb}(t2) + \frac{1}{C_b} \int_{t2}^{t3} i_{Cb} dt$$

$$V_{Cc}(t3) = V_{Cc}(t2) + \frac{1}{C_c} \int_{t2}^{t3} i_{Cc} dt$$

$$L_2 \frac{di_{Lb}}{dt} = V_{Cb} - L_1 \frac{di_{Lb}}{dt}$$

$$L_2 \frac{di_{Lc}}{dt} = V_{Cc} - L_1 \frac{di_{Lc}}{dt}$$

$$L_2 \frac{di_{La}}{dt} = V_{Ca} - L_1 \frac{di_{La}}{dt}$$

Pada saat $t2$, V_{Ca} dan V_{Cb} memiliki nilai, sehingga persamaannya menjadi:

$$V_{Ca}(t3) = \frac{1}{C_a} \int_{t1}^{t2} i_{Ca} dt + \frac{1}{C_a} \int_{t2}^{t3} i_{Ca} dt = \frac{1}{C_a} \int_{t1}^{t3} i_{Ca} dt$$

$$V_{Cb}(t3) = \frac{1}{C_b} \int_{t0}^{t2} i_{Cb} dt + \frac{1}{C_b} \int_{t2}^{t3} i_{Cb} dt = \frac{1}{C_b} \int_{t0}^{t3} i_{Cb} dt$$

Pada saat $t2$, V_{Cc} bernilai nol karena tidak terjadi pelucutan muatan dari induktor, sehingga persamaannya menjadi:

$$V_{Cc}(t3) = \frac{1}{C_c} \int_{t2}^{t3} i_{Cc} dt$$

Sedangkan untuk arus yang terjadi pada output kapasitor adalah sebagai berikut.

$$C_a \frac{dV_{Ca}}{dt} = \frac{V_{Ca} - V_{Cb}}{R} - i_{La}$$

$$C_b \frac{dV_{Cb}}{dt} = \frac{V_{Cb} - V_{Cc}}{R} - i_{Lb}$$

$$C_c \frac{dV_{Cc}}{dt} = \frac{V_{Cc} - V_{Ca}}{R} - i_{Lc}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* adalah sebagai berikut.

$$V_{AB}(t3) = V_{Ca} - V_{Cb} = \frac{1}{C_a} \int_{t1}^{t3} i_{Ca} dt - \frac{1}{C_b} \int_{t0}^{t3} i_{Cb} dt$$

$$V_{BC}(t3) = V_{Cb} - V_{Cc} = \frac{1}{C_b} \int_{t0}^{t3} i_{Cb} dt - \frac{1}{C_c} \int_{t2}^{t3} i_{Cc} dt$$

$$V_{CA}(t3) = V_{Cc} - V_{Ca} = \frac{1}{C_c} \int_{t2}^{t3} i_{Cc} dt$$

$$- \left(\frac{1}{C_a} \int_{t1}^{t3} i_{Ca} dt \right)$$

5. Kondisi E, yaitu S1,S6,S2 ON dan S4,S3,S2 OFF pada t=t4

Demikian halnya untuk kondisi E, mengikuti persamaan yang sama pada kondisi yang telah diulas sebelumnya untuk proses pengisian muatan dan pelucutan pada kapasitor, sehingga:

$$i_{La}(t4) = i_{La1}(t1) + \frac{1}{L_{a1}} \int_{t1}^{t4} V_{in} dt$$

$$V_{Cb}(t4) = V_{Cb}(t3) + \frac{1}{C_b} \int_{t3}^{t4} i_{Cb} dt$$

$$V_{Cc}(t4) = V_{Cc}(t3) + \frac{1}{C_c} \int_{t3}^{t4} i_{Cc} dt$$

$$L_2 \frac{di_{Lb}}{dt} = V_{Cb} - L_1 \frac{di_{Lb}}{dt}$$

$$L_2 \frac{di_{Lc}}{dt} = V_{Cc} - L_1 \frac{di_{Lc}}{dt}$$

Pada saat $t4$, V_{Ca} bernilai nol karena tidak terjadi proses pelucutan. Sedangkan V_{Cb} dan V_{Cc} memiliki nilai, sehingga persamaannya menjadi:

$$V_{Cb}(t4) = \frac{1}{C_b} \int_{t0}^{t4} i_{Cb} dt$$

$$V_{Cc}(t4) = \frac{1}{C_c} \int_{t2}^{t4} i_{Cc} dt$$

Sedangkan untuk arus yang terjadi pada output kapasitor adalah sebagai berikut.

$$C_b \frac{dV_{Cb}}{dt} = \frac{V_{Cb} - V_{Cc}}{R} - i_{Lb}$$

$$C_c \frac{dV_{Cc}}{dt} = \frac{V_{Cc} - V_{Ca}}{R} - i_{Lc}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* adalah sebagai berikut.

$$V_{AB}(t4) = 0 - V_{Cb} = - \left(\frac{1}{C_b} \int_{t0}^{t4} i_{Cb} dt \right)$$

$$V_{BC}(t4) = V_{Cb} - V_{Cc} = \frac{1}{C_b} \int_{t0}^{t4} i_{Cb} dt - \frac{1}{C_c} \int_{t2}^{t4} i_{Cc} dt$$

$$V_{CA}(t4) = V_{Cc} - 0 = \frac{1}{C_c} \int_{t2}^{t4} i_{Cc} dt$$

6. Kondisi F, yaitu S1,S3,S2 ON dan S4,S6,S5 OFF pada t=t5

Demikian halnya untuk kondisi F, mengikuti persamaan yang sama pada kondisi yang telah diulas sebelumnya untuk proses pengisian muatan dan pelucutan pada kapasitor, sehingga:

$$i_{La}(t5) = i_{La1}(t4) + \frac{1}{L_{a1}} \int_{t4}^{t5} V_{in} dt$$

$$i_{Lb}(t5) = i_{La1}(t0) + \frac{1}{L_{a1}} \int_{t0}^{t5} V_{in} dt$$

$$V_{Cc}(t5) = V_{Cc}(t4) + \frac{1}{C_c} \int_{t4}^{t5} i_{Cc} dt$$

$$L_2 \frac{di_{Lc}}{dt} = V_{Cc} - L_1 \frac{di_{Lc}}{dt}$$

Pada saat $t5$, V_{Ca} dan V_{Cb} bernilai nol, karena tidak terjadi proses pelucutan dari induktor ke kapasitor. Sedangkan V_{Cc} memiliki nilai, sehingga persamaannya menjadi:

$$V_{Cc}(t5) = \frac{1}{C_c} \int_{t2}^{t5} i_{Cc} dt$$

Sedangkan untuk arus yang terjadi pada output kapasitor adalah sebagai berikut.

$$C_c \frac{dV_{Cc}}{dt} = \frac{V_{Cc}-V_{Ca}}{R} - i_{Lc}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* adalah sebagai berikut.

$$V_{AB}(t5) = 0$$

$$V_{BC}(t5) = 0 - V_{Cc} = - \left(\frac{1}{C_c} \int_{t2}^{t5} i_{Cc} dt \right)$$

$$V_{CA}(t5) = V_{Cc} - 0 = \frac{1}{C_c} \int_{t2}^{t5} i_{Cc} dt$$

7. Kondisi G, yaitu S4,S3,S2 ON dan S1,S6,S5 OFF pada t=t6

Demikian halnya untuk kondisi G, mengikuti persamaan yang sama pada kondisi yang telah diulas sebelumnya untuk proses pengisian muatan dan pelucutan pada kapasitor, sehingga:

$$i_{Lb}(t6) = i_{Lb1}(t5) + \frac{1}{Lb1} \int_{t5}^{t6} V_{in} dt$$

$$V_{Ca}(t6) = V_{Ca}(t3) + \frac{1}{C_a} \int_{t3}^{t6} i_{Ca} dt$$

$$V_{Cc}(t6) = V_{Cc}(t5) + \frac{1}{C_c} \int_{t5}^{t6} i_{Cc} dt$$

$$L_2 \frac{di_{Lc}}{dt} = V_{Cc} - L_1 \frac{di_{Lc}}{dt}$$

$$L_2 \frac{di_{La}}{dt} = V_{Ca} - L_1 \frac{di_{La}}{dt}$$

Pada saat $t6$, V_{Cb} bernilai nol, karena tidak terjadi proses pelucutan dari induktor ke kapasitor. Sedangkan V_{Ca} dan V_{Cc} memiliki nilai, sehingga persamaannya menjadi:

$$V_{Ca}(t6) = \frac{1}{C_a} \int_{t1}^{t6} i_{Ca} dt$$

$$V_{Cc}(t6) = \int_{t2}^{t6} i_{Cc} dt$$

Dan untuk arus yang terjadi pada output kapasitor adalah sebagai berikut.

$$C_a \frac{dV_{Ca}}{dt} = \frac{V_{Ca} - V_{Cb}}{R} - i_{La}$$

$$C_c \frac{dV_{Cc}}{dt} = \frac{V_{Cc} - V_{Ca}}{R} - i_{Lc}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* adalah sebagai berikut.

$$V_{AB}(t6) = \frac{1}{C_a} \int_{t1}^{t6} i_{ca} dt$$

$$V_{BC}(t6) = - \left(\frac{1}{C_c} \int_{t2}^{t6} i_{cc} dt \right)$$

$$V_{CA}(t6) = \left(\frac{1}{C_c} \int_{t2}^{t5} i_{cc} dt \right) - \frac{1}{C_a} \int_{t1}^{t6} i_{ca} dt$$

8. Kondisi H, yaitu S4,S3,S5 ON dan S1,S6,S2 OFF pada t=t7

Demikian halnya untuk kondisi H, mengikuti persamaan yang sama pada kondisi yang telah diulas sebelumnya untuk proses pengisian muatan dan pelucutan pada kapasitor, sehingga:

$$i_{Lb}(t6) = i_{Lb1}(t6) + \frac{1}{Lb1} \int_{t6}^{t7} V_{in} dt$$

$$i_{Lc}(t6) = i_{Lc1}(t2) + \frac{1}{Lc1} \int_{t2}^{t7} V_{in} dt$$

$$V_{Ca}(t7) = V_{Ca}(t6) + \frac{1}{C_a} \int_{t6}^{t7} i_{ca} dt$$

$$L_2 \frac{di_{La}}{dt} = V_{Ca} - L_1 \frac{di_{La}}{dt}$$

Pada saat $t7$, V_{Cb} dan V_{Cc} bernilai nol, karena tidak terjadi proses pelucutan dari induktor ke kapasitor. Sedangkan V_{Ca} memiliki nilai, sehingga persamaannya menjadi:

$$V_{Ca}(t7) = \frac{1}{C_a} \int_{t1}^{t7} i_{ca} dt$$

Sedangkan untuk arus yang terjadi pada output kapasitor adalah sebagai berikut.

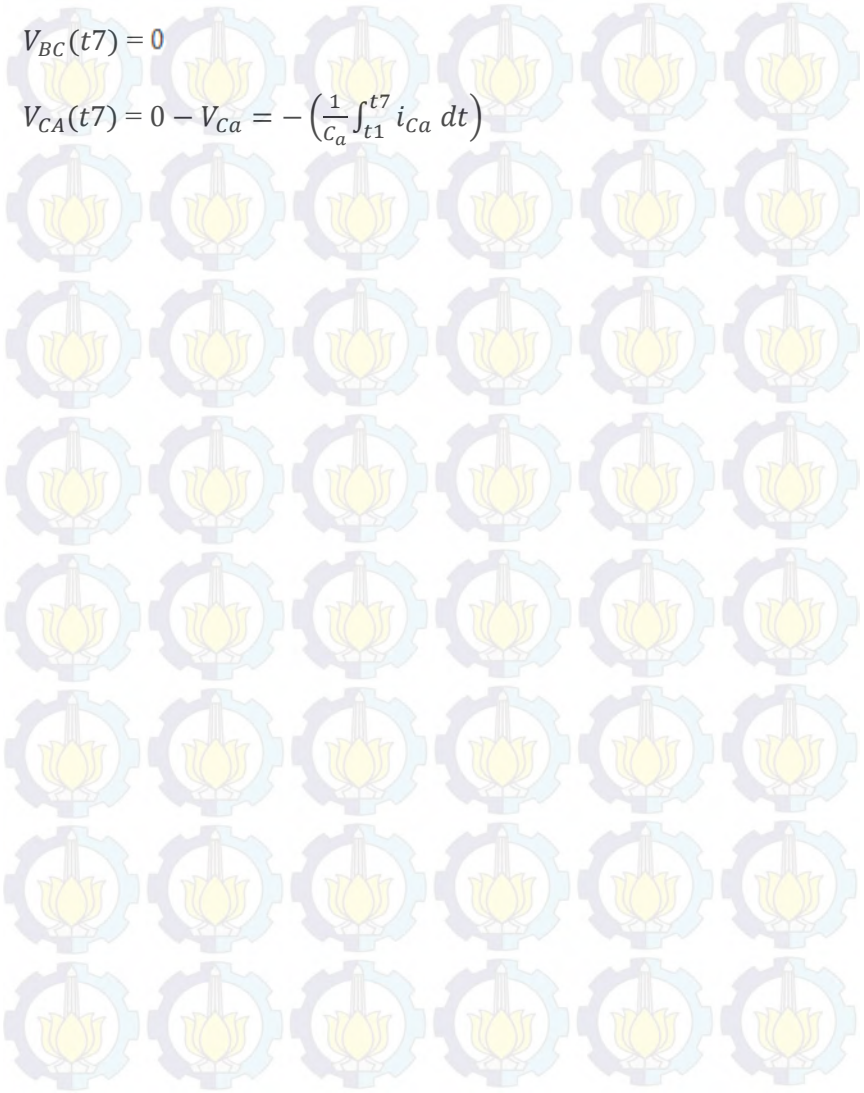
$$C_a \frac{dV_{Ca}}{dt} = \frac{V_{Ca} - V_{Cb}}{R} - i_{La}$$

Kemudian tegangan untuk pelucutan kapasitor antar *line* adalah sebagai berikut.

$$V_{AB}(t7) = V_{Ca} - 0 = \frac{1}{C_a} \int_{t1}^{t7} i_{Ca} dt$$

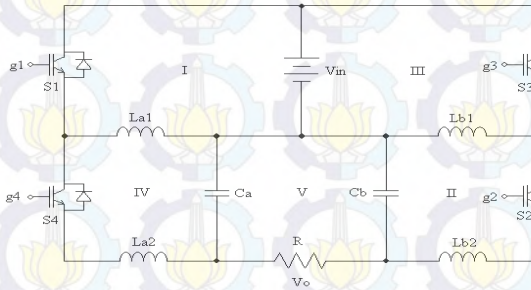
$$V_{BC}(t7) = 0$$

$$V_{CA}(t7) = 0 - V_{Ca} = -\left(\frac{1}{C_a} \int_{t1}^{t7} i_{Ca} dt\right)$$

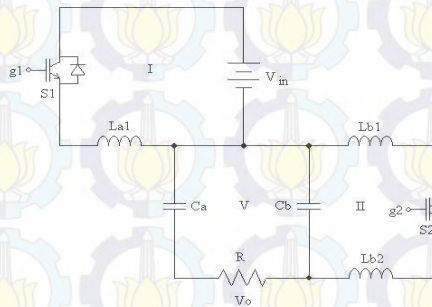


Lampiran 2

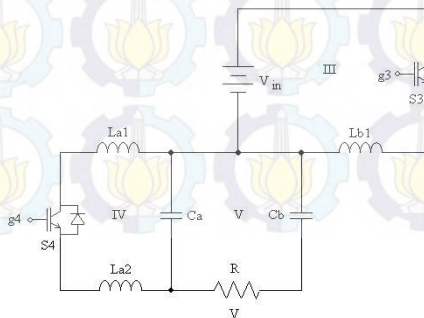
Rangkaian Inverter Buck Boost Satu Fasa dengan Induktor Penyangga (IBBSF-IP)



Rangkaian Equivalent pada Kondisi Pensaklaran 1



Rangkaian Equivalent Kondisi Pensaklaran 2



Lampiran 3

Modelling error Variabel untuk Kondisi A

$$\dot{x}_1 = \dot{e} = V_{ref} - V_o$$

$$\dot{x}_2 = \dot{e} = V_{ref} - \dot{V}_o$$

$$= V_{ref} - (\dot{V}_{ca} - \dot{V}_{cb})$$

$$= V_{ref} - \frac{1}{C}(I_{ca} - I_{cb})$$

$$\ddot{x}_2 = \ddot{e} = V_{ref} - \frac{1}{C}(\dot{I}_{ca} - \dot{I}_{cb})$$

$$= V_{ref} - \frac{1}{C}[-I_{la}(u) - I_{lb}(1-u)]$$

$$= V_{ref} - \frac{1}{C}\left[-\frac{V_{la}}{L}(u) - \frac{V_{lb}}{L}(1-u)\right]$$

$$= V_{ref} - \frac{1}{CL}[-V_{la}(u) - V_{lb}(1-u)]$$

$$= V_{ref} - \frac{1}{CL}[-V_{ca}(u) - V_{cb}(1-u)]$$

$$= V_{ref} - \frac{1}{CL}[-(V_o + V_{cb})(u) - (V_{ca} - V_o)(1-u)]$$

$$= V_{ref} + \frac{1}{CL}V_o - \frac{1}{CL}[-V_{cb}(u) - (-V_{ca})(1-u)]$$

$$= V_{ref} + \frac{1}{CL}(V_{ref} - e) + \frac{1}{CL}[(V_{cb})(u) - (V_{ca})(1-u)]$$

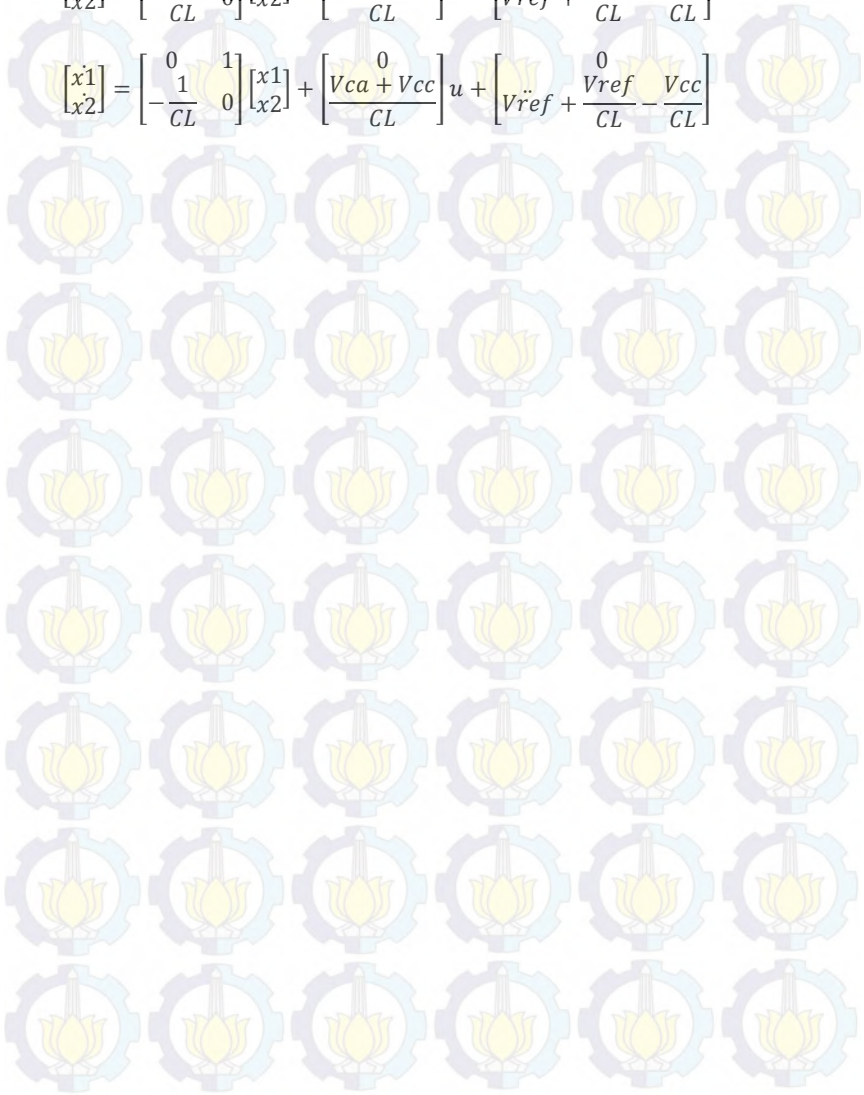
So

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -\frac{1}{CL} & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{V_{cb} + V_{ca}}{CL} \end{bmatrix} u + \begin{bmatrix} 0 \\ V_{ref} + \frac{V_o}{CL} - \frac{V_{ca}}{CL} \end{bmatrix}$$

Dengan cara yang sama, maka didapatkan persamaan matriks untuk kondisi B dan C seperti berikut ini.

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -\frac{1}{CL} & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{V_{cc} + V_{cb}}{CL} \end{bmatrix} u + \begin{bmatrix} 0 \\ V\ddot{r}_{ref} + \frac{V_{ref}}{CL} - \frac{V_{cb}}{CL} \end{bmatrix}$$

$$\begin{bmatrix} \dot{x}_1 \\ \dot{x}_2 \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -\frac{1}{CL} & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{V_{ca} + V_{cc}}{CL} \end{bmatrix} u + \begin{bmatrix} 0 \\ V\ddot{r}_{ref} + \frac{V_{ref}}{CL} - \frac{V_{cc}}{CL} \end{bmatrix}$$



Lampiran 4

Sliding Mode Control

- *Control Theorem*

$$U=1 \rightarrow S>0$$

$$U=0 \rightarrow S<0$$

- *Sliding Surface Untuk Kondisi A*

$$S = kx_1 + x_2$$

$$\dot{S} = k\dot{x}_1 + \dot{x}_2$$

$$\dot{S} = k\dot{x}_1 + \frac{1}{CL}x_1 + \frac{V_{cb} + V_{ca}}{CL}u + V\ddot{r}_{ef} + \frac{V_{ref}}{CL} - \frac{V_{ca}}{CL}$$

$$\dot{S} = CLk\dot{x}_1 + x_1 + (V_{cb} + V_{ca})u + V\ddot{r}_{ef}CL + V_{ref} - V_{ca}$$

- *Existence and Reachability Condition*

Lyapunov Stability

$$V = \frac{1}{2} S^2$$

$$\dot{V} < 0 \rightarrow S \cdot \dot{S} < 0$$

So

$$\text{If } S > 0 \rightarrow \dot{S} < 0$$

$$CLk\dot{x}_1 + x_1 + (V_{cb} + V_{ca})u + V\ddot{r}_{ef}CL + V_{ref} - V_{ca} < 0$$

$$\text{If } S < 0 \rightarrow \dot{S} > 0$$

$$CLk\dot{x}_1 + x_1 + V\ddot{r}_{ef}CL + V_{ref} - V_{ca} > 0$$

Untuk kondisi B dan C mengikuti persamaan pada kondisi A.

Lampiran 5

Lowpass Filter

Lowpass Filter mempunyai transfer fungsi sebagai berikut :

$$H = A \frac{\omega_o}{S + \omega_o}$$

Dimana : A=penguatan ; $\tau = \frac{1}{\omega_o} = \text{time constant}$;

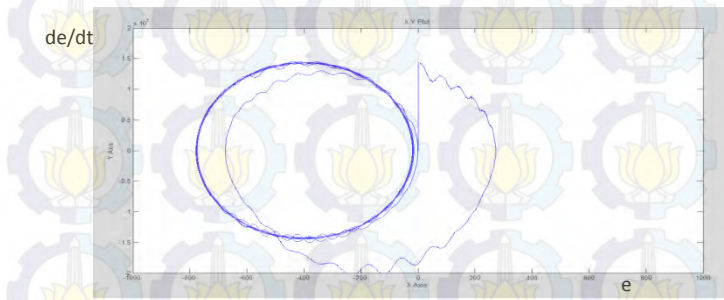
$\omega_o = \text{frekuensi Cut off (rad/sec)}$;

Karena dibutuhkan frekuensi keluaran sebesar 60 Hz maka didapat transfer fungsi filter sebagai berikut:

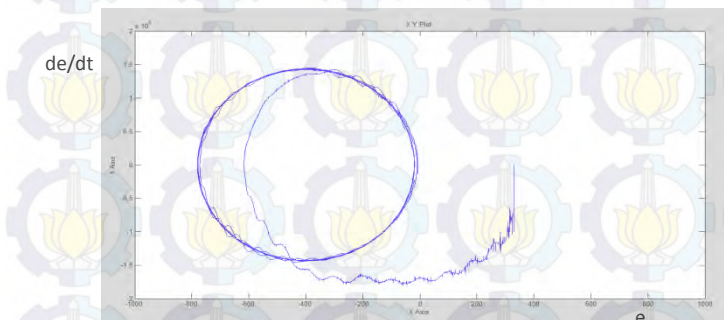
$$H = 2,5 \frac{376,8}{S + 376,8}$$

Lampiran 6

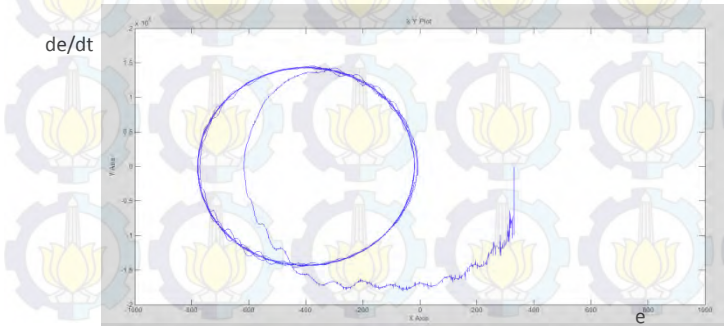
Trayektori Sistem



(a) Sistem trayektori ; Kondisi A



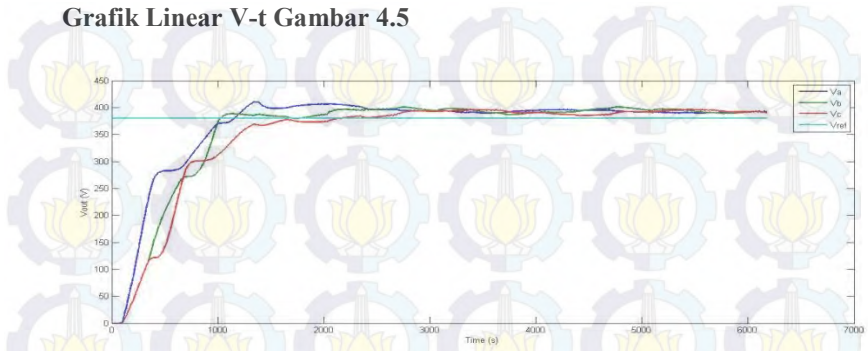
(b) Sistem trayektori ; Kondisi B



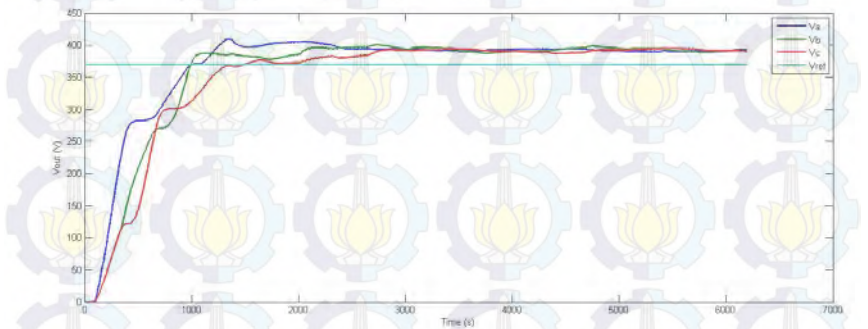
(c) Sistem trayektori ; Kondisi C

Lampiran 7

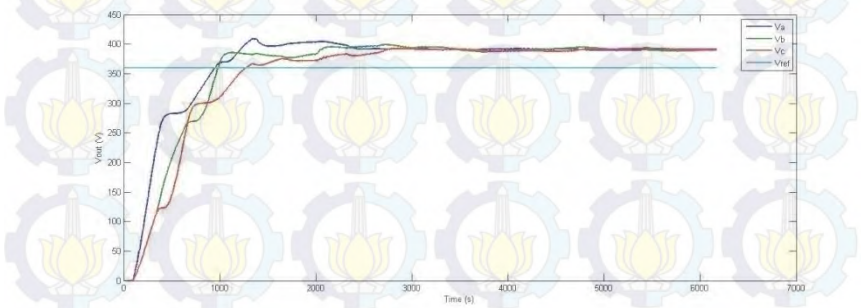
Grafik Linear V-t Gambar 4.5



(a) Setpoint = 380 Volt



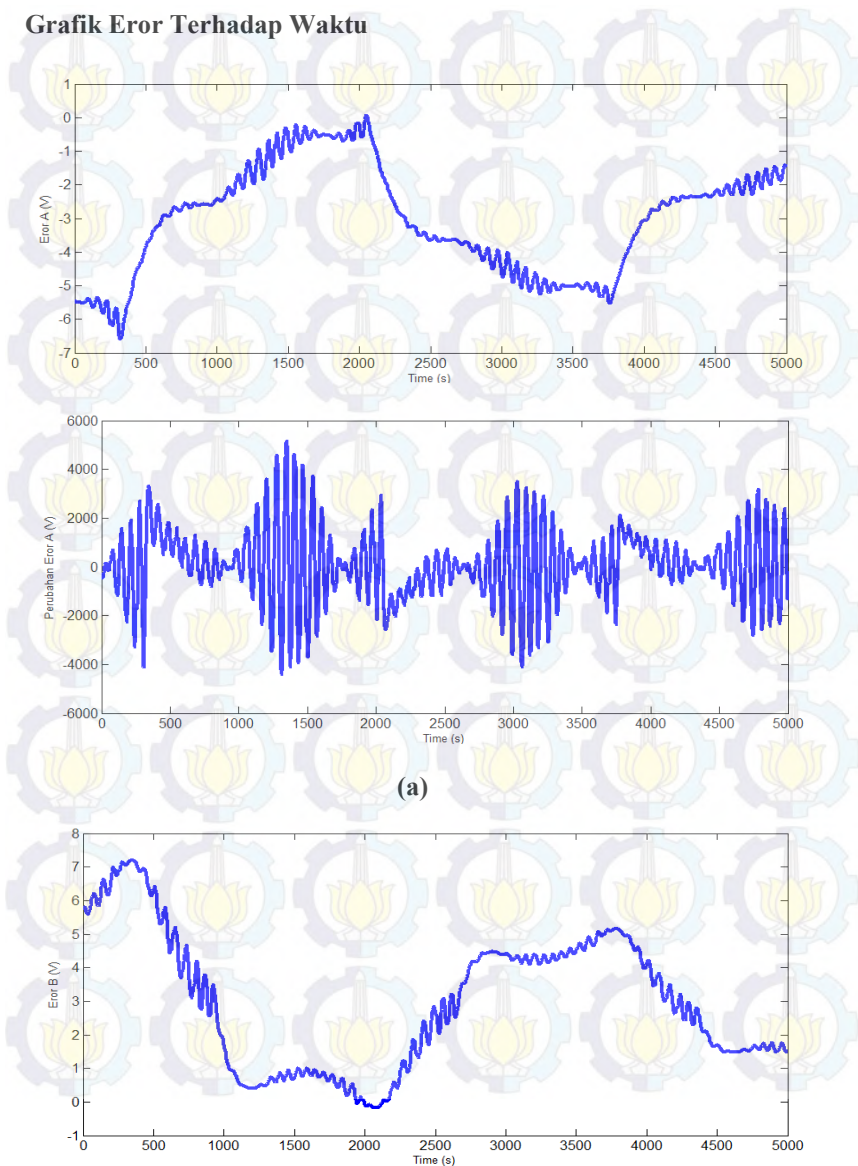
(b) Setpoint = 370 Volt

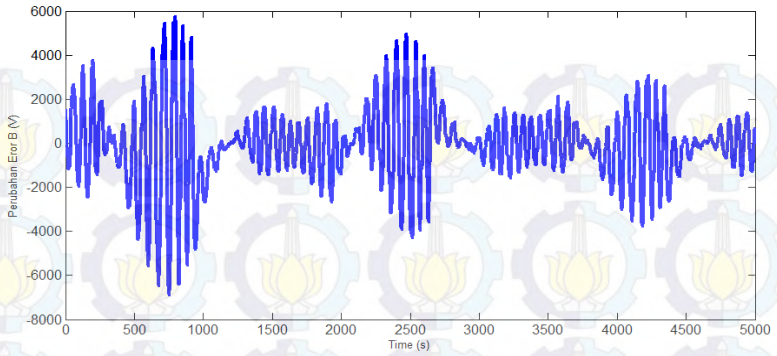


(c) Setpoint = 390 Volt

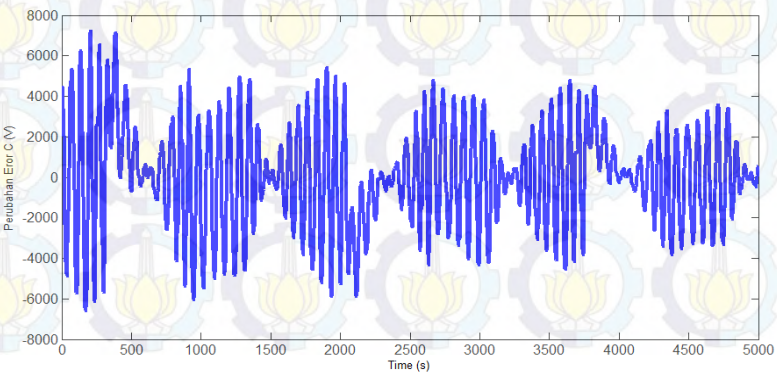
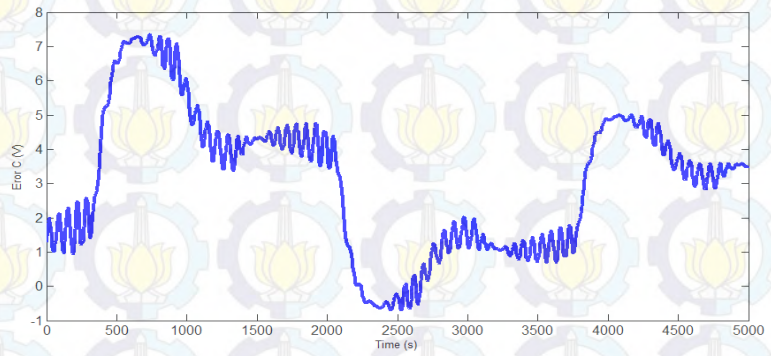
Lampiran 8

Grafik Error Terhadap Waktu





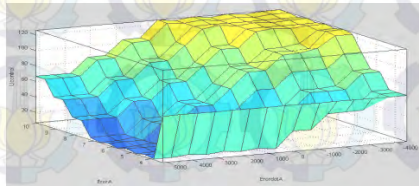
(b)



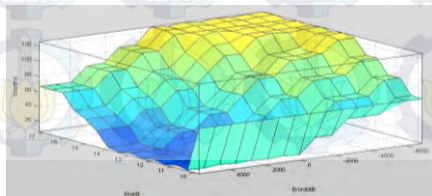
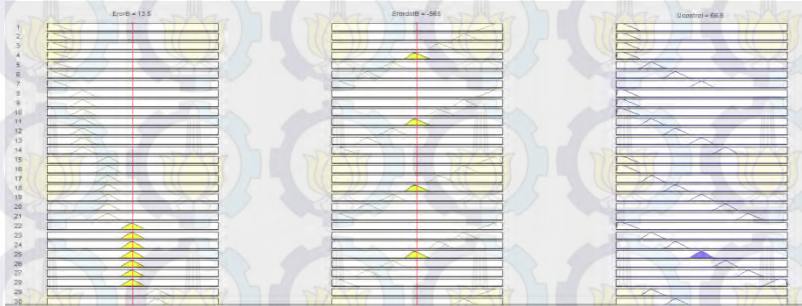
(c)

Lampiran 9

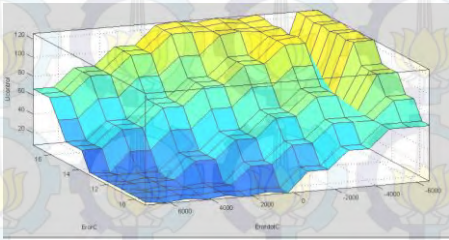
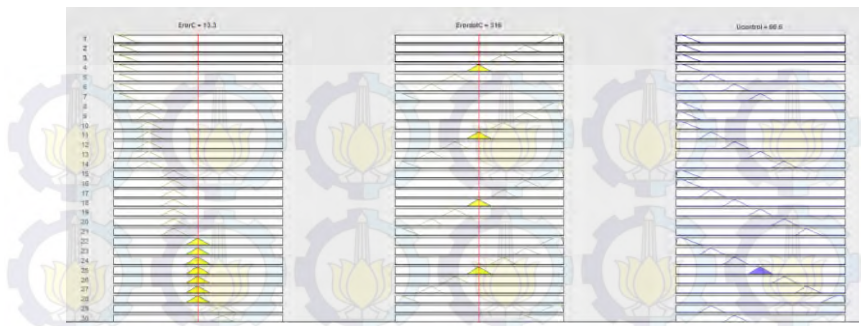
Fuzzy Rule dan Fuzzy Surface Viewer



(a)



(b)



(c)

BIODATA PENULIS



Khusnul Khotimah merupakan nama lengkap penulis dengan nama panggilannya adalah Khusnul. Penulis dilahirkan di kota Tegal, Jawa Tengah pada tanggal 5 Nopember 1993 dari pasangan Sanali dan Siti Aminah. Riwayat pendidikan penulis adalah SD Negeri Pekiringan I Tegal tahun 1999-2005, SMP Plus Al-Ittihad Cianjur tahun 2005-2008, SMA Plus Al-Ittihad Cianjur pada tahun 2008-2011. Penulis diterima sebagai mahasiswa prodi S1 Jurusan Teknik Fisika FTI-ITS melalui jalur Penerimaan Beasiswa Santri Berprestasi (PBSB) Oleh Kemenag pada tahun 2011, kemudian fokus pada bidang minat rekayasa instrumentasi dan kontrol untuk menyelesaikan tugas akhirnya. Penulis dapat dihubungi melalui *email*: khusnul.khotimah60@gmail.com.

DAFTAR GAMBAR

	Halaman
Gambar 2.1	Inverter Buck 7
Gambar 2.2	Inverter Boost 8
Gambar 2.3	Inverter Buck Boost 9
Gambar 2.4	Rangkaian <i>Plant</i> IBBTF-IP Secara Keseluruhan 10
Gambar 2.5	Tipe Kondisi <i>Switching</i> IBBTF-IP 12
Gambar 2.6	Pergerakan Trayektori Variabel Keadaan untuk Sistem Nonlinear 15
Gambar 2.7	Pergerakan Trayektori Variabel Keadaan pada <i>Sliding Surface</i> 16
Gambar 2.8	Komposisi Aturan Fuzzy 20
Gambar 2.9	Proses Defuzifikasi 21
Gambar 2.10	Rentang Error dan Perubahan Error Serta Sinyal Kontrol U 23
Gambar 2.11	SPWM 24
Gambar 2.12	Bode Plot untuk <i>Lowpass Filter</i> 26
Gambar 2.13	Bode Plot untuk <i>Highpass Filter</i> 26
Gambar 2.14	Bode Plot untuk <i>Bandpass Filter</i> 27
Gambar 3.1	Diagram Alir Tugas Akhir 29
Gambar 3.2	Pemodelan IBBTF-IP dengan Teknik SPWM pada PSIM 30
Gambar 3.3	Sinyal Carier dan Sinyal Kontrol SPWM 31
Gambar 3.4	Sinyal SPWM 32
Gambar 3.5	Rangkaian Equivalent IBBTF-IP Port A 33
Gambar 3.6	(a) Rangkaian Equivalent IBBTF-IP Ketika S1 ON, (b) Rangkaian Equivalent IBBTF-IP Ketika S4 ON 33
Gambar 3.7	<i>Open Loop</i> IBBTF-IP System 36
Gambar 3.8	Pemodelan IBBTF-IP <i>Open Loop</i> dengan Simulink Matlab: (a) Keseluruhan Model IBBTF-IP, (b) Model Arus Induktor (L1), (c) Model Arus Induktor (L2), (d) Model Tegangan Kapasitor dan (e)

	Model Tegangan Keluaran Serta LPF	39
Gambar 3.9	<i>Membership Function</i> : (a) Input 1, (b) Input 2, (c) Output	41
Gambar 3.10	<i>Close Loop System</i> Menggunakan FSMC	45
Gambar 4.1	Respon Tegangan Inverter Buck pada Matlab untuk V_{in} 120V dengan <i>Lowpass</i> <i>Filter</i>	47
Gambar 4.2	Respon Tegangan Inverter Buck pada Matlab untuk V_{in} 120V tanpa <i>Lowpass</i> <i>Filter</i>	48
Gambar 4.3	Respon Tegangan Inverter Boost pada Matlab untuk V_{in} 120V dengan <i>Lowpass</i> <i>Filter</i>	49
Gambar 4.4	Respon Tegangan Inverter Boost pada PSIM untuk V_{in} 120V dengan <i>Lowpass</i> <i>Filter</i>	50
Gambar 4.5	Grafik Orde Dua IBBTF-IP Menggunakan SMC	53
Gambar 4.6	Grafik Sinusoidal IBBTF-IP Menggunakan SMC	53
Gambar 4.7	Grafik Sinusoidal IBBTF-IP Menggunakan FSMC	54
Gambar 4.8	Grafik Orde Dua IBBTF-IP Menggunakan FSMC	54

Sistem Pengendalian Tegangan Keluaran Pada Inverter Buck Boost Tiga Fasa Dengan Induktor Penyangga Berbasis *Fuzzy Sliding Mode Control* (FSMC)

Khusnul Khotimah¹⁾ Dr. Ir.Purwadi Agus Darwito, M.Sc.²⁾

Jurusan Teknik Fisika, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember (ITS) Surabaya
Indonesia 60111^{1,2)}

email: khusnul.khotimah60@gmail.com¹⁾, padarwito@ep.its.ac.id²⁾

Abstrak— Salah satu teknologi *Renewable Energy* yang banyak dikembangkan saat ini adalah *Distributed Generator (DG system)*. Komponen terpenting dalam pengoperasian *DG system* adalah Inverter. Topologi inverter yang sedang dikembangkan saat ini adalah Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP). Sebelumnya jenis inverter satu fasa untuk topologi yang serupa pernah diteliti dengan menggunakan metode SMC (*Sliding Mode Control*), namun penguatan tegangan yang dihasilkan masih cukup kecil. Oleh karena itu pada penelitian Tugas Akhir ini akan dijelaskan mengenai implementasi kontrol FSMC pada IBBTF-IP secara simulasi menggunakan perangkat lunak MATLAB R2009A dan PSIM9.0.3 untuk mengetahui penguatan tegangan yang akan dihasilkannya. Dipilih metode *Fuzzy Sliding Mode Control (FSMC)* karena dapat mengatasi ketidaklinieran sistem seperti *chattering*. Desain controller berbasis FSMC yang telah dibuat, mampu mengendalikan tegangan keluaran dari IBBTF-IP dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,15%; 1,71%; 3,15%. Dibandingkan dengan SMC, metode FSMC masih lebih baik dalam mengatasi performansi sistem IBBTF-IP meskipun belum dapat mengurangi banyaknya *Chattering* yang dihasilkan secara significant, yakni dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,68%; 4,73%; 4,33%. Kemudian setelah dilakukan uji sensitivitas sistem dengan memvariasikan nilai tegangan masukan dan nilai resistansi, didapatkan bahwa semakin besar perubahan kedua parameter tersebut dari nilai referensi maka nilai sensitivitas akan semakin kecil. Pada kasus ini, efek *Chattering* masih terlihat sehingga perlu dilakukan penelitian lebih lanjut lagi untuk dapat mereduksinya.

Kata Kunci ---- Inverter, IBBTF-IP, FSMC

I. PENDAHULUAN

Hal yang paling berpengaruh dalam krisis energi di dunia khususnya di Indonesia adalah penggunaan listrik yang kian meningkat. Salah satu solusi atas masalah ini adalah dengan menggunakan teknologi *DG System*. Pada umumnya *DG System* difungsikan untuk sumber daya cadangan karena daya

simpan energinya yang cukup efisien serta ramah lingkungan. Agar dapat berfungsi, *DG System* harus dilengkapi dengan *DC to AC Converter* atau sering dikenal dengan sebutan Inverter [1].

Salah satu topologi inverter baru yang ada saat ini adalah *Inverter Buck Boost Three Phase* dengan induktor penyangga (IBBTF-IP). Namun demikian, kualitas tegangan AC yang dihasilkan inverter masih bersifat fluktuatif. Oleh karena itu, sistem kendali pada inverter menjadi penting untuk topik penelitian ini. Beberapa penelitian telah dilakukan untuk mengatasi masalah ketidakstabilan tegangan keluaran dari Inverter jenis Buck Boost ini. Seperti yang telah dilakukan oleh Yusnia [2], dimana pada penelitiannya dia merancang simulasi kontroler tegangan Inverter Buck-Boost satu fasa berbasis *Neuro-Fuzzy*. Dengan topologi yang sama, Mega [3] juga mengembangkan sistem pengendalian Inverter Buck-Boost satu fasa dengan metode MRAC untuk mendapatkan kestabilan sistem. Pada penelitian lain, Almas [4] juga mendesain *controller* untuk mengontrol tegangan dari Inverter Buck Boost satu fasa dengan induktor penyangga menggunakan metode *Sliding Mode Control* dengan beban yang bervariasi. Dengan topologi inverter yang serupa, Purwadi [5] juga mendesain sebuah topologi baru Inverter Buck Boost tiga fasa dengan induktor penyangga yang tidak lain adalah pengembangan dari Inverter Buck Boost satu fasa dengan induktor penyangga yang pernah dilakukan oleh peneliti sebelumnya, tetapi masih menggunakan controller konvensional yaitu dengan teknik SPWM saja.

Pada beberapa penelitian sebelumnya, jenis kontrol yang digunakan untuk jenis inverter tiga fasa itu sendiri masih belum sesuai dengan yang diharapkan. Oleh karena itu, penulis bermaksud untuk meneliti lebih lanjut jenis kontrol yang tepat dan paling efisien untuk mengendalikan tegangan keluaran dari inverter buck boost tiga fasa dengan induktor penyangga yang bersifat fluktuatif. Metode kontrol tegangan yang diajukan adalah jenis *Fuzzy Sliding Mode Controller (FSMC)*. Jenis kontrol ini dianggap mampu mengejar nilai *set point* dari *plant*. Hal ini dikarenakan integrasi kontrol dari *Fuzzy Logic Control (FLC)* dan SMC (*Sliding Mode Control*) yang akan diperbaharui melalui sistem pengaturan yang disebut dengan *Fuzzy Rule Base* serta pengaturan pada *Sliding Surface*-nya agar mencapai kondisi konvergen. Dalam hal ini *Software Simulink Matlab* digunakan untuk membuat rangkaian kontrol

inverter, dengan acuan bentuk sinyal hasil dari *softwarePower Simulator* (PSIM).

II. TEORI PENELITIAN

A. Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP)

Inverter adalah suatu rangkaian untuk mengubah sumber tegangan DC tetap menjadi sumber tegangan AC dengan frekuensi tertentu. Berdasarkan tegangan keluarannya, inverter dapat dikelompokkan menjadi 3, yaitu: *Buck Inverter*, *Boost Inverter* dan *Buck Boost Inverter*.

✓ *Inverter Buck*

Inverter buck adalah inverter yang tegangan AC outputnya lebih kecil daripada tegangan inputnya. Prinsip kerjanya sama seperti inverter pada umumnya, yakni *switch* bekerja ON-OFF secara bergantian, dengan syarat dalam satu lengan tidak boleh sama-sama kondisi ON [6].

✓ *Inverter Boost*

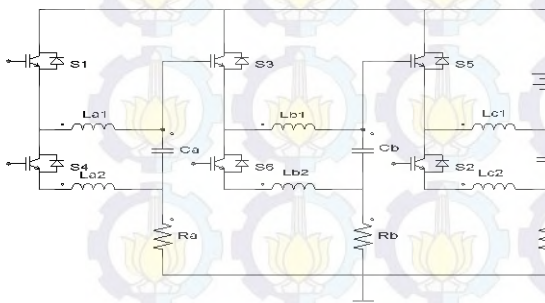
Inverter Boost dapat menghasilkan tegangan output yang nilainya lebih besar dari tegangan inputnya tergantung dari nilai *Duty Cycle*-nya. Untuk cara kerjanya sendiri sama seperti inverter pada umumnya, yaitu melalui proses pengisian dan pelucutan muatan yang diatur oleh kondisi ON-OFF dari saklar.

✓ *Inverter Buck Boost*

Pada jenis inverter buck boost, tegangan outputnya dapat lebih besar atau lebih kecil dari tegangan inputnya. Hal ini tergantung pada nilai *duty cycle*-nya.

✓ *Inverter Buck Boost Tiga Fasa Dengan Induktor Penyangga (IBBTF-IP)*

Inverter Buck Boost tiga fasa dengan induktor penyangga adalah salah satu jenis topologi baru *single stage inverter* dan merupakan gabungan dari Inverter Buck Boost satu fasa dengan Induktor Penyangga. Secara keseluruhan, rangkaian IBBTF-IP seperti yang terlihat pada Gbr. 2.1.



Gbr.2.1 Rangkaian Plant IBBTF-IP Secara Keseluruhan

Adapun kombinasi ON dan OFF dari saklar IGBT S1,S2,S3,S4,S5 dan S6 yang mungkin terjadi dalam IBBTF-IP yang diatur dengan SPWM adalah sebagai berikut.

- a. S1,S3 dan S5 ON; S4,S6 dan S2 OFF (gambar 3.3a)
- b. S1,S6 dan S5 ON; S4,S3 dan S2 OFF (gambar 3.3b)
- c. S4,S5 dan S6 ON; S1,S2 dan S3 OFF (gambar 3.3c)
- d. S4,S6 dan S2 ON; S1,S3 dan S5 OFF (gambar 3.3d)

- e. S1,S6 dan S2 ON; S4,S3 dan S5 OFF (gambar 3.3e)
- f. S1,S3 dan S2 ON; S4,S6 dan S5 OFF (gambar 3.3f)
- g. S4,S3 dan S2 ON; S1,S6 dan S5 OFF (gambar 3.3g)
- h. S4,S3 dan S5 ON; S1,S6 dan S2 OFF (gambar 3.3h)

B. Konsep Sliding Mode Control

Pada kontrol menggunakan SMC hal terpenting yang harus ada yaitu *Sliding Surface (S)* yang merupakan titik acu dari trayektori variabel keadaan yang dikontrol agar mencapai kestabilan dan merupakan kombinasi linear dari *State-Variable* tersebut (persamaan 2.1). *Sliding Surface* merupakan hal penting dalam kontrol SMC karena setiap *State-Variable* yang posisinya ada dalam *Trajectory Sliding Surface*, nilainya akan menuju suatu titik konvergensi atau titik nol pada *Phase Plane Trajectory* seperti yang ditunjukkan oleh Gbr. 2.2. Maka dari itu kontrol yang digunakan harus dapat mendorong *Trajectory* dari variabel keadaan menuju *Sliding Surface* dalam waktu tertentu dan dapat mempertahankannya [7].

$$S(x, t) = \sum_{i=0}^n \alpha_i \cdot x_i(t) \tag{2.1}$$

Dimana: $S(x, t) = \text{Sliding Surface}$;
 $x_i(t) = \text{State Variable}$;
 $\alpha_i(t) = \text{Sliding Coefficient}$



Gbr. 2.2 Pergerakan Trayektori Variabel Keadaan Pada Sliding Surface

Pada desain SMC yang harus dilakukan adalah penentuan variabel keadaan yang akan dikontrol dan penentuan *Sliding Surface* dan teorema kontrol. Idealnya jika kontrol SMC diterapkan, ada 2 macam sifat yang harus diperhatikan yaitu sifat ketercapaian dan sifat keadaan. Sifat ketercapaian diperhatikan dengan tujuan untuk mengetahui apakah trayektori dari sistem menuju ke *Sliding Surface* atau tidak bagaimanapun kondisi awalnya. Sifat ketercapaian memenuhi fungsi Lyapunov.

Setelah itu dilakukan pemeriksaan sifat keadaan dari SMC yaitu apakah trayektori variabel keadaan yang telah mencapai *sliding surface* dapat dipertahankan *track*-nya atau tidak. Pada sistem kontrol, kondisi kestabilan merupakan syarat mutlak bagi keberhasilan sistem kontrol tersebut. Pada SMC sendiri kestabilan sistem kontrol tersebut dapat ditinjau dari persamaan *Sliding Surface*-nya.

C. Logika Fuzzy

Logika fuzzy merupakan salah satu cabang dari ilmu komputer yang mempelajari tentang nilai kebenaran yang bernilai banyak. Berbeda dengan nilai kebenaran pada logika klasik yang bernilai 0 (salah) atau 1 (benar). Logika fuzzy mempunyai nilai kebenaran real dalam selang [0,1]. Logika fuzzy pertama kali dikembangkan oleh Lotfi A. Zadeh seorang ilmuwan Amerika Serikat berkebangsaan Iran dari Universitas

California di Berkeley. Meskipun demikian, logika fuzzy lebih banyak dikembangkan oleh praktisi Jepang [8].

Adapun *Fuzzy Inference System* (FIS) itu sendiri adalah sistem penarikan kesimpulan dari sekumpulan kaidah fuzzy, dapat berupa input nilai eksak maupun rules dalam kaidah fuzzy. Adapun proses-proses dalam FIS adalah sebagai berikut.

- a. Fuzzyfikasi.
- b. Operasi Logika Fuzzy
- c. Implikasi
- d. Agregasi.
- e. Defuzzyfikasi.

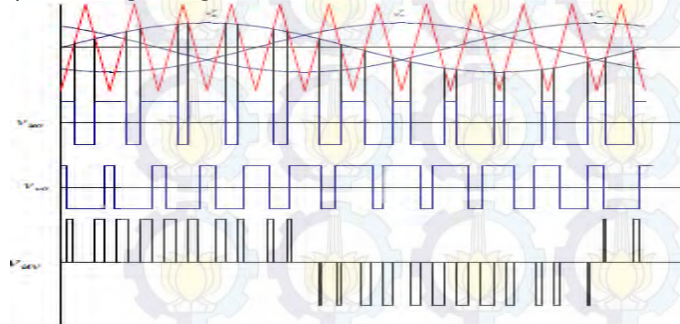
D. Fuzzy Sliding Mode Control (FSMC)

Pada prinsipnya, metode FSMC merupakan integrasi antara FLC dan SMC yang saling melengkapi satu sama lain. FLC dikombinasikan dengan SMC agar dapat mengurangi jumlah rule base secara dratis. Begitu pula SMC dikombinasikan dengan FLC agar dapat mengatasi ketidakpastian dan gangguan sistem. Berikut langkah-langkah yang harus dilakukan untuk mendesain kontrol FSMC [9].

1. Definiskan variabel yang akan dikontrol
2. Tentukan *Sliding Surface*, *Sliding Coefficient* serta teorema kontrolnya
3. Definiskan variabel input dan output fuzzy
4. Rancang model kontrol Fuzzy Mamdani dan kaitkan dengan fungsi keanggotaan fuzzy-nya
5. Bangun *fuzzy inference rule base*-nya
6. Defuzifikasi variabel fuzzy
7. Integrasikan FLC dengan algoritma SMC
8. Implementasi

E. Sinusoidal Pulse Width Modulation (SPWM)

SPWM adalah salah satu teknik untuk mengatur penyaklaran pada inverter. SPWM menghasilkan sinyal *digital* yang mempunyai lebar pulsa (*duty cycle*) yang dapat diubah-ubah. Apabila amplitudo sinyal referensi berada di atas sinyal *carrier*, maka dihasilkan sinyal *digital ON*. Begitu pula sebaliknya, apabila sinyal referensi dibawah sinyal *carrier*, akan menghasilkan sinyal *digital OFF* [10]. Perbedaan *duty cycle* ditampilkan pada *Gbr 2.3*.



Gbr 2.3 SPWM [10]

F. Low Pass Filter (LPF)

Low pass filter (LPF) merupakan suatu rangkaian yang dapat meneruskan sinyal-sinyal dengan frekuensi dibawah frekuensi transisinya, dan melemahkan sinyal-sinyal yang memiliki frekuensi diatas frekuensi transisinya. *Lowpass filter* mempunyai transfer fungsi pada persamaan 2.2 [11].

$$H(s) = \frac{V_o(s)}{V_i(s)} = H_o \frac{\omega_o}{s + \omega_o} \tag{2.2}$$

Dimana : ω_o = frekuensi *cut off*

H_o = Gain filter

G. Sensitifitas Sistem dan Ketangguhan

Suatu sistem kontrol dikatakan robust jika mempunyai sensitivitas rendah, stabil meskipun ada perubahan variasi parameter dan performansi sistem tetap memenuhi kriteria yang ditetapkan meski ada perubahan parameter sistem. Ketangguhan dari suatu sistem juga mulai diperhitungkan orang [12].

Sensitivitas sistem menunjukkan derajat perubahan respon sistem setiap ada perubahan parameter. Dalam perumusannya, sensitivitas sistem adalah rasio dari fraksi perubahan fungsi alih sistem dengan fraksi perubahan parameter sistem yang dapat dirumuskan seperti persamaan 2.3.

$$S_{f;p} = \lim_{\Delta p \rightarrow 0} \frac{\text{fraksi perubahan fungsi sistem } f}{\text{fraksi perubahan parameter } p} \tag{2.3}$$

III. METODOLOGI PENELITIAN

Pada bab ini akan dijelaskan langkah-langkah penelitian sistem pengendalian tegangan keluaran pada IBBTF-IP menggunakan metode FSMC.

A. Studi Literatur

Pada penelitian ini, dilakukan studi literatur mengenai IBBTF-IP dan FSMC dari beberapa jurnal ilmiah dan paper.

B. Perancangan IBBTF-IP Pada Software PSIM

Perancangan IBBTF-IP pada Software PSIM dilakukan secara *open loop* dengan merangkai sejumlah komponen penyusun IBBTF-IP [13].

C. Pemodelan Matematis IBBTF-IP

Model matematis IBBTF-IP diturunkan berdasarkan Hukum KVL (*Kirchoff Voltage Law*) yang ditinjau berdasarkan mode operasi ON-OFF di setiap port a,b dan c [14]. Untuk strategi control, model matematisnya melalui pendekatan model state space berikut ini.

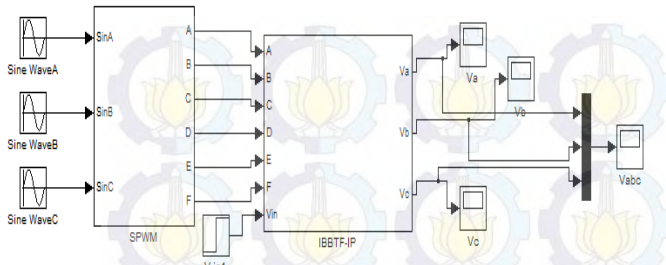
$$\begin{bmatrix} \frac{di_{La}}{dt} \\ \frac{dv_{Ca}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_1+L_2} \\ -1 & \frac{1}{RC_a} \end{bmatrix} \begin{bmatrix} i_{La} \\ v_{Ca} \end{bmatrix} + \begin{bmatrix} 0 \\ -1 \end{bmatrix} v_{Cb} \tag{3.1a}$$

$$\begin{bmatrix} \frac{di_{Lb}}{dt} \\ \frac{dv_{Cb}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_1+L_2} \\ -1 & \frac{1}{RC_b} \end{bmatrix} \begin{bmatrix} i_{Lb} \\ v_{Cb} \end{bmatrix} + \begin{bmatrix} 0 \\ -1 \end{bmatrix} v_{Cc} \tag{3.7b}$$

$$\begin{bmatrix} \frac{di_{Lc}}{dt} \\ \frac{dv_{Cc}}{dt} \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{L_1+L_2} \\ -1 & \frac{1}{RC_c} \end{bmatrix} \begin{bmatrix} i_{Lc} \\ v_{Cc} \end{bmatrix} + \begin{bmatrix} 0 \\ -1 \end{bmatrix} v_{Ca} \tag{3.7c}$$

D. Perancangan Serta Uji Open Loop IBBTF-IP Pada Software Matlab Simulink

Berdasarkan model IBBTF-IP yang sudah dihasilkan sebelumnya, langkah selanjutnya adalah uji *open loop* dirancang sesuai dengan blok diagram yang ada pada *Gbr.3.1*.



Gbr.3.1. Open Loop System Secara Keseluruhan

Ada 5 bagian penting dalam sistem uji *open loop* IBBTF-IP yaitu IBBTF-IP sebagai inverter atau *plant* yang ingin diamati responnya, SPWM sebagai penghasil sinyal utama (U) pengujian *open loop*, *actuator (gatedrive)* adalah penghasil sinyal 0/1 dan 1/0 sebagai 2 sinyal masukan utama untuk IBBTF-IP, filter sebagai penghilang *Chattering* atau sinyal dengan frekuensi yang tidak diinginkan dan display sebagai alat untuk mengamati respon dari pengujian *open loop*.

E. Perancangan Serta Uji Close Loop IBBTF-IP Pada Software Matlab Simulink

Pada uji *Close Loop* IBBTF-IP pada Simulink Matlab, rangkaianya sama seperti pada perancangan untuk uji *Open Loop* IBBTF-IP. Hanya saja ditambahkan umpan balik untuk mengetahui besarnya error serta perubahan error. Selanjutnya dapat dibandingkan dengan hasil respon sistem setelah dilengkapi dengan controller FSMC pada langkah berikutnya.

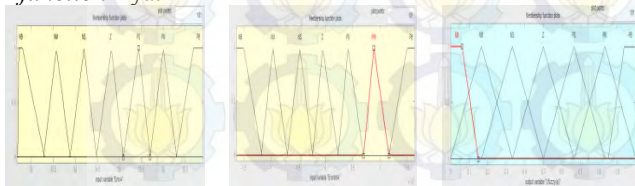
F. Perancangan Controller FSMC

✓ **Desain SMC**

Pada desain SMC, yang pertama dilakukan adalah Didefinisikan variabel yang akan dikontrol. Lalu Didefinisikan persamaan *Sliding Surface* dan teorema kontrolnya

✓ **Desain FLC**

Pada desain FLC, yang pertama adalah pendefinisian input output fuzzy kemudian dibuatkan *Membership function*-nya.



Gbr 3.2 Membership Function: (a) Input1 (b) Input2, (c) Output

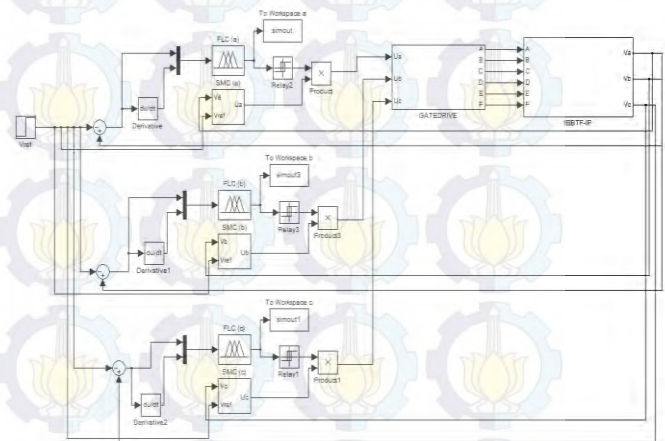
Pada gambar *Fuzzy Inference System* di atas, dibuat 7 fungsi keanggotaan yaitu NB (Negative Big), NM (Negative Medium), NS (Negatif Small), Z (Zero), PS (Positive Small), PM (Positive Medium), dan PB (Positive Big). Setelah itu, dibuatlah *Fuzzy Rule Base*-nya hingga proses defuzifikasi.

Tbl 3. 1 Fuzzy Rule Base

e	de/dt	NB	NM	NS	Z	PS	PM	PB
PB	NB	NB	NB	NB	NB	NM	NS	Z
PM	NB	NB	NB	NM	NS	Z	PS	PM
PS	NB	NM	NS	Z	PS	PM	PB	PB
Z	NB	NS	Z	PS	PM	PB	PB	PB
NS	NM	NS	Z	PS	PM	PB	PB	PB
NM	NS	Z	PS	PM	PB	PB	PB	PB
NB	Z	PS	PM	PB	PB	PB	PB	PB

G. Implementasi FSMC pada IBBTF-IP

Setelah diuji *Close Loop System* dari IBBTF-IP, selanjutnya adalah merangkai controller FSMC yang merupakan kombinasi dari kontrol SMC dan FLC pada *Plant* IBBTF-IP agar dapat disimulasikan dan diketahui respon sistemnya.



Gbr 3.3 Close Loop System Menggunakan FSMC

H. Uji Sensitifitas Sistem

Pada uji sensitifitas sistem, diamati respon sistem secara *Close Loop* dari IBBTF-IP menggunakan controller FSMC, dengan nilai tegangan input serta beban yang bervariasi.

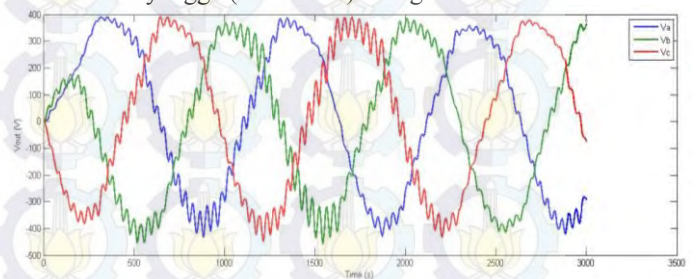
I. Analisa Data dan Penyusunan Laporan

Data didapat dan kemudian dianalisis berdasarkan dari 3 jenis pengujian yaitu uji *Open Loop*, uji *Closed Loop*, dan uji Sensitifitas.

IV. HASIL DAN PEMBAHASAN

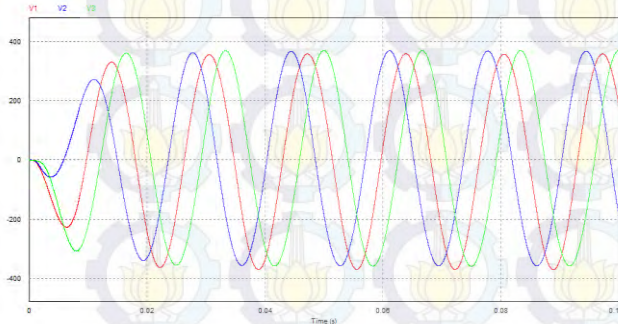
A. Respon Open Loop IBBTF-IP

Pada uji *open loop* didapatkan grafik sinusoidal dari tegangan output Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP) sebagai berikut.



Gbr 4.1 Respon Tegangan Pada Matlab dengan Vin 120V dengan Low Pass Filter

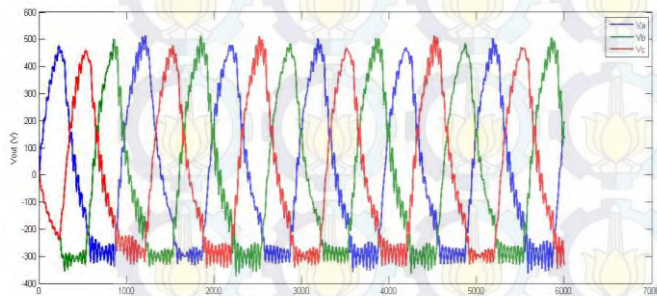
Oleh karena banyaknya *Chattering* yang ada, ditambahkan *Low Pass Filter* agar dapat meloloskan sinyal yang ada di bawah frekuensi *cut off* nya. Jika pada simulasi Matlab didapatkan tegangan output secara berurutan untuk port a,b, dan c adalah 372V; 368V; 369V, maka pada grafik PSIM didapatkan 377,5V; 385V; 387V. Berikut adalah grafik sinusoidal pada PSIM.



Gbr 4.2 Respon Tegangan IBBTF-IP Menggunakan P-SIM

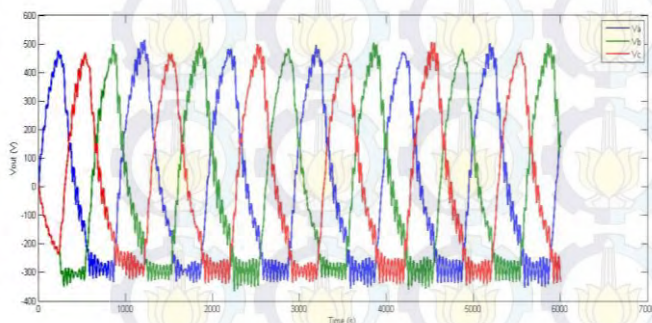
B. Closed Loop Pada IBBTF-IP Menggunakan FSMC

Mula-mula dilakukan uji *close loop* dengan menggunakan controller SMC saja. Hal ini agar kita mengetahui gain kontrol K yang tepat untuk dapat mencapai *Setpoint*. Hasil yang didapatkan dengan Metode SMC pada IBBTF-IP dapat mengontrol tegangan keluaran hingga mencapai *Set Point* pada gain kontrol $K=133,3$. Namun, *Chattering* yang dihasilkannya pun cukup besar. Berikut adalah respon tegangan output IBBTF-IP dengan menggunakan SMC.



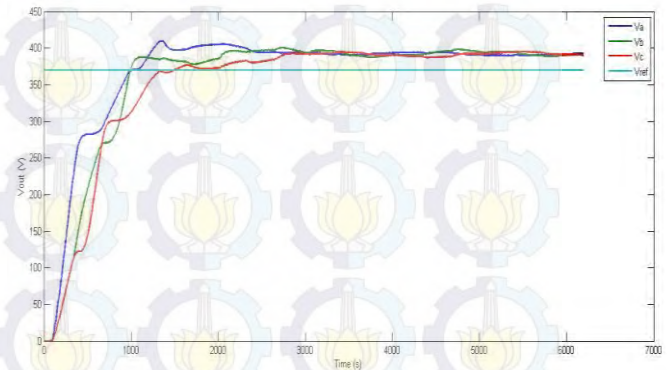
Gbr 4.3 Grafik Sinusoidal IBBTF-IP Menggunakan SMC

Setelah diintegrasikan dengan *Fuzzy Logic Controller* (FLC), *Chattering* yang dihasilkan masih belum bisa berkurang secara significant seperti yang terlihat pada Gbr 4.4.



Gbr 4.4 Grafik Sinusoidal IBBTF-IP Menggunakan FSMC

Chattering ini dapat disebabkan oleh nilai kapasitansi yang mempengaruhi pada proses *Charging* dan *Discharging* pada kapasitor. Yakni semakin besar nilai kapasitansi akan semakin sedikit *Chattering* yang dihasilkan. Jadi, perbedaan yang terjadi antara kedua simulai tersebut dapat disebabkan oleh 2 alasan. Pertama adalah adanya kemungkinan pemodelan matematis pada software Simulink Matlab R2009A masih belum merepresentasikan dengan benar IBBTF-IP atau yang kedua adalah filter yang diterapkan pada Simulink Matlab R2009A dengan PSIM versi.9.0.3 mempunyai karakteristik yang berbeda dalam memfilter sinyal meskipun sama-sama berjenis *Lowpass Filter*. Pada grafik orde dua, kita akan mengetahui *Error Steady State*, *Overshoot*, serta *Settling Time* seperti yang ditunjukkan pada Gbr 4.5.



Gbr 4.5 Grafik Orde Dua IBBTF-IP Menggunakan FSMC

Va merupakan tegangan output A (Fasa 0^0), Vb adalah output B (Fasa 120^0) dan Vc adalah output C (Fasa 240^0). Berdasarkan gambar di atas, respon yang dihasilkan dapat mencapai *Setpoint*, meskipun masih terdapat *error steady state* (*Ess*) dan *overshoot* (OS). Kemudian dapat dilihat juga bahwa induktor mengalami beberapa kali titik jenuh hingga mencapai titik stabilnya pada saat $t=0.06s$.

Bila dibandingkan dengan menggunakan kontrol SMC, dalam performansinya FSMC sedikit lebih baik. Hal ini diperlihatkan dengan nilai %Ess yang semakin kecil yaitu berurutan untuk port a,b, dan c sebesar 3,15%; 1,71%; 3,15%. Meskipun nilai *Overshoot* yang dihasilkan belum mendeskripsikan perubahan yang cukup significant. *Overshoot* terjadi dapat disebabkan karena adanya frekuensi sinyal dengan frekuensi lebih rendah dari pada frekuensi *cutoff* yang masih lolos pada *Low Pass Filter*. Sedangkan *Error steady state* terjadi dapat disebabkan oleh adanya penurunan nilai magnitude sinyal pada frekuensi *cutoff*. Selain itu dapat disebabkan juga oleh filter yang digunakan hanyalah *Filter Lowpass Pasif*. Sehingga tidak bisa mengatur nilai gain dari tegangan keluaran untuk dapat memenuhi nilai *Setpoint*.

C. Uji Sensitifitas Close Loop

Uji sensitifitas sistem yang pertama adalah dengan memvariasikan tegangan input pada nilai *Setpoint* yang sama yaitu 380V. Nilai sensitivitas dari sistem cenderung semakin kecil seiring dengan bertambahnya tegangan input yang diberikan. Hal ini dapat terlihat dari nilai sensitivitas sistem sebesar 0,93 pada saat $V_{in}=110V$ menjadi 0,91 saat $V_{in}=120V$ (untuk tinjauan port a saja).

Uji sensitivitas yang kedua adalah melakukan perubahan nilai resistansi. Nilai sensitivitas cenderung semakin kecil jika nilai perubahan nilai hambatannya semakin besar. Hal ini dapat terlihat dari nilai sensitivitas sistem sebesar 0,002 pada saat $R=1$ Ohm menjadi 0,0015 saat $R=2$ Ohm (untuk tinjauan port a saja).

V. KESIMPULAN DAN SARAN

A. Kesimpulan

Telah dilakukan pengujian sistem pengendalian tegangan output IBBTF-IP berbasis FSMC menggunakan software Simulink MATLAB R2009A dan P-SIM Versi 9.0.3 dengan hasil sebagai berikut.

- Telah dilakukan desain controller berbasis FSMC untuk mengendalikan tegangan keluaran dari IBBTF-IP dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,15%; 1,71%; 3,15%.
- Dibandingkan dengan SMC, metode FSMC masih lebih baik dalam mengatasi performansi sistem IBBTF-IP meskipun belum dapat mengurangi banyaknya *Chattering* yang dihasilkan secara significant, yakni dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,68%; 4,73%; 4,33%.
- Kemudian setelah dilakukan uji sensitivitas sistem dengan memvariasikan nilai tegangan masukan dan nilai resistansi, didapatkan bahwa semakin besar perubahan kedua parameter tersebut dari nilai referensi maka nilai sensitivitas akan semakin kecil. Hal ini dapat terlihat dari nilai sensitivitas sistem sebesar 0,93 pada saat $V_{in}=110V$ menjadi 0,91 saat $V_{in}=120V$ dan nilai sensitivitas sistem sebesar 0,002 pada saat $R=1$ Ohm menjadi 0,0015 saat $R=2$ Ohm (untuk tinjauan port a saja).

B. Saran

Saran yang dapat diajukan untuk penelitian selanjutnya adalah perlu dilakukan penelitian lebih lanjut mengenai kontrol yang tepat untuk mengatasi *Chattering* pada sistem IBBTF-IP.

VI. DAFTAR PUSTAKA

- Xue, Yaosuo and Chang, Liuchen. 2004. "*Topologies of single-phase inverters for small distributed power generators: an overview*". s.l.: IEEE Transactions On Power Electronics, Vol. 19, p. 1.
- Hamidah, Yusnia. 2014. "Sistem Pengendalian Inverter *Buck-Boost* Satu Fasa berbasis *Neuro-Fuzzy*". Institut Teknologi Sepuluh Nopember.
- Arintika, Mega. 2014. "Sistem Pengendalian Tegangan Keluaran Inverter *Buck Boost* Satu Fasa menggunakan Metode *Model Reference Adaptive Control* (MRAC)". Institut Teknologi Sepuluh Nopember.
- Fachrullah, Almas. 2014. "Sistem Pengendalian Tegangan Keluaran Pada Inverter *Buck Boost* Satu Fasa dengan Induktor Penyangga Menggunakan Metode *Sliding Mode Control*". Institut Teknologi Sepuluh Nopember.
- Darwito, Purwadi Agus, Soebagio and Purnomo, Mauridy Heri. 2012. "*A Comparison between Buck-Boost Inverter with and without Buffer Inductor*". Institut Teknologi Sepuluh Nopember, IPTEK.

- Almazan, J, et al. 2000. "*A Comparison Between the Buck, Boost and Buck-Boost Inverter*". Instituto De Celaya, Celaya, Mexico : IEEE.
- Dewan, S.B. 1975. "*Power Semiconductor Circuits*". A Willey-Interscience Publication. Associate Proffesor of Electrical Engineering University of Toronto.
- Li Xin Wang. 1997. "*A Course In Fuzzy System and Control*". Prentice Hall International, Inc.
- Tan, Siew-Chong, Lai, Yuk Ming and Tse, Chi Kong. 2012. "*Sliding Mode Control of Switching Power Converters*". s.l. : CRC Press.
- Ali Saghafinia & Hew Wooi Ping & M. Nasir Uddin. 2013. "*Fuzzy Sliding Mode Control Based On Boundary Layer Theory For Chattering-Free And Robust Induction Motor Drive*". Int J Adv Manuf Technol.
- Mahmoodreza Soltani, Mohammad Hassan Khooban, Mohammad Reza Soltanpour, Behrouz Zolfaghari. 2013. "*Fuzzy Sliding Mode Control Design For A Class Of Nonlinear Systems With Structured And Unstructured Uncertainties*". International Journal of Innovative Computing. Vol: 9, Num: 7.
- Lecture. "*DC-AC Converter*" NPTEL – Electrical Engineering – Introduction to Hybrid and Electric Vehicles.
- Rashid, M.H.1993. "*Power Electronics Circuits, Devices and Application*". London : Prentice-Hall International.
- Kamarudin B.Khalid. "*Filter Design For Pulse Width Modulated Inverters*". School Of Electrical And Electronic Engineering Nanyang Technological University. Nanyang Avenue, Singapore

SISTEM PENGENDALIAN TEGANGAN KELUARAN PADA INVERTER BUCK BOOST TIGA FASA DENGAN INDUKTOR PENYANGGA BERBASIS FUZZY SLIDING MODE CONTROL (FSMC)

Oleh:

Khusnul Khotimah

NRP. 2411100703

Dosen Pembimbing:

Ir. Dr. Purwadi Agus D., M.Sc

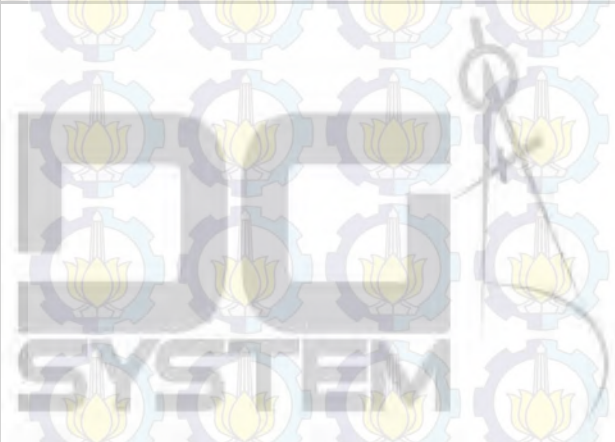
Dosen Penguji:

Hendra Cordova ST,MT

Fitri Adi Iskandarianto

PENDAHULUAN

Konsumsi kabel dan tingkat elektrifikasi di Indonesia



----- Latar Belakang

Rumusan Masalah

- a. Bagaimana mendesain *controller* yang tepat untuk mengontrol tegangan keluaran dari Inverter Buck Boost Tiga Fasa dengan induktor penyangga (IBBTF-IP) menggunakan *Fuzzy Sliding Mode Control* (FSMC)?
- b. Bagaimana performansi sistem IBBTF-IP menggunakan FSMC bila dibandingkan dengan SMC?
- c. Bagaimana uji sensitifitas sistem IBBTF-IP dengan menggunakan FSMC?

Batasan Masalah

- a. Inverter yang difokuskan dalam pengendalian tegangan output adalah jenis Boost Tiga Fasa dengan Induktor Penyangga.
- b. Metode kontrol yang digunakan adalah jenis *Fuzzy Sliding Mode Controller* (FSMC).
- c. Simulasi dilakukan dengan menggunakan software simulink Matlab R2009a dan PSIM.9.0.3.
- d. Komponen pada keseluruhan sistem kontrol diasumsikan bersifat ideal
- e. Topologi IBBTF-IP berbasis FSMC ini difokuskan untuk aplikasi mobil listrik

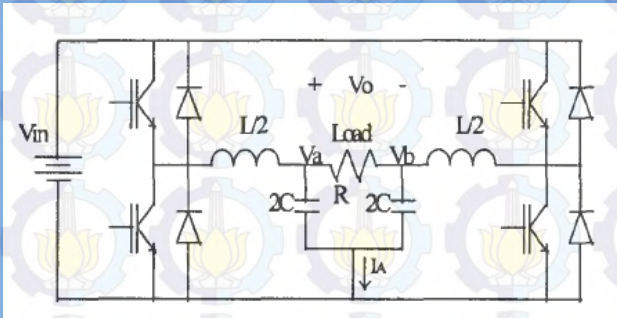
Tujuan Penelitian

- a. Mendesain *controller* yang tepat untuk mengontrol tegangan keluaran dari Inverter Buck Boost Tiga Fasa dengan induktor penyangga menggunakan *Fuzzy Sliding Mode Control* (FSMC)
- b. Membandingkan hasil performansi sistem IBBTF-IP berbasis FSMC dengan SMC.
- c. Melakukan uji sensitifitas sistem IBBTF-IP dengan menggunakan FSMC.

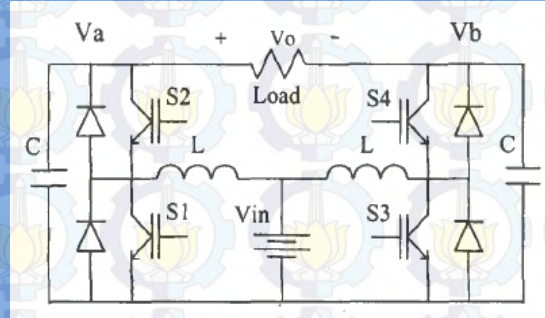
Manfaat Penelitian

- a. Rekomendasi pembuatan *Hardware*
- b. Membantu mengatasi krisis energi di Indonesia khususnya
- c. Referensi untuk penelitian selanjutnya

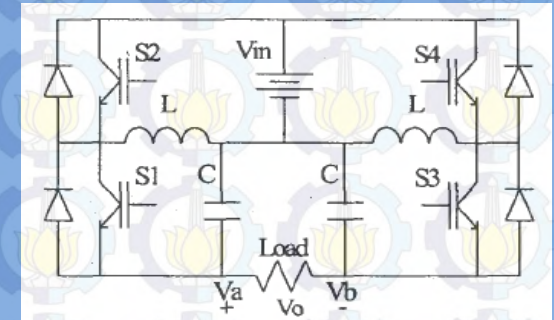
DASAR TEORI



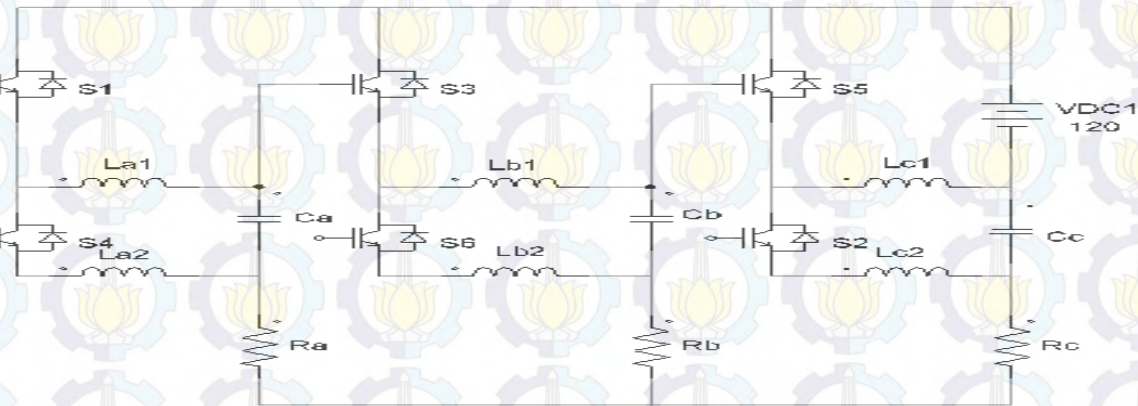
Inverter Buck



Inverter Boost



Inverter Buck Boost



Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga

Inverter

- ✓ Merupakan rangkaian sederhana pengubah tegangan DC menjadi AC
- ✓ Topologi yang sedang dikembangkan adalah jenis Inverter Buck Boost Tiga Fasa dengan Induktor Penyangga (IBBTF-IP).

Fuzzy Sliding Mode Control (FSMC)

- ✓ Merupakan jenis *Robust Control* yang dapat mengatasi sistem plant ketika parameternya berubah-ubah
- ✓ Sinyal kontrol FSMC merupakan integrasi dari algoritma *Sliding Mode Control* (SMC) dan *Fuzzy Inference System (FIS)*

Definisikan variabel kontrolnya

Tentukan *sliding surface*, *sliding coefficient* serta teorema kontrolnya

Tentukan variabel input dan output fuzzy

Rancang model kontrol Fuzzy Mamdani dan kaitkan dengan fungsi keanggotaan fuzzy-nya

Bangun *fuzzy inference rule base*-nya

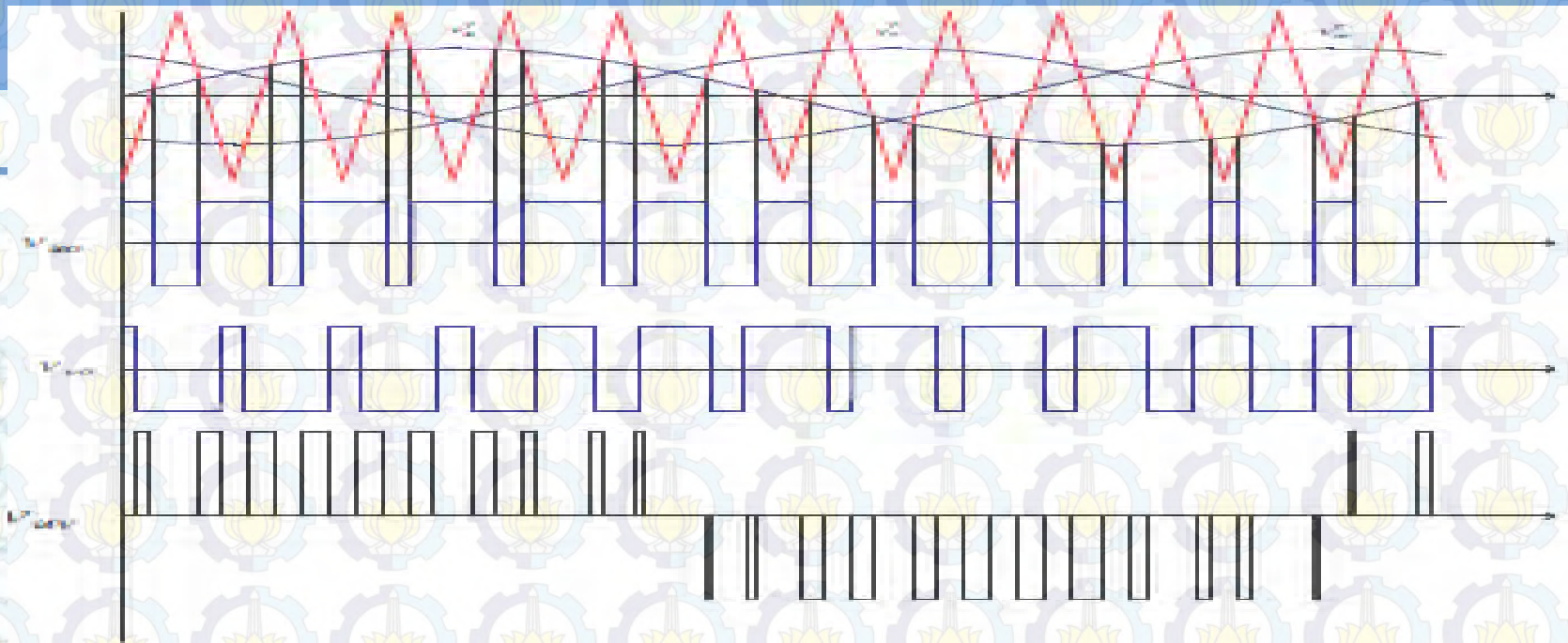
Defuzifikasi variabel fuzzy

Integrasi Fuzzy dan algoritma SMC

Implementasi

Sinusoidal Pulse Width Modulation (SPWM)

- ✓ Merupakan salah satu teknik modulasi sinyal untuk menghasilkan sinyal digital yang bernilai 0 atau 1
- ✓ Prinsip kerja dari SPWM berasal dari perbandingan antara 2 sinyal yaitu sinyal segitiga dan sinyal sinusoidal.



Low Pass Filter (LPF)

- ✓ Merupakan suatu rangkaian yang dapat meneruskan sinyal-sinyal dengan frekuensi dibawah frekuensi transisinya, dan melemahkan sinyal-sinyal yang memiliki frekuensi diatas frekuensi transisinya
- ✓ Frekuensi transisi atau *cutoff frequency* adalah frekuensi dimana respon gain dari LPF tersebut turun menjadi 70,7% dari gain maksimumnya
- ✓ *Lowpass filter* mempunyai fungsi transfer pada persamaan berikut ini

$$H(s) = \frac{V_o(s)}{V_i(s)} = H_0 \frac{\omega_0}{s + \omega_0}$$

Dimana: H_0 = Gain filter
 ω_0 = frekuensi *cut off*

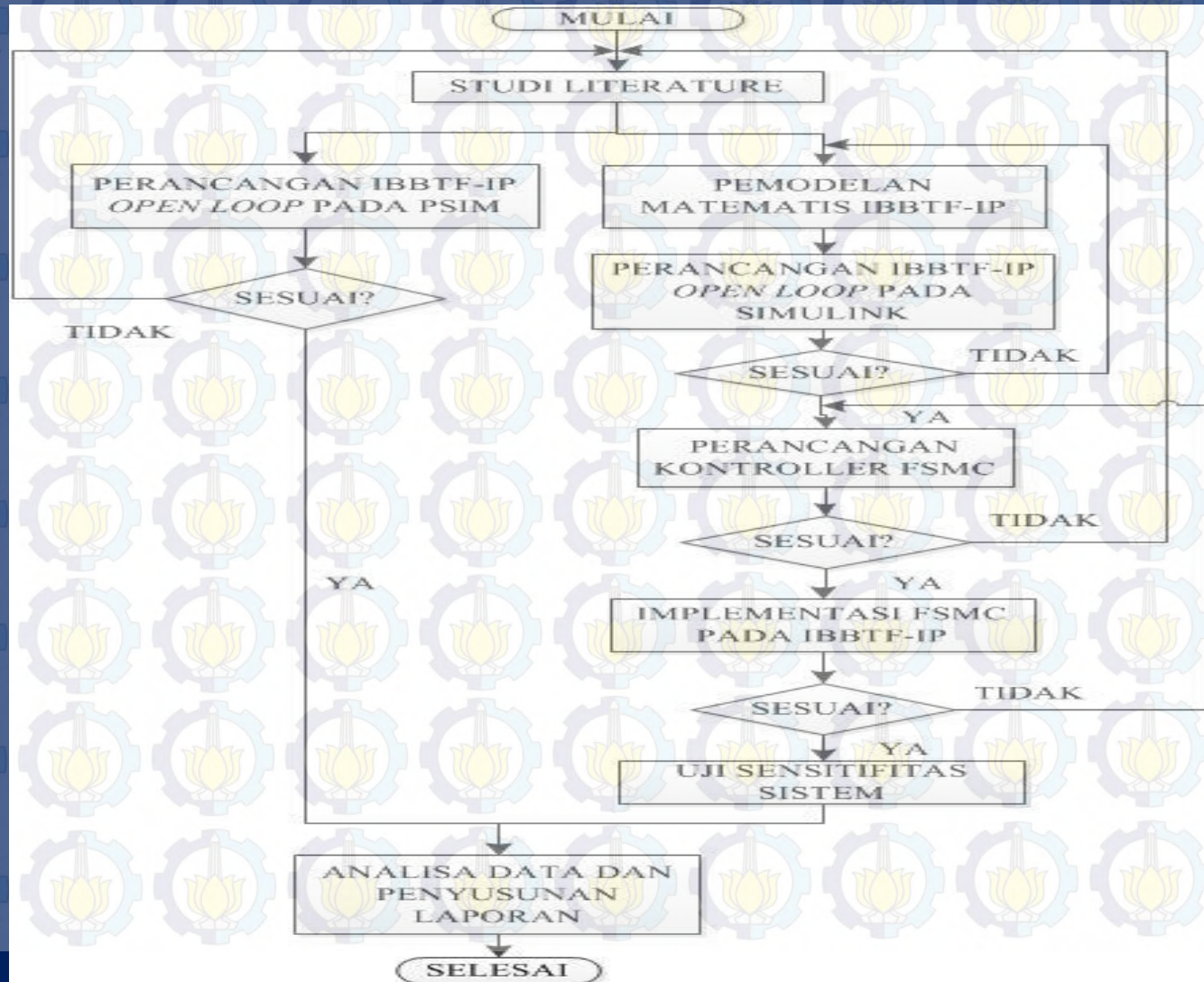
Sensitifitas dan Robustness

- ✓ Robustness merupakan kemampuan sistem untuk tetap memberikan performansi yang diinginkan meskipun ada perubahan parameter plant
- ✓ Dikatakan robust jika : (1) mempunyai sensitivitas rendah, (2) stabil meskipun ada perubahan variasi parameter, (3) performansi sistem tetap memenuhi kriteria yang ditetapkan meski ada perubahan parameter sistem
- ✓ Dalam perumusannya, sensitivitas sistem adalah rasio dari fraksi perubahan fungsi alih sistem dengan fraksi perubahan parameter sistem

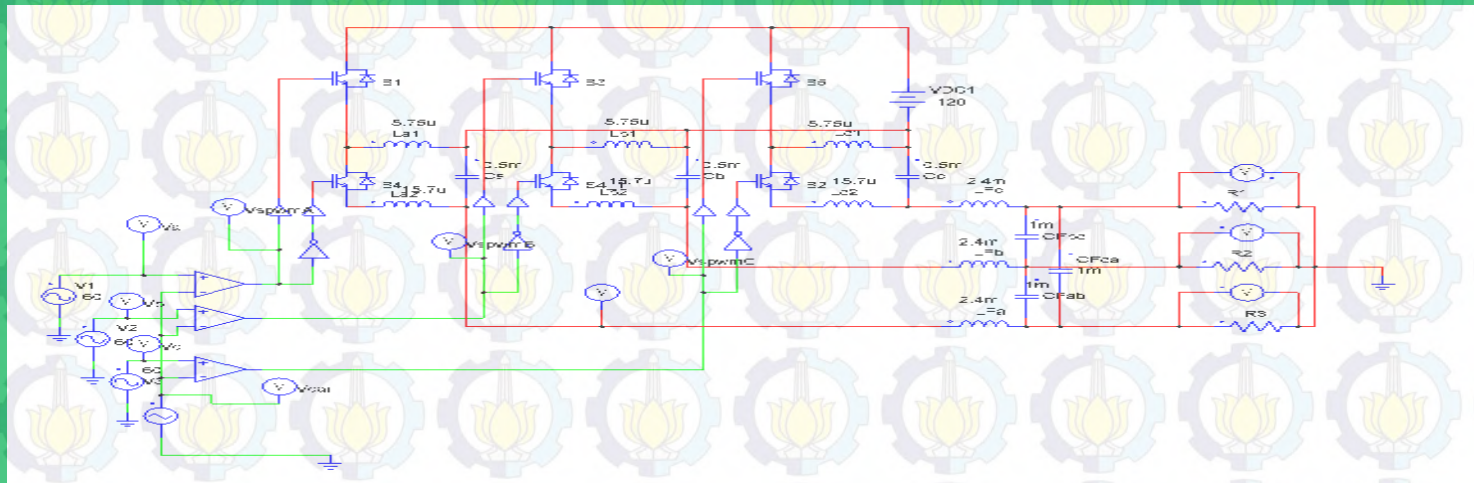
$$S_{f:p} = \lim_{\Delta p \rightarrow 0} \frac{\text{fraksi perubahan fungsi sistem } f}{\text{fraksi perubahan parameter } p}$$
$$S_{f:p} = \lim_{\Delta p \rightarrow 0} \frac{\Delta f / f}{\Delta p / p}$$

METODOLOGI PENELITIAN

Diagram alir

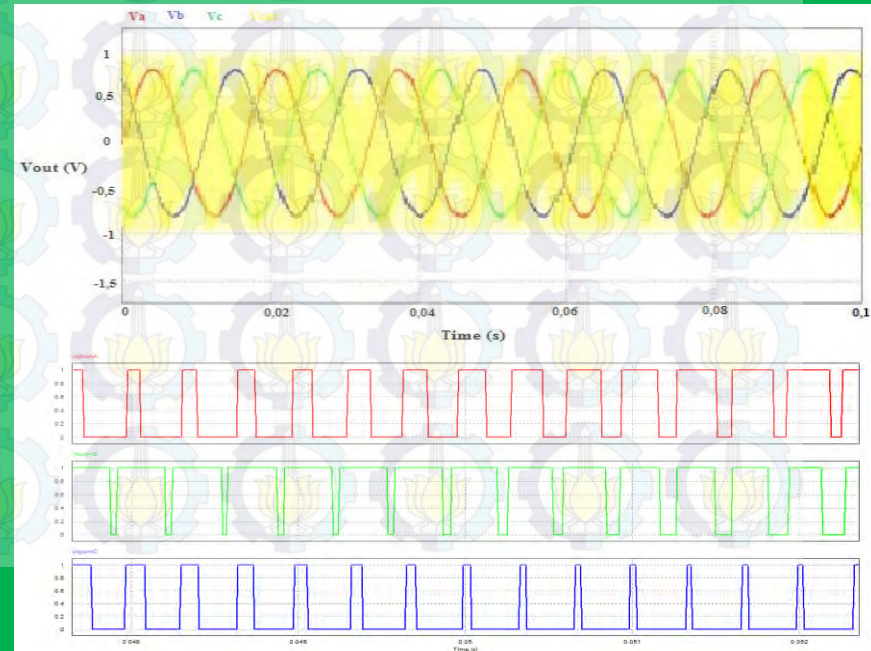


RANGKAIAN IBBTF-IP PADA PSIM



SINYAL SPWM dan *DUTY CYCLE*

Parameter	Nilai	Parameter	Nilai
Vin	120 V	La1, Lb1, Lc1	5,75 uH
R	3 Ohm	La2, Lb2, Lc2	15,7 uH
f Control	60 Hz	Ca, Cb, Cc	0,5 Mf
F Carier	3000 Hz	A.M.R	0,8
f Cut Off	60 Hz	Jenis Filter	<i>LowPass</i>



MODEL PERSAMAAN MATEMATIS (PENGISIAN INDUKTOR)

$$V_{La1} = L_1 \frac{di_{La}}{dt} = V_{in}$$

$$V_{Lb1} = L_1 \frac{di_{Lb}}{dt} = V_{in}$$

$$V_{Lc1} = L_1 \frac{di_{Lc}}{dt} = V_{in}$$

$$i_{La1}(t) = \frac{V_{in}}{L_{a1}}(t) + K1$$

$$i_{Lb1}(t) = \frac{V_{in}}{L_{b1}}(t) + K2$$

$$i_{Lc1}(t) = \frac{V_{in}}{L_{c1}}(t) + K3$$

MODEL PERSAMAAN MATEMATIS (PELUCUTAN KAPASITOR)

$$V_{Ca} = V_{Ca}(t_0) + \frac{1}{C_a} \int_{t_0}^{t_1} i_{Ca} dt$$

$$V_{Cb} = V_{Cb}(t_0) + \frac{1}{C_b} \int_{t_0}^{t_1} i_{Cb} dt$$

$$V_{Cc} = V_{Cc}(t_0) + \frac{1}{C_c} \int_{t_0}^{t_1} i_{Cc} dt$$

$$i_{Ca} = i_{oa} - i_{La}$$

$$i_{Cb} = i_{ob} - i_{Lb}$$

$$i_{Cc} = i_{oc} - i_{Lc}$$

$$V_{Ca} = L_1 \frac{di_{La}}{dt} + L_2 \frac{di_{La}}{dt}$$

$$V_{Cb} = L_1 \frac{di_{Lb}}{dt} + L_2 \frac{di_{Lb}}{dt}$$

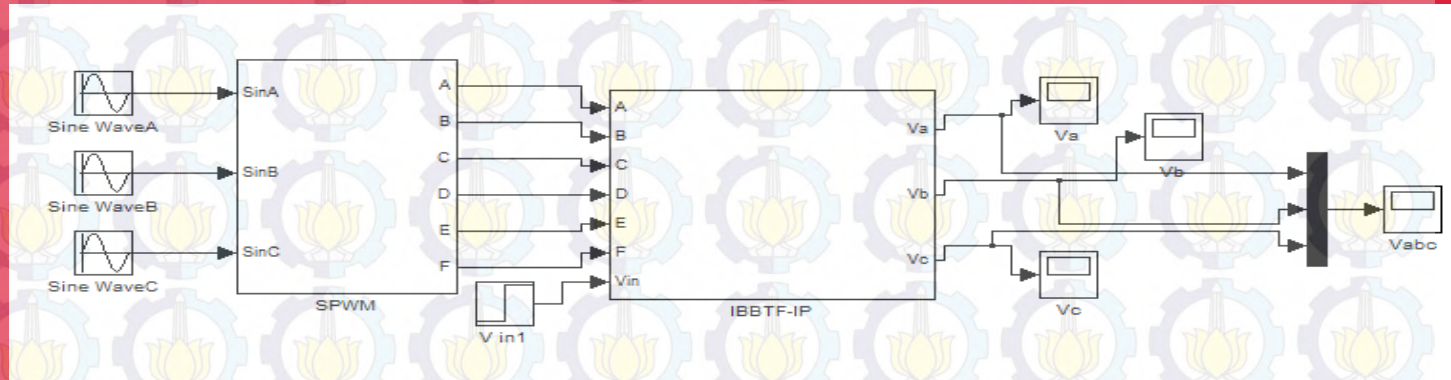
$$V_{Cc} = L_1 \frac{di_{Lc}}{dt} + L_2 \frac{di_{Lc}}{dt}$$

$$V_{AB} = V_A - V_B = V_{Ca} - V_{Cb}$$

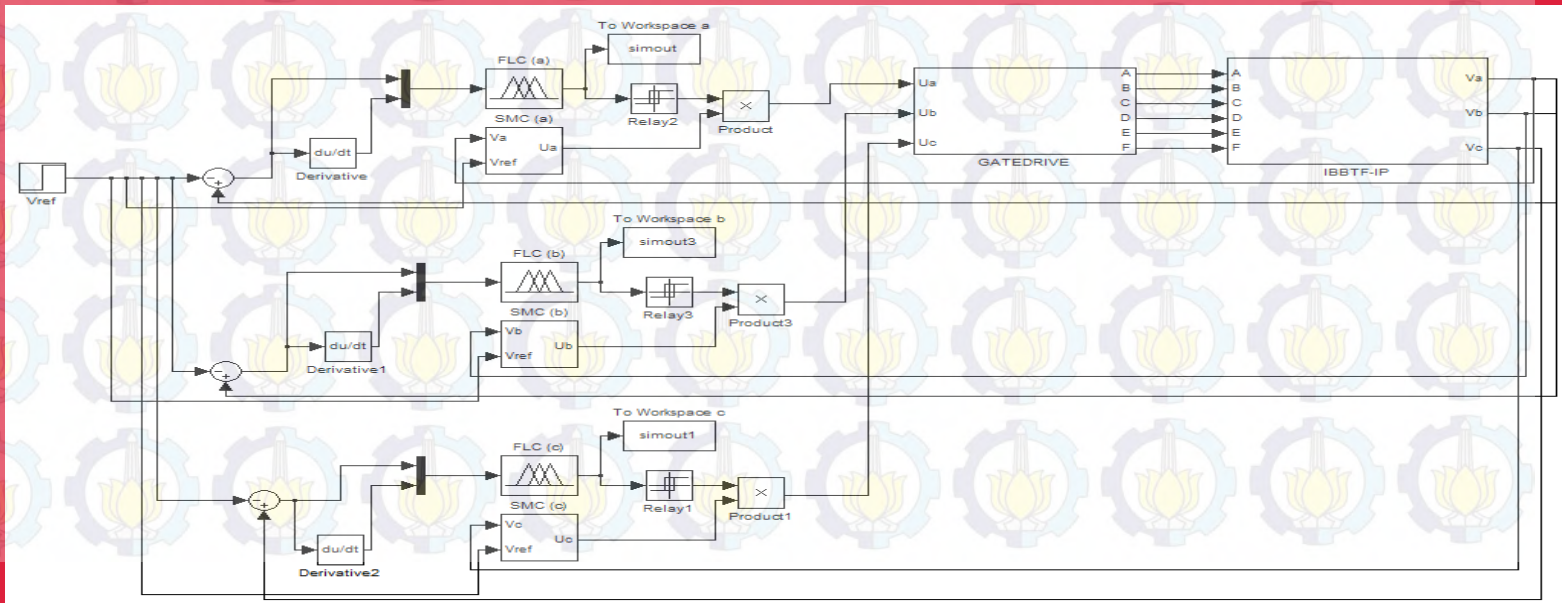
$$V_{BC} = V_B - V_C = V_{Cb} - V_{Cc}$$

$$V_{CA} = V_C - V_A = V_{Cc} - V_{Ca}$$

KESELURUHAN SISTEM IBBTF-IP *OPEN LOOP*

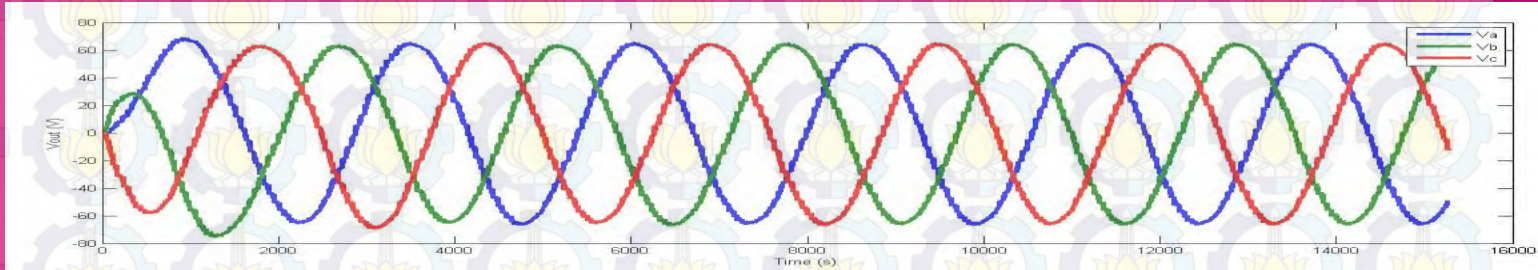


KESELURUHAN SISTEM IBBTF-IP *CLOSE LOOP* DENGAN FSMC

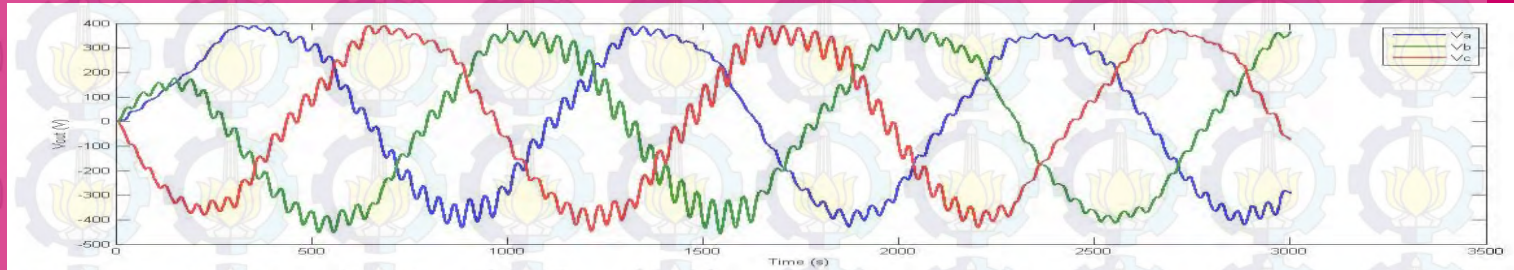


HASIL DAN PEMBAHASAN

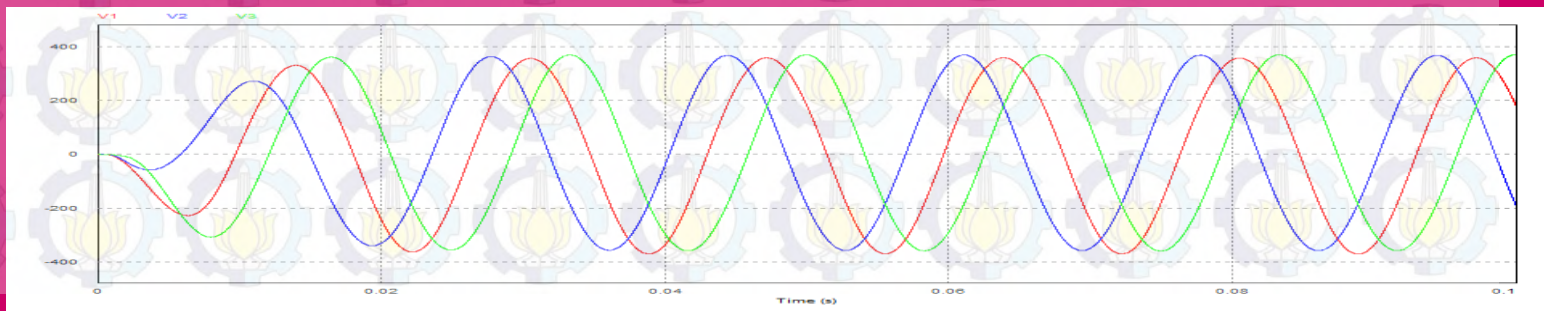
OPEN LOOP BUCK INVERTER PADA MATLAB



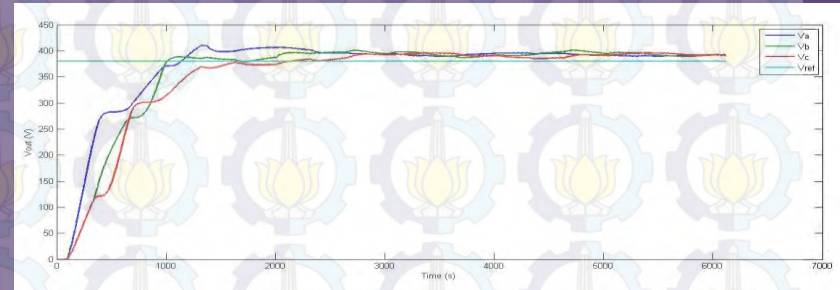
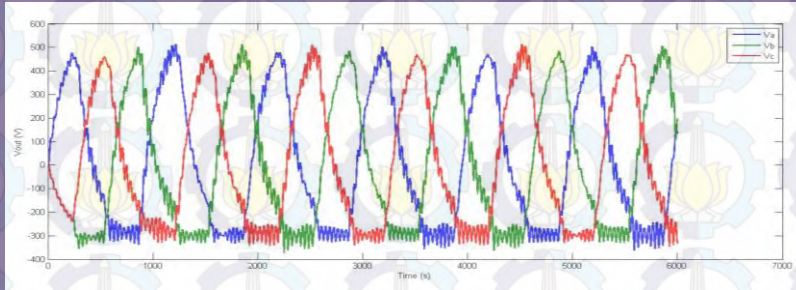
OPEN LOOP BOOST INVERTER PADA MATLAB



OPEN LOOP BOOST INVERTER PADA PSIM

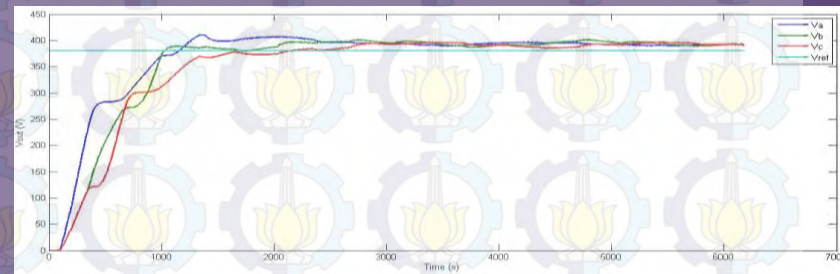
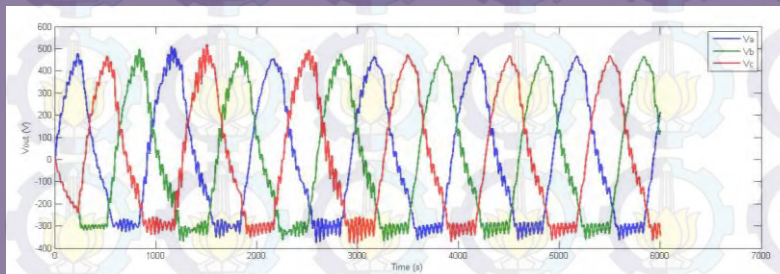


CLOSE LOOP BOOST INVERTER PADA SMC Sp 380 V



Sp (V)	Vss (V)			% Ess			Overshoot (V)			Ts (s)
	A	B	C	A	B	C	A	B	C	
380	394	398	393	3,68	4,73	4,33	410	400,5	395	0,06

CLOSE LOOP BOOST INVERTER PADA FSMC Sp 380 V



Sp (V)	Vss (V)			% Ess			Overshoot (V)			Ts (s)
	A	B	C	A	B	C	A	B	C	
380	392	386,5	392	3,15	1,71	3,15	410	400	396	0,06

BAHASAN 1 (SMC)

- ✓ Pada grafik orde dua dari *close loop system* IBBTF-IP menggunakan SMC, didapatkan nilai %Ess terkecil adalah pada Sp 380V
- ✓ Nilai %Ess yang didapatkan secara berurutan untuk port a,b,dan c sebesar 3,68%; 4,73%; 4,33%
- ✓ Ditentukan Vreferensi adalah sebesar 380V
- ✓ Tegangan 380V ini adalah tegangan supply yang sering digunakan pada motor induksi

BAHASAN 2 (FSMC)

- ✓ Kontrol FSMC mampu mengikuti nilai *Setpoint* dengan cukup baik meskipun masih terdapat *Chattering* pada sistem
- ✓ Bila dibandingkan dengan menggunakan kontrol SMC, dalam performansinya FSMC sedikit lebih baik
- ✓ Nilai %Ess yang didapat secara berurutan untuk port a,b, dan c sebesar 3,15%; 1,71%; 3,15%

BAHASAN 3

Vin (V)	Vss (V)			Sensitifitas		
	A	B	C	A	B	C
130	421,5	420	421,5	-	-	-
120	392	386,5	392	0,91	-1,14	-0,88
110	361,5	359	364	0,93	0,91	1

Nilai sensitivitas dari sistem cenderung semakin kecil seiring dengan bertambahnya tegangan input yang diberikan. Hal ini dapat terlihat dari nilai sensitivitas sistem sebesar 0,93 pada saat $V_{in}=110V$ menjadi 0,91 saat $V_{in}=120V$ (untuk tinjauan port a saja).

R (Ohm)	Vss (V)			Sensitifitas		
	A	B	C	A	B	C
3	392	386,5	392	-	-	-
2	390	390	390,5	0,0015	-1,775	-0,42
1	389,6	389,3	390	0,002	1,75	0,713

Nilai sensitivitas cenderung semakin kecil jika nilai perubahan nilai hambatannya semakin besar. Hal ini dapat terlihat dari nilai sensitivitas sistem sebesar 0,002 pada saat $R=1$ Ohm menjadi 0,0015 saat $R=2$ Ohm (untuk tinjauan port a saja).

Kesimpulan

Telah dilakukan desain controller berbasis FSMC untuk mengendalikan tegangan keluaran dari IBTF-IP dengan nilai %Ess secara berurutan untuk port a,b, dan c adalah sebesar 3,15%; 1,71%; 3,15%.

Dibandingkan dengan SMC, metode FSMC masih lebih baik dalam mengatasi performansi sistem IBTF-IP meskipun belum dapat mengurangi banyaknya *Chattering* yang dihasilkan secara significant.

Kemudian setelah dilakukan uji sensitivitas sistem dengan memvariasikan nilai tegangan masukan dan nilai resistansi, didapatkan bahwa semakin besar perubahan kedua parameter tersebut dari nilai referensi maka nilai sensitivitas akan semakin kecil.

Saran

Saran yang dapat diajukan untuk penelitian selanjutnya adalah perlu dilakukan penelitian lebih lanjut mengenai kontrol yang tepat untuk mengatasi *Chattering* pada sistem IBBTF-IP.

DAFTAR PUSTAKA

1. Yusral, Fadli. 2011. "Analisis Pembangunan PLTU Suralaya Baru 1x625 MW Untuk Menunjang Beban Sistem Ketenagalistrikan Jakarta Banten Dalam Sistem Interkoneksi Jamali". *ITS paper*, 1-6.
2. Elektronika Dasar. **Inverter 3 Phase**. Retrieved Juli, 2012, from <elektronika-dasar.web.id/artikel-elektronika/inverter-3-phase/#!>
3. Xue, Yaosuo and Chang, Liuchen. 2004. "*Topologies of single-phase inverters for small distributed power generators: an overview*". s.l.: IEEE Transactions On Power Electronics , Vol. 19, p. 1.
4. Hamidah, Yusnia. 2014. "Sistem Pengendalian Inverter *Buck-Boost* Satu Fasa berbasis *Neuro-Fuzzy*". Institut Teknologi Sepuluh Nopember.
5. Arintika, Mega. 2014. "Sistem Pengendalian Tegangan Keluaran Inverter *Buck Boost* Satu Fasa menggunakan Metode *Model Reference Adaptive Control* (MRAC)". Institut Teknologi Sepuluh Nopember.
6. Fachrullah, Almas. 2014. "Sistem Pengendalian Tegangan Keluaran Pada Inverter *Buck Boost* Satu Fasa dengan Induktor Penyangga Menggunakan Metode *Sliding Mode Control*". Institut Teknologi Sepuluh Nopember.
7. Darwito, Purwadi Agus, Soebagio and Purnomo, Mauridy Heri. 2012. "*A Comparison between Buck-Boost Inverter with and without Buffer Inductor*". Institut Teknologi Sepuluh Nopember, IPTEK.
8. M. Reza Soltanpour, Behrouz Zolfaghari M., Soltani, and M. Hassan Khooban. 2013. "*Fuzzy Sliding Mode Control Design For A Class Of Nonlinear Systems With Structured And Unstructured Uncertainties*". *International Journal of Innovative Computing, Information and Control* . Vol:9, Num: 7.
9. Almazan, J, et al. 2000. "*A Comparison Between the Buck, Boost and Buck-Boost Inverter*". Instituto De Celaya, Celaya, Mexico : IEEE.
10. Darwito, Purwadi Agus, Soebagio and Purnomo, Mauridy Heri. 2012. "*A New Topology Of Three Phase Buck Boost Inverter With Buffer Inductor*". Institut Teknologi Sepuluh Nopember, Surabaya, JATIT & LLS.
11. Dewan.S.B. 1975. "*Power Semiconductor Circuits*". A Willey-Interscience Publication. Associate Proffesor of Electrical Engineering University of Toronto.
12. Koushki B., Khalilinia H., Ghaisari J., Saghalan Nejad M. 2008. "*A New Three Phase Boost Inverter:Topology and Controller*". Ishfahan University of Technology, Iran.
13. Tan, Siew-Chong, Lai, Yuk Ming and Tse, Chi Kong. 2012. "*Sliding Mode Control of Switching Power Converters*". s.l. : CRC Press.
14. A. Sid Ahmed, Abid M. 2014. "*Fuzzy Sliding Mode Control Applied To A Doubly Fed Induction Generator For Wind Turbines*". Irecom Laboratory, Departement of Electrical Enginnering, Algeria.
15. Li Xin Wang. 1997. "*A Course In Fuzzy System and Control*". Prentice Hall International, Inc.
16. Spyros G. Tzafestasy and Gerasimos G. Rigatos.1999. "*Design and Stability Analysis of a New Sliding-Mode Fuzzy Logic Controller of Reduced Complexity*". *Machine Intelligence & Robotic Control*, Vol. 1, No. 1, 27-41.
17. Ali Saghafinia & Hew Wooi Ping & M. Nasir Uddin. 2013. "*Fuzzy Sliding Mode Control Based On Boundary Layer Theory For Chattering-Free And Robust Induction Motor Drive*". *Int J Adv Manuf Technol*.
18. Mahmoodreza Soltani, Mohammad Hassan Khooban, Mohammad Reza Soltanpour, Behrouz Zolfaghari. 2013. "*Fuzzy Sliding Mode Control Design For A Class Of Nonlinear Systems With Structured And Unstructured Uncertainties*". *International Journal of Innovative Computing*. Vol: 9, Num: 7.
19. Lecture. "*DC-AC Converter*" NPTEL – Electrical Engineering – Introduction to Hybrid and Electric Vehicles.
20. Rashid, M.H.1993. "*Power Electronics Circuits, Devices and Application*. London : Prentice-Hall International.
21. Wicaksono, Handy. 2004. "*Analisa Performansi dan Robustness Beberapa Metode Tuning Kontroler PID pada Motor DC*". Fakultas Teknologi Industri, Jurusan Teknik Elektro, Universitas Kristen Petra. *Jurnal Teknik Elektro* Vol. 4, No. 2,.
22. Kamarudin B.Khalid. "*Filter Design For Pulse Width Modulated Inverters*". School Of Electrical And Electronic Engineering Nanyang Technological University. Nanyang Avenue, Singapore

TERIMA KASIH