

ABSTRAK

Modulasi merupakan metode penumpangan sinyal informasi kedalam sinyal pembawa yang memiliki frekuensi lebih tinggi, sehingga metode ini sangat penting dalam proses pengiriman informasi. Salah satu jenis modulasi digital yang sering digunakan adalah *Multi Carrier Code Division Multiple Acces* (MC-CDMA). MC-CDMA adalah suatu teknik modulasi yang menggabungkan keunggulan antara *Orthogonal Frequency Division Multiplexing* (OFDM) dan *Code Division Multiple Access* (CDMA). Melalui penggabungan tersebut MC-CDMA menjadi lebih baik dalam memperbaiki kinerja *bit error rate*.

Modulator dan demodulator MC-CDMA dapat diprogram dengan menggunakan DSP processor. DSK TMS320C6416T adalah salah satu board/hardware untuk memproses sinyal digital yang termasuk dalam platform TMS320C6000 produksi Texas Instrument. Dengan ukurannya yang relative kecil, DSK TMS320C6416T dapat dioperasikan dengan daya yang kecil dan portable. Aplikasi umum dengan DSP processor bekerja pada frekuensi 0-96 kHz yang merupakan standar dalam system telekomunikasi.

Tugas Akhir ini melakukan implementasi modulasi dan demodulasi MC-CDMA secara real kedalam DSP Starter Kit TMS320C6416T. Pemodelan sistemnya di-generate dengan menggunakan software Simulink MATLAB, sehingga lebih fleksibel untuk mengubah parameter dalam modulator dan demodulator MC-CDMA.

Implementasi pada Tugas Akhir ini dilakukan untuk mengetahui kinerja DSK TMS320C6416T secara real terhadap parameter MC-CDMA yang diujikan adalah kinerja BER, terhadap variasi nilai E_b/N_0 . Setelah dibandingkan nilai BER terbaik sesuai dengan teori, kemudian BER simulasi dan terakhir Implementasi. Untuk hasil BER Teori adalah 0.00078869 dB, BER simulasi, single user simulasi 0.00094273 dB, 3 user simulasi 0.0022105 dB, 5 user simulasi 0.00430 dB, dan untuk nilai BER implementasi, single user Implementasi 0.0012405 dB, 3 user implementasi 0.002720 dB dan 5 user implementasi 0.006090 dB.

Kata kunci : DSK TMS320C6416T, MC-CDMA, Modem, Simulink

[Halaman ini sengaja dikosongkan]

ABSTRACT

Modulation is a method of laying the information signal into carrier signal that having higher frequency, so this method is very important in the process of sending information. One type of digital modulation that frequently used is Multicarrier Code Division Multiple Access (MC-CDMA). MC-CDMA is a modulation technique that is a modulation technique that combines the advantages of Orthogonal Frequency Division Multiplexing (OFDM) and Code Division Multiple Access (CDMA). Through the incorporation of MC-CDMA become better at improve the bit error rate performance.

Modulator and demodulator MC-CDMA can be programmed using a DSP processor. DSKTMS320C6416T Is one of the board/hardware for digital signal processings included in the production of the Texas Instrument TMS320C6000 platform. Its relative small size, DSK TMS320C6416T can be operated with a small and portable power. In common applications, DSP processor is work at a frequency of 0–96 kHz which is standard in telecommunications systems.

This final project is implementing MC-CDMA modulation and demodulation in real into the DSP Starter Kit TMS320C6416T. Modeling system is generated by using MATLAB Simulink software, making it more flexible to change the parameters in the MC-CDMA modulator and demodulator.

Implementations on this final project is conducted to determine how performance of DSKTMS320C6416T in real with MC-CDMA parameters tested BER performance because of the variation in the value of E_b/N_0 . After compared, The best BER value is from theory next is from simulation and the last implementation. The value of BER theory is 0.00078869 dB, whereas simulation for single user is 0.00094273 dB, 3 users is 0.0022105 dB, 5 users is 0.00430 dB, and then BER value for implementation single user is 0.0012405 dB, 3 users is 0.002720 and 5 users is 0.006090 dB.

Keywords : DSK TMS320C6416T, MC-CDMA, Modem, Simulink.

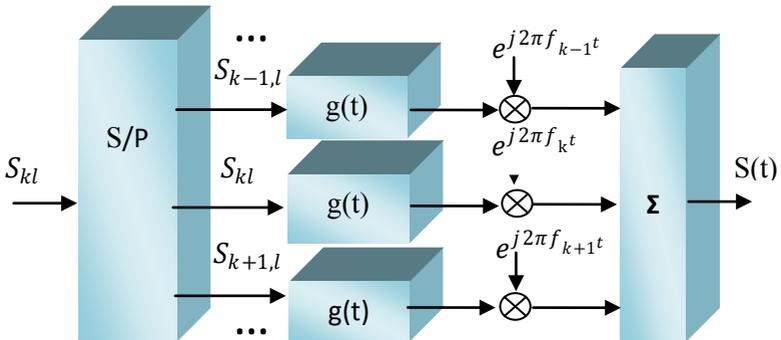
[Halaman ini sengaja dikosongkan]

BAB II TEORI PENUNJANG

2.1 Sistem Komunikasi *Multicarrier*

Sistem komunikasi *multicarrier* merupakan sistem komunikasi yang menggunakan beberapa frekuensi *carrier* untuk mengirimkan sebuah atau lebih informasi. Modulasi *multicarrier* bisa menggunakan sistem FDM(*Frequency Division Multiplexing*), TDM(*Code Division Multiplexing*). Pada sistem *multicarrier bit* informasi dikirimkan secara parallel pada *subcarrier* yang berbeda.

Tujuan penggunaan *multicarrier* ini selain untuk mengatasi *frequency selective fading* karena dilengkapi *guard interval* juga agar penggunaan spektrum frekuensi lebih efisien karena *bandwidth* sinyal dibagi dalam beberapa *subkanal*. Blok diagram sistem *multicarrier* ditunjukkan pada gambar 2.1 berikut ini.



Gambar 2.1 Diagram Blokdari sistem multicarrier[1]

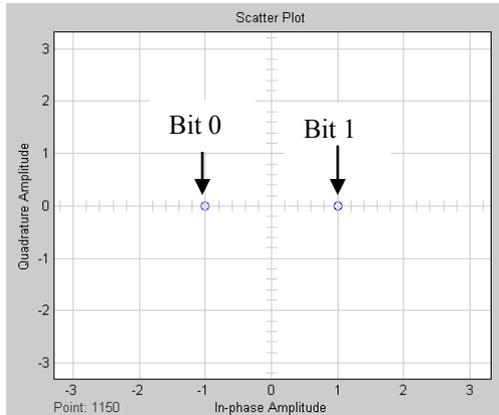
2.2 Modulasi BPSK

Modulasi merupakan proses switching (keying) antara sinyal yang berbeda untuk mentransmisikan informasi yang sudah dikodekan. Secara umum gelombang pembawa modulasi dapat dinyatakan oleh persamaan berikut: [2]

$$C(t) = A \cdot \sin(2\pi f t + \phi) \quad (2.1)$$

Ada beberapa macam jenis modulasi pada transmisi digital yaitu ASK, FSK, PSK. Pada tugas akhir ini modulasi yang digunakan adalah

modulasi PSK. Modulasi PSK merupakan skema modulasi digital yang dapat digunakan untuk gelombang dengan frekuensi tinggi. Modulasi PSK banyak dianggap sebagai bentuk efisiensi dari proses modulasi data sebab modulasi PSK mempunyai probabilitas error yang kecil pada setiap level sinyal yang diterima. Modulasi PSK dapat dipresentasikan oleh suatu konstelasi pada sistem koordinat dua dimensi. Sebagai contoh bias dilihat pada Gambar 2.2



Gambar 2.2 Contoh konstelasi modulasi BPSK[2]

2.2.1 BER Pada Modulasi BPSK

BER (Bit *Error Rate*) adalah jumlah kesalahan bit dibagi dengan jumlah bit yang ditransfer selama interval waktu tertentu. BER merupakan ukuran performansi unitless atau tidak mempunyai ukuran, sering dinyatakan dalam prosentase.

Sebagai contoh, terdapat deretan bit yang dikirim sebagai berikut:

1 0 0 1 0 1 0 0 1 1

Dan deretan bit yang diterima adalah:

1 1 0 1 0 0 1 0 1 1

Jumlah bit yang salah adalah 3 (yang digaris bawah). Didapatkan BER adalah 3 bit yang salah dibagi 10 bit yang dikirim, dihasilkan BER 0.3 atau 30%.

BER dapat dianalisa dengan menggunakan simulasi komputer stokastik. Jika saluran transmisi Model dan sumber data model sederhana diasumsikan, BER juga dapat dihitung secara analitis. Sebuah

contoh dari sebuah model sumber data adalah sumber Bernoulli. Contoh model saluran sederhana seperti:

- a. Binary Simetric Channel
- b. Additive White Gaussian *Noise*(AWGN) channel tanpa fading

Skenario kasus terburuk adalah saluran benar-benar acak , di mana suara benar-benar mendominasi sinyal berguna . Hal ini menghasilkan BER transmisi 50 % (asalkan sumber data biner Bernoulli dan saluran simetris biner diasumsikan , lihat di bawah)

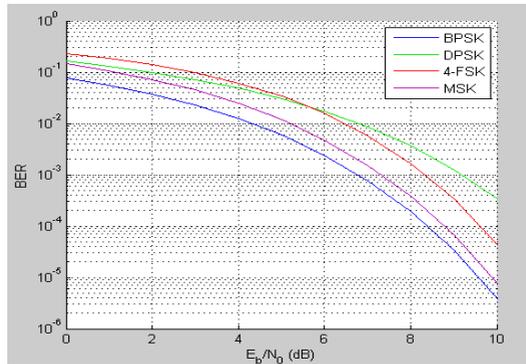
Dalam saluran *bernoise* , BER sering dinyatakan sebagai fungsi dari normalisasi rasio ukuran *carrier- to-noise* dilambangkan E_b/N_0 atau E_s/N_0 . Sebagai contoh, dalam kasus modulasi BPSK dan kanal AWGN, BER sebagai fungsi E_b/N_0 diberikan oleh :

$$BER \approx Q \left(\sqrt{\frac{2E_b}{N_0}} \right) \quad (2.2)$$

dimana :

E_b : energy bit

N_0 : kerapatan *noise*



Gambar 2.3 Hasil simulasi BER pada kanal AWGN[2]

2.3 Kode Spreading

Berbagai macam kode *spreading* dapat dibedakan berdasarkan tingkat ke-*orthogonalitas*, *korelasi-nya*, tingkat kerumitan dalam implementasi ataupun *peak-to-average power ratio* (PAPR). Pemilihan kode *spreading* dapat didasarkan pada hal diatas. Pada sistem *downlink*, kode *spreading* yang *orthogonal* merupakan suatu keunggulan, karena

kode-kode tersebut mengurangi *multiple access interference* (MAI) dibandingkan sekuen yang tidak *orthogonal*. Tetapi pada sistem *uplink*, tingkat *orthogonalitas* antar kode *spreading* dapat berkurang karena adanya distorsi. Sekuen *pseudo-noise* yang sederhana seperti *hadamard* dapat dipilih untuk proses *spreading* pada sistem *uplink*. Jika transmisi adalah *asinkron*, kode *Gold* mempunyai *korelasisilang* yang bagus.

2.3.1 Kode Spreading Pseudo Noise (PN)

Maksud dari sekuen PN adalah deretan kode acak yang dibangkitkan oleh *transmitter* yang dianggap sebagai *noise* pada *receiver* karena susunannya tidak diketahui. Biasanya kode PN dibangkitkan oleh *shift register*. Sekuen PN yang sering digunakan adalah sekuen *maximum-length shift register*, yang dikenal dengan *m-sequence*. Sekuen tersebut mempunyai panjang $n = 2^m - 1$

Bit dibangkitkan oleh *shift register* dengan panjang m . Sekuen tersebut mempunyai periode panjang n dan tiap periode mengandung 2^{m-1} matriks *ones* dan 2^{m-1} matriks *zeros*.

2.3.2 Kode Walsh-Hadamard

Kode *walsh-hadamard* mudah untuk dibangkitkan berulang-ulang menggunakan generator matriks *hadamard* berikut.

$$C_L = \begin{bmatrix} C_{L/2} & C_{L/2} \\ C_{L/2} & -C_{L/2} \end{bmatrix}, \forall L = 2^m, m \geq 1, C_1 = 1, \quad (2.3)$$

Jumlah maksimum kode *spreading orthogonal* adalah L yang menentukan jumlah *user* aktif maksimum K . Persamaan tersebut juga dapat digunakan untuk membentuk modulasi *L-array walsh-hadamard* dengan kombinasi *spreading PN* yang dapat diaplikasikan pada sistem *downlink*.

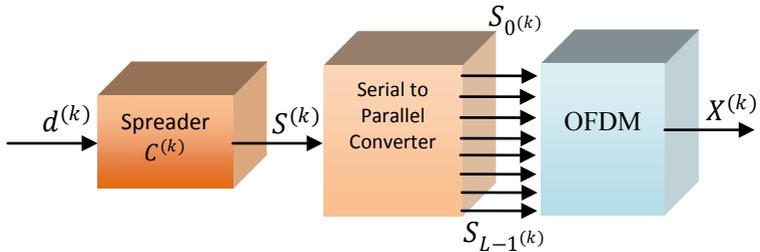
2.3.3 Kode Gold

Sekuen PN dengan *korelasi* yang lebih baik dibandingkan *m-sequence* disebut juga sekuen *Gold*. Satu set sekuen *n gold* diperoleh dari pasangan tertentu *m-sequence* dengan panjang $L = 2^{n-1}$ dengan mengambil penjumlahan *modulo-2* dari *m-sequence* tertentu tersebut yang pertama dengan n adalah *m-sequence* yang kedua tetapi digeser siklik. Kode *Gold* mempunyai tiga nilai yaitu $\{-1, -t(m), t(m)-2\}$ dimana

$$L(m) = \begin{cases} 2^{(m+1)/2} + 1 & \text{masing-masing untuk } m \text{ ganjil dan genap} \\ 2^{(m+2)/2} + 1 & \end{cases}$$

2.4 Struktur Sinyal MC-CDMA

Sinyal MC-CDMA dibangkitkan oleh rangkaian serial dari OFDMA dan DS-CDMA. Tiap *chip* dari symbol DS dipetakan ke *subcarrier* yang berbeda. Perbedaan yang mendasar dengan DS-CDMA yaitu pada MC-CDMA kode spreading ditransmisikan melalui *subcarrier* yang berbeda, sedangkan DS-CDMA ditransmisikan secara serial. Gambar berikut menunjukkan *spreading* dari MC-CDMA.



Gambar 2.4 Blok Pembangkitan Sinyal MC-CDMA[3]

Dari gambar 2.6 Terlihat suatu sistem dengan jumlah *user* yang aktif adalah k , data yang dimasukkan adalah $d^{(k)}$, kemudian di-*spread* dengan kode *spreading* c , Laju *bit* dari symbol data serial tersebut adalah $1/T_d$. Pada *transmitter*, data symbol $d^{(k)}$ yang telah di-*modulasi* dan di-*spread* dengan kode PN.

$$c^{(k)} = (c_{0(k)}, c_{1(k)}, c_{2(k)}, \dots, c_{L-1(k)})^T \quad (2.4)$$

Dengan panjang $L=P_G$ (*Processing gain*). Laju *chip* pada kode *spreading* serial $c(k)$ sebelum konversi *serial-parallel* adalah :

$$\frac{1}{T_c} = \frac{1}{T_d} \quad (2.5)$$

Sehingga lebih besar L kali daripada laju symbol $1/T_d$. Data setelah *spreading* adalah :

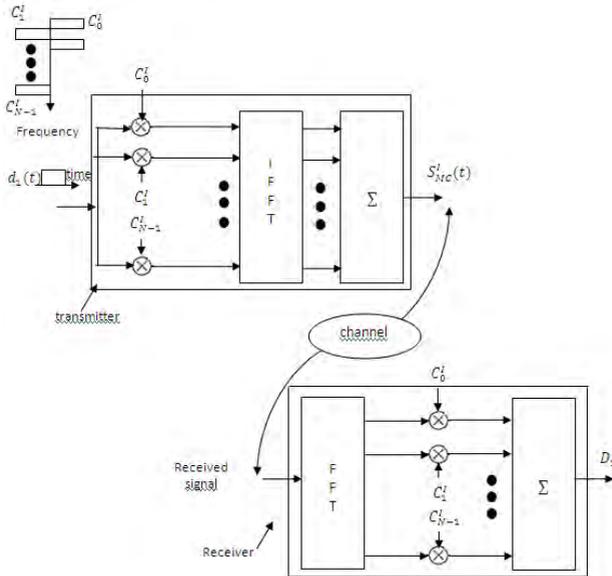
$$s(k) = d(k)c^{(k)} = (S_0^{(k)}, S_1^{(k)}, \dots \dots \dots S_{L-1}^{(k)})^T \quad (2.6)$$

Dengan $d^{(k)}$ adalah data yang dibangkitkan.

Setelah *spreading*, sinyal $s^{(k)}$ kemudian masuk ke OFDM. Spektrum *multicarrier* diperoleh setelah OFDM pada *subcarrier* sepanjang L , dengan cara ini, tiap symbol data di-*spread* melalui *subcarrier* sebanyak L dan tiap symbol yang di-*inputkan*, maka terdapat satu *frame* berisi informasi symbol data tersebut.

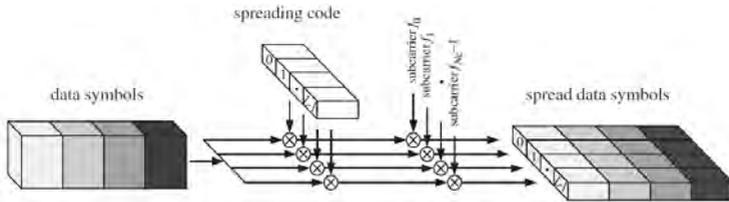
2.4.1 Teknik MC-CDMA

Secara umum pada MC-CDMA *user* yang berbeda berbagi *bandwith* yang sama pada saat yang bersamaan dan memisahkan data sesuai dengan kode *spreading* masing-masing *user* secara spesifik. Dengan mengaplikasikan *multi-carrier modulation*, teknik ini dapat mengurangi laju *bit* dan *ISI* tiap *subkanal*. Efek *ISI* ini sangat signifikan pengaruhnya pada sistem *spread spectrum*. Pada prinsipnya, MC-CDMA memetakan *chip-chip* dari symbol data yang sudah di-*Spreading* melalui beberapa symbol *multicarrier*.



Gambar 2.5 MC-CDMA transmitter / receiver

MC-CDMA mentransmisikan symbol data dari *user* secara simultan pada beberapa *subkanal narrowband*. *Subkanal-subkanal* ini dikalikan dengan *chip* dari kode *spreading* suatu *user*.



Gambar 2.6 Sistem Pembangkitan Sinyal MC-CDMA[3]

2.4.2 Teknik *Spreading*

Teknik *spreading* pada sistem MC-CDMA ada beberapa macam tergantung pada kode *spreading* yang dituliska pada subbab 2.3, banyak metode yang dapat digunakan untuk memetakan kode *spreading* tersebut baik pada *domain* waktu maupun frekuensi. Titik-titik konstelasi dari sinyal yang ditransmisikan pun dapat divariasikan dengan memodifikasi fase dari symbol. Pada tugas akhir ini menggunakan teknik *spreading* dengan menggunakan kode *spreading walsh-hadamard*.

2.5 Kanal Transmisi

Pemancar mengirimkan sinyal pada penerima melalui media atau yang biasa disebut dengan kanal. Kanal merupakan lintasan antara pemancar dengan penerima. Kanal ideal adalah kanal yang mengirimkan sinyal yang diterima dari penerima pada pemancar dengan sempurna tanpa terjadi distorsi. Namun, pada kenyataannya sinyal yang diterima oleh penerima adalah sinyal langsung ditambah dengan sinyal telah terdistorsi baik karena pemantulan, hamburan maupun pembelokan. Penambahan *noise* juga menyebabkan terjadinya perubahan karakteristik sinyal yang dikirim (amplitude maupun pergeseran frekuensi *carrier*)

2.5.1 Kanal AWGN

AWGN (Additive White Gaussian *Noise*) merupakan suatu proses stokastik yang terjadi pada kanal dengan karakteristik memiliki rapat daya spectral *noise* merata di sepanjang range frekuensi. AWGN

mempunyai karakteristik respon frekuensi yang sama disepanjang frekuensi dan variannya sama dengan satu.

Pada kanal transmisi selalu terdapat penambahan derau yang timbul karena akumulasi derau termal dari perangkat pemancar, kanal transmisi, dan perangkat penerima. Derau yang menyertai sinyal pada sisi penerima dapat didekati dengan model matematis statistik AWGN. Derau AWGN merupakan gangguan yang bersifat Additive atau ditambahkan terhadap sinyal transmisi, dimodelkan dalam pola distribusi acak Gaussian dengan mean (m) = 0, standar deviasi (σ) = 1, power spectral density (pdf) = $N_0/2$ (W/Hz), dan mempunyai rapat spektral daya yang tersebar merata pada lebar pita frekuensi tak berhingga.

Saluran AWGN adalah model yang baik bagi satelit dan link komunikasi luar angkasa. Tetapi bukan model yang baik untuk link terestrial karena multipath, pemblokiran medan, gangguan, dll. Namun, untuk pemodelan jalur terestrial, AWGN umumnya digunakan untuk mensimulasikan kebisingan latar belakang dari saluran yang diteliti, selain multipath, memblokir medan, gangguan, tanah kecacauan dan gangguan diri bahwa sistem radio modern ditemui dalam operasi darat

Model kanal yang paling dikenal adalah kanal AWGN (*Additive White Gaussian Noise*), dimana *white noise* adalah *noise* dengan kerapatan spektral daya merata pada semua komponen frekuensi. Kanal AWGN adalah kanal ideal, yang berarti kanal ini tidak menyebabkan distorsi pada sinyal yang dikirim, artinya kanal ideal memiliki *bandwidth* yang tidak terbatas dan respon frekuensinya tetap untuk segala frekuensi. Kanal AWGN didefinisikan mempunyai sifat seperti berikut :

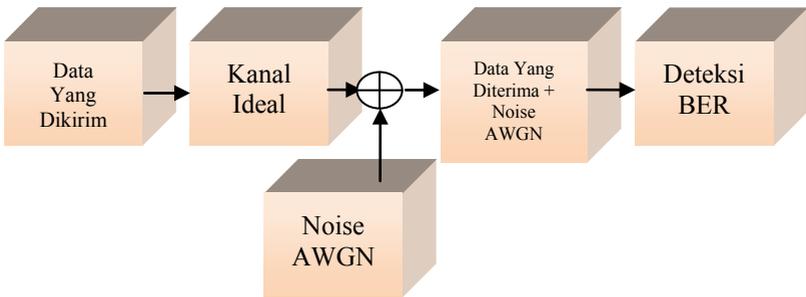
1. Kanal menyediakan transmisi bebas *error* dalam *bandwidth* B , dengan memberikan penguat untuk menangani rugi-rugi transmisi.
 2. Kanal membatasi input dari sumber sebagai sinyal pita terbatas $x(t)$ dan daya rata-rata s .
 3. Sinyal yang diterima pada tujuan tekontaminasi oleh penjumlahan dengan *white Gaussian noise* $n(t)$ dengan *bandwidth* B , dan daya *noise* $N = \eta B$ dimana η adalah kerapatan spektral daya *noise*.
 4. Sinyal daya *noise* bersifat *independent*
- Untuk kapasitas kanal dapat dirumuskan sebagai berikut :

$$C = B \log_2(1+S/N) \text{ bps} \quad (2.7)$$

Persamaan diatas dikenal sebagai Hukum Shannon-Hartley. Persamaan ini memberikan batas atas untuk transmisi informasi dalam kanal AWGN pite terbatas, yaitu sebagai berikut :

$$R \leq B \log_2(1+S/N) \text{ bps} \quad (2.8)$$

Gambar 2.7 adalah contoh pemodelan untuk kanal AWGN



Gambar 2.7 Pemodelan Kanal AWGN[4]

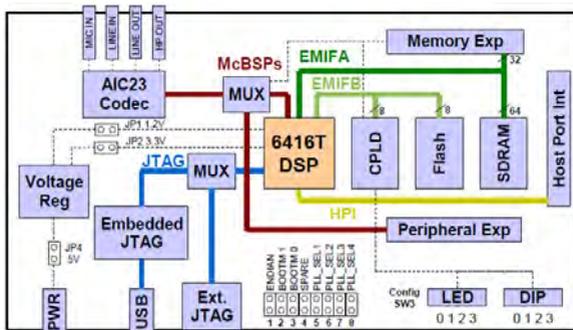
2.6 Digital Signal Processor Starter Kit TMS320C6416T

Texas Instruments DSK TMS320C6416T adalah *low cost development platform* untuk aplikasi pemrosesan sinyal digital secara *real-time*. Terdiri dari sebuah papan sirkuit kecil berisi DSP TMS320C6416 *fixed-point* dan *interfacerangkaian* analog(codec) TLV320AIC23 yang terhubung ke PC melalui port USB. *Software* pada PC berbentuk *Code Composer Studio* (CCS) yang memungkinkan file ditulis dalam bahasa C atau bahasa assembly kemudian dapat dikompilasi untuk dijalankan ke dalam DSK. Notasi C6x menunjukkan anggota keluarga dari DSP Texas Instruments (TI) TMS320C6x. Arsitektur DSP C6x yang dianggap keluarga prosesor paling kuat di Texas Instrument sangat cocok untuk perhitungan numerik intensif berdasarkan *Very-Long-Instruction-Word* (VLIW).[7]

Digital Signal Processor digunakan untuk berbagai aplikasi, dari komunikasi, *speech control* dan *image processing*. Biasanya terdapat di telepon selular, fax/modem, *disk drives*, radio, printer, alat bantu dengar, pemutar MP3, HDTV, kamera digital, dan sebagainya. Secara umum DSP terpusat pada pemrosesan sinyal *real-time* yang berarti prosesnya

harus mengikuti *external event*, sedangkan proses *nonreal-time* tidak memiliki batasan waktu tersebut. *External event* biasanya terdapat pada input analog. Sementara sistem yang berbasis analog dengan komponen elektronik diskrit terdapat resistor dan kapasitor yang sensitif terhadap perubahan suhu, sedangkan sistem berbasis DSP tidak mudah dipengaruhi oleh kondisi lingkungan seperti suhu. Keuntungan lainnya dari DSP yaitu mudah digunakan, fleksibel, dan ekonomis.

Berbagai teknologi telah menggunakan proses *real-time*, *fiber optic* untuk aplikasi VHF cocok menggunakan DSP karena masih dalam jangkauan audio frekuensi. Aplikasi umum yang menggunakan DSP ini yaitu untuk frekuensi 0-96 kHz. Frekuensi tersebut merupakan standar dalam sistem telekomunikasi untuk *sample speech* di 8 kHz (satu sampel setiap 0,125 ms). Sistem audio umumnya menggunakan *sample rate* 44,1 kHz (*compact disk*) atau 48 kHz. Juga tersedia *analog/digital (A/D) – based data – logging board* di kisaran *sampling rate* yang berukuran Megahertz.



Gambar 2.8 Blok Diagram DSK TMS320C6416T[5]

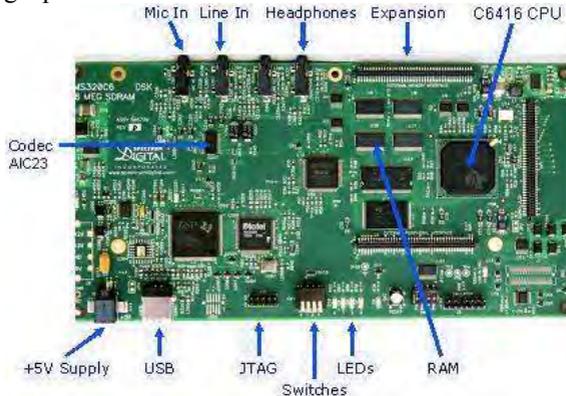
DSK TMS320C6416 merupakan *multi-layer board* berukuran 8.75 x 4.5 inch (210 x 115 mm), disuplai daya eksternal +5 volt. DSK ini terdiri dari sebuah 1 GHz DSK TMS320C6416 *fixed-point digital signal processor* dan 16-bit *stereo codec* TLV 320AIC23 untuk *input* dan *output* analog. Codec AIC23 menyediakan ADC dan DAC dengan *clock* 12 MHz dan *sampling rate* 8–96 kHz. DSK memiliki 16 MB *Synchronous Dynamic Random (SDRAM)* dan 512 kB *flash memory*. Fasilitas *card expansion* dan dua konektor 80-pin juga disediakan untuk

external peripheral dan external memory interfaces. JTAG emulation melaluion-board *JTAG emulator* dengan *USB host interface* atau *external emulator*. Konfigurasi *software board* melalui register diimplementasikan pada CPLD serta pemilihan *configured bootdanlock input*.

Terdapat empat konektor pada DSK untuk *input* dan *output* :

- MIC IN untuk *input* dari *microphone*.
- LINE IN untuk *input* dari *function generator*.
- LINE OUT untuk *output*.
- HEADPHONE untuk *output* pada *headphone*.

Dip switch dalam DSK dapat difungsikan sesuai program dan menyediakan fungsi kontrol. Terdapat pengatur tegangan yang menyediakan 1,26 V untuk *processor* dan 3,3 V untuk sistem memori dan kelengkapan lain.



Gambar 2.9 DSK TMS320C6416T[5]

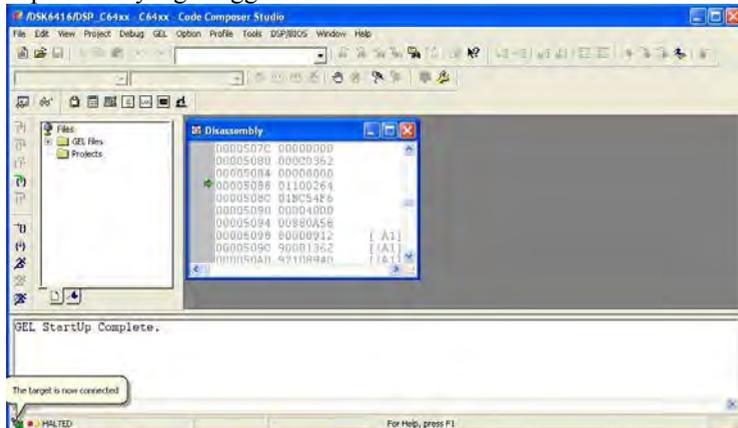
TMS320C6416 (C6416) *fixed-point processor* didasarkan pada arsitektur VELOCITI *advance Very-Long-Instruction-Word (VLIW)*, yang sangat cocok untuk algoritma numerik intensif. Memori program internal terstruktur sehingga total 8 instruksi dapat diambil setiap siklusnya. Misalnya, dengan tingkat *clock* 1 GHz, C6416 ini mampu mengambil delapan 32-bit instruksi setiap 1/(1 GHz) atau 1 ns.

Memori internal C6416 sebesar 1056 kB meliputi 2 level penyimpanan daya, yang terdiri dari 32 kB pada level penyimpanan program (L1P) dan level 1 penyimpanan data (L1D), dan 1024 kB pada level 2 pembagian memori antara program dan data. Selain itu, juga

mempunyai sebuah *interface* untuk memerintah *synchronous* memori (SDRAM dan SBSRAM) dan *asynchronous* memori (SPRAM dan EPROM). Memiliki 8 fungsi atau *execution units* yang terdiri atas 6 ALU dan 2 *multiplier units*, 32-bit *address bus* to address 4 GB, dan 2 set 32-bit *general-purpose registers*.

2.7 Code Composer Studio

CCS merupakan sebuah *Integrated Development Environment* (IDE) untuk Texas Instruments (TI) *embedded processor*. CCStudio terdiri dari seperangkat alat yang digunakan untuk mengembangkan dan *debugging* aplikasi *embedded*. Termasuk juga *compiler* untuk tiap-tiap perangkat Texas Instrument, *source code editor*, *project build environment*, *debugger*, *profiler*, *simulator*, sistem operasi *real-time* dan masih banyak yang lainnya. IDE menyediakan *single user interface* untuk membawa setiap step dari aliran pengembangan aplikasi. *Tools* dan *interfaces* memungkinkan pengguna untuk memulai lebih cepat dan menambah fungsionalitas ke dalam aplikasi mereka berkat produktivitas dari peralatan yang canggih tersebut.

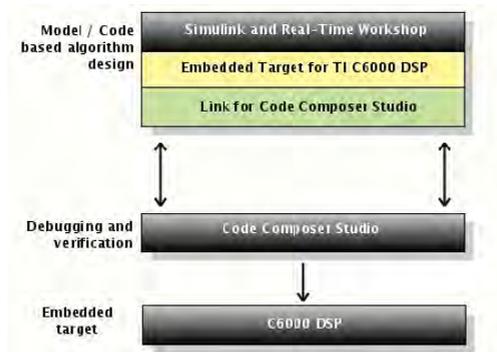


Gambar 2.10 6416 DSK CCStudio v3.1[6]

CCS menyediakan IDE untuk pemrosesan sinyal digital *real-time* berdasarkan bahasa pemrograman C. CCS menghasilkan kode seperti *assembler*, *C compiler*, dan *linker* untuk keluaran DSK Texas Instrument. CCS memiliki kemampuan grafis dan mendukung *real-time debugging*. *C compiler* mengkompilasi sebuah program dalam bahasa C

dengan ekstensi *.c, untuk menghasilkan file *assembly* menggunakan ekstensi *.asm. *Assembler* memproses file *.asm untuk menghasilkan file bahasa mesin dengan ekstensi *.obj. Kemudian *linker* menggabungkan file–file tersebut menjadi *executable file* dengan ekstensi *.out. File ini kemudian dimasukkan ke dalam prosesor C6714. DSK harus dihubungkan ke PC melalui port USB agar bisa diprogram dengan bantuan CCS. Untuk analisis *real-time* dapat menggunakan fasilitas *real-time data exchange* (RTDX) yang memungkinkan pertukaran data antara PC dan DSK tanpa melepas DSK.[7]

Pada *software* Matlab telah disediakan sebuah fungsi untuk berkomunikasi dengan DSK TMS320C6x dengan bantuan CCS. Kemudian CCS mengintegrasikan simulasi yang sudah dibentuk dari Simulink Matlab kemudian mengkonversikan ke dalam bahasa C maupun *assembly*. Semua *software* ini membangun dan memvalidasi hasil perancangan pengolahan sinyal digital mulai dari konsep sampai dengan menghasilkan kode yang akan dijalankan oleh DSK TMS320C6x. Lalu file keluaran dari proses ini kemudian diimplementasikan ke dalam DSK TMS320C6416. Untuk melihat proses ini, dapat diakses melalui *CCS debugging tools* atau pada *window* Matlab.



Gambar 2.11 Diagram alir antara Simulink, CCS, dan C6000 DSP

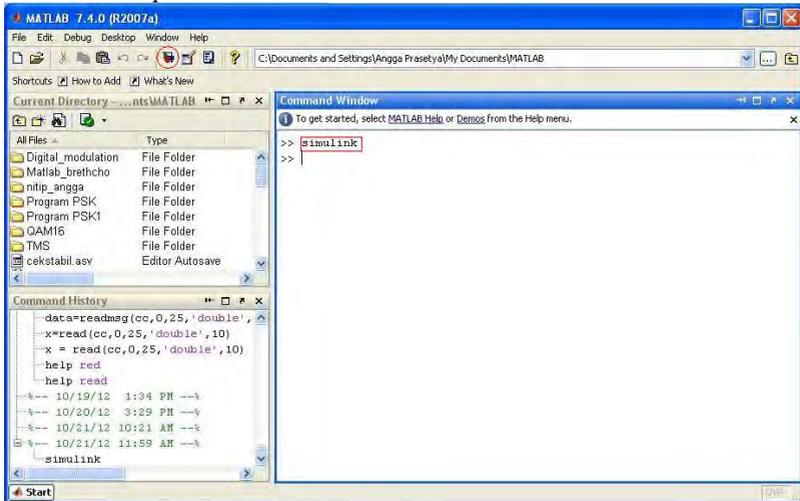
2.8 Matlab Simulink

Simulink merupakan *software add-on* yang terdapat di Matlab dengan perangkat matematis yang dikembangkan oleh *The Mathworks*. Dengan Matlab, analisis perhitungan yang rumit sekalipun juga dapat dilakukan.

Simulink yang berupa *extension* grafis dari Matlab digunakan untuk pemodelan maupun simulasi dari sebuah sistem. Dengan menggunakan Simulink, sistem dapat dirancang melalui blok-blok diagram. Banyak blok diagram yang disediakan pada *Simulink Library* seperti *Fuzzy Logic*, *Neural Network*, DSP, Statistik, dan lain sebagainya baik sebagai perangkat input (seperti *function generator*) serta perangkat output (seperti *oscilloscopes*). Simulink terintegrasi dengan Matlab dan data dapat ditransfer dengan mudah antar kedua program tersebut. Dengan adanya *templates/building blocks* menjadi salah satu keuntungan utama dari Simulink sehingga tidak perlu menulis kode program untuk proses matematisnya.

2.8.1 Memulai Simulink

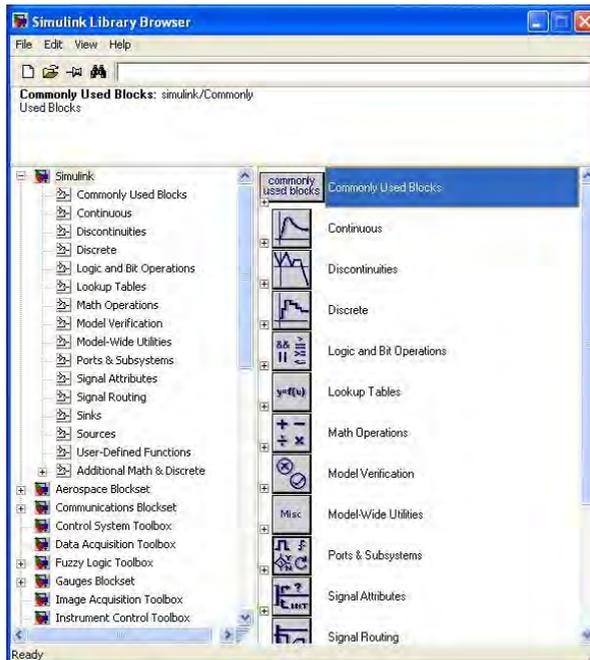
Untuk memulai Simulink, pertama-tama dilakukan dengan menjalankan *software* Matlab terlebih dahulu lalu mengetikkan “*simulink*” pada *command window* atau dapat juga dengan meng-klik *icon* simulink pada *toolbar*.



Gambar 2.12 Menjalankan Simulink dari Matlab[6]

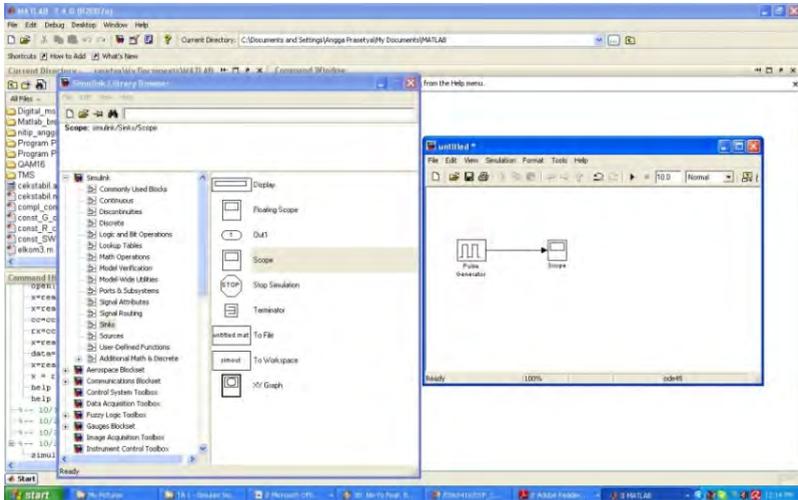
Selanjutnya muncul *window* “*Simulink Library Browser*” yang berisi berbagai macam blockset untuk membuat pemodelan dasar suatu sistem.

Dalam membuat pemodelan sistem baru hanya dengan klik *icon* “*Create A New Model*”, kemudian muncul *window* dengan lembar kosong. Lembar ini yang nantinya digunakan untuk meletakkan objek dari blok-blok sistem yang akan dimodelkan. Caranya, memilih blok yang diinginkan dari *Simulink Library* kemudian di-*drag* ke *window* kosong tersebut. Selanjutnya, hubungkan blok-blok tersebut dengan menarik output dari suatu blok ke input dari blok lain hingga muncul anak panah. Setelah pemodelan sistem sudah dibentuk, dapat dilakukan simulasinya dengan menentukan waktu simulasi pada kotak *toolbar* lalu klik *icon run*.



Gambar 2.13 *Simulink Library Browser*

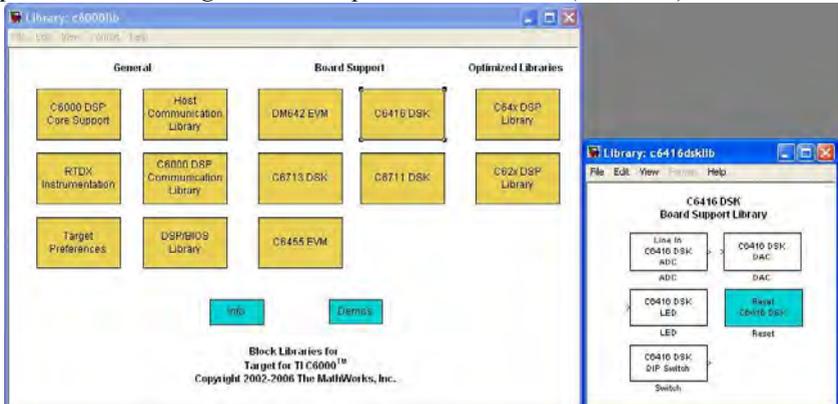
Hasil dari simulasi tersebut dapat dilihat pada sebuah *scope*, *display*, *vector scope*, *workspace* dan sebagainya yang terdapat pada blockset “*sink*”, tergantung dengan output yang dihasilkan blok tersebut.



Gambar 2.14 Membuat blok sistem pada Simulink[6]

2.9 Target for TI C6000

Target for TI C6000 merupakan salah satu *blockset* yang terdapat pada *Simulink Library Browser*. *Blockset* ini mampu mengintegrasikan Simulink dengan *DSP board* dengan membangkitkan kode C melalui perantara *CCS Integrated Development Environment (CCS IDE)*.



Gambar 2.15 Target for TI C6000 dan C6416 blockset[6]

Pada *Target for TI C6000 blockset* terdapat beberapa blok diantaranya seperti berikut :

1. Blok *C6416 DSK Target Preferences*

Blok ini sangat penting dalam implementasi sistem dengan DSK TMS320C6416T, karena blok ini memberikan akses untuk mengkonfigurasi pengaturan *hardware processor* dalam pembangunan kode dari *Real-Time Workshop* untuk menjalankan target.

2. Blok *C6416 DSK ADC*

Simulink akan membuat *audio coder-decoder module (codec)* pada DSK TMS320C6416T untuk mengubah sinyal masukan analog menjadi digital yang berasal dari inputan luar seperti *function generator*, *signal generator*, dan lain sebagainya.

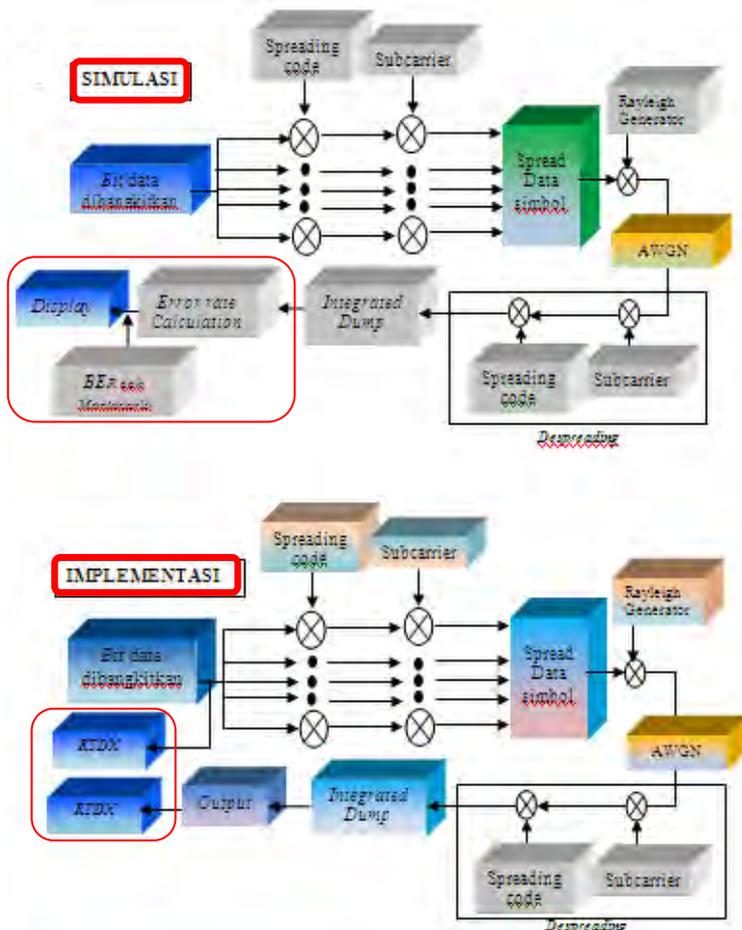
3. Blok *C6416 DSK DAC*

Sinyal digital yang sudah diproses dapat dikeluarkan menuju *jack* keluaran analog. Dalam hal ini, *codec* menerima sinyal digital yang dikonversi *digital-to-analog (D/A)* kemudian keluaran sinyal analog dikirim menuju *jack* keluaran.

[Halaman ini sengaja dikosongkan]

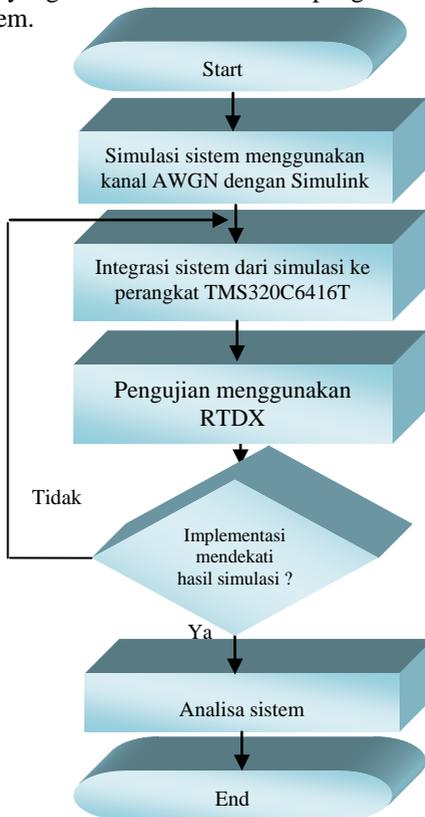
BAB III PERANCANGAN DAN IMPLEMENTASI SISTEM

Pada bab ini menjelaskan tentang gambaran sistem yang akan dibuat dan diuji dimana secara umum meliputi perangkat lunak, perangkat keras, simulasi sistem, proses implementasi sistem, dan metode pengujian sistem. Berikut gambar bagian-bagian yang dirancang dalam tugas akhir ini untuk Simulasi dan Implementasi.



Gambar 3.1 Perancangan Sistem

Simulink Matlab dilakukan pada langkah simulasi sistem, pada langkah tersebut blok simulink diuji kinerja dan kebenaran melalui perhitungan BER (*Bit Error Rate*). Setelah simulasi pada Matlab menghasilkan kinerja yang tepat, maka tahap berikutnya adalah tahap implementasi sistem. Tahap implementasi sistem merupakan tahap saat program diterjemahkan kedalam TMS320C6416. Apabila tahap implementasi program telah berhasil, maka sistem yang telah diimplementasikan dapat dilakukan pengujian dan pengambilan data. Flow chart pengujian dan pengambilan data dapat dilihat pada gambar 3.2, dimana implementasi sistem diuji dengan memvariasikan besar Eb/N0 yang kemudian melakukan pengambilan data hasil sinyal keluaran sistem.



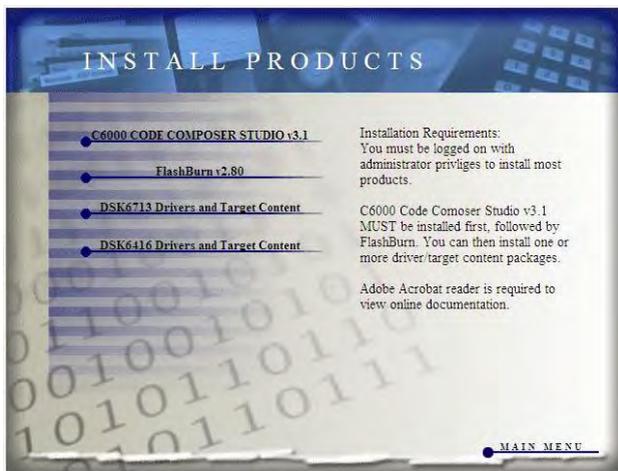
Gambar 3.2 Flow chart pengujian dan analisis sistem

3.1 Persiapan Perangkat Lunak

Adapun perangkat lunak yang digunakan dalam Tugas Akhir ini diantaranya MATLAB R2007a, CCS v3.1, serta *Visual Analyzer* yang berjalan diatas sistem operasi Windows XP. Pada bagian ini hanya akan dijelaskan mengenai instalasi CCS v3.1 dan cara integrasi antara Matlab Simulink dengan CCS v3.1.

3.1.1 Instalasi *Code Composer Studio (CCS) v3.1*

Seperti yang dijelaskan sebelumnya, digunakan *software* CCS v3.1 karena *software* ini hanya mampu berjalan diatas sistem operasi Windows XP. Pada tampilan awal instalasi terdapat beberapa pilihan instalasi seperti pada Gambar 3.3.

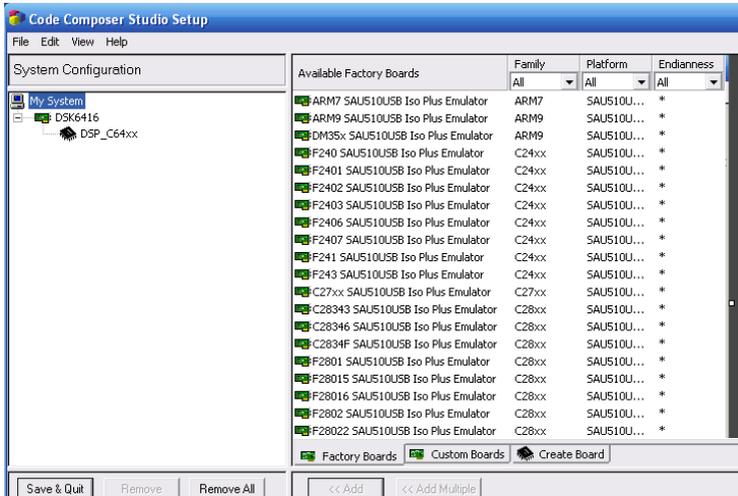


Gambar 3.3 Tampilan Instalasi *driver* DSK TMS320C6416T

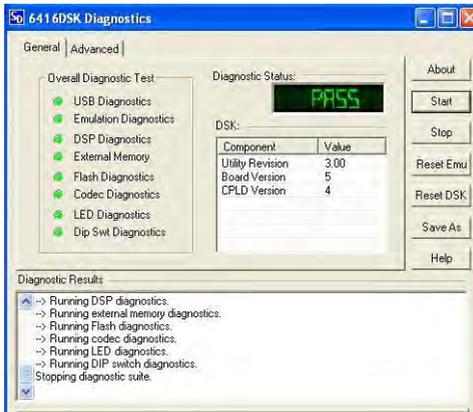
Pertama-tama, *install C6000 Code Composer Studio v3.1* sebagai aplikasi CCS pada PC. kedua *install FlashBurn v2.80* dan yang terakhir *install DSK6416 Drivers and Target Content* sesuai dengan DSK TMS320C6000 yang digunakan, sehingga dipilih DSK6416.

Mengintegrasikan antara PC dengan DSK TMS320C6416 yang terhubung dengan kabel USB dilakukan dengan cara membuka aplikasi *Setup CCStudio v3.1*, kemudian pilih C6416 V1.1 DSK pada *Available Factory Boards*, kemudian klik *Add*.

Dengan *software6416 DSK Diagnostic Utility v3.1* akan muncul status *diagnostic* awal “IDLE”. Untuk mendiagnosa status koneksi USB dari PC dengan *DSK board, Emulation, DSP, External Memory, Flash, Codec, LED, dan Dip Switch* klik tombol STOP ketika muncul status “PASS” seperti Gambar 3.4 kemudian tutup aplikasi tersebut.

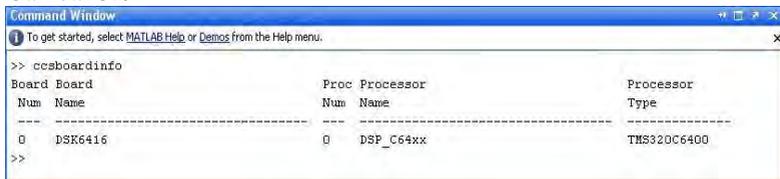


Gambar 3.4 Tampilan Pilihan Processor



Gambar 3.5 Tampilan CCS Diagnostic Utility v3.1

Jika muncul status “*FAILED*”, maka PC dan *DSK board* masih belum terkoneksi. Untuk lebih memastikan apakah *DSK board* sudah terintegrasi dengan PC dapat dilakukan dengan cara mengetikkan perintah ‘*csboardinfo*’ pada *Matlab Command Windows*. Jika sudah terintegrasi antar keduanya, maka akan muncul tampilan seperti pada Gambar 3.6



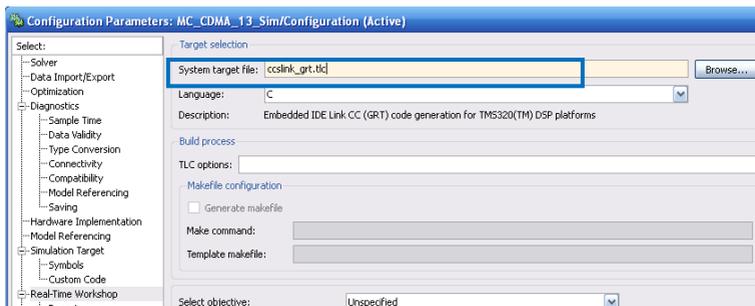
Gambar 3.6 Pengecekan koneksi antara PC dengan *DSK board*

3.1.2 Integrasi antara *Matlab Simulink* dengan *CCS v3.1*

Tahap selanjutnya yaitu mengintegrasikan Simulink dengan CCS v3.1 sehingga nantinya blok sistem modulasi dan demodulasi yang sudah dibuat di Simulink dapat diimplementasikan ke dalam DSK TMS320C6416T. Pada Tugas Akhir ini digunakan Matlab versi R2007a karena *software* CCS v3.1 hanya dapat terintegrasi dengan Matlab versi R2007a kebawah.

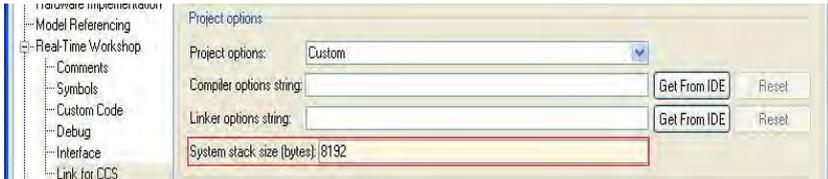
Untuk dapat *build* sistem ke dalam *DSK board* diperlukan beberapa pengaturan konfigurasi yang dapat diakses pada menu *Simulation* kemudian dipilih *Configuration Parameter*. Beberapa parameter yang harus diatur sebagai berikut :

1. Pada *Real Time Workshop*, *System target file* pada *Target selection* diubah menjadi *cslink_grt.tlc*. Hal ini bertujuan untuk menghubungkan antara Simulink dengan CCS.



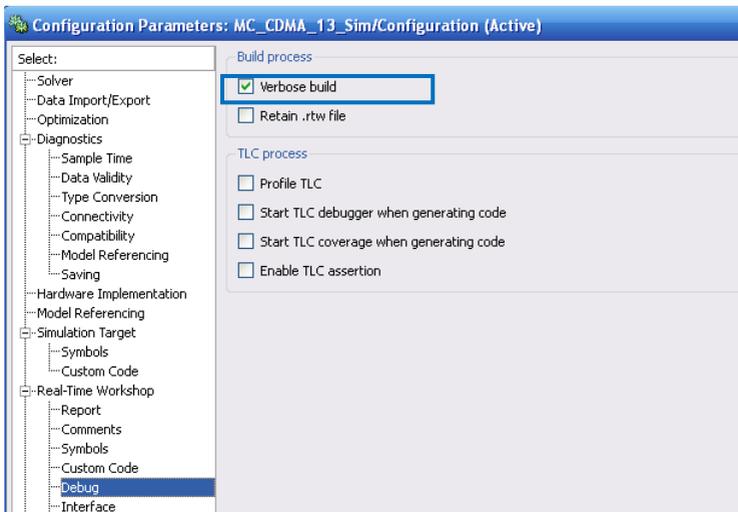
Gambar 3.7 Pengaturan *System Target*

2. Bagian *Link for CCS*, untuk bagian *Project options*, ubah *system stack size* menjadi 8192 bytes. Nilai ini disesuaikan dengan maksimum *stack size* pada DSK board.



Gambar 3.8 Pengaturan Sistem *Stack Size*

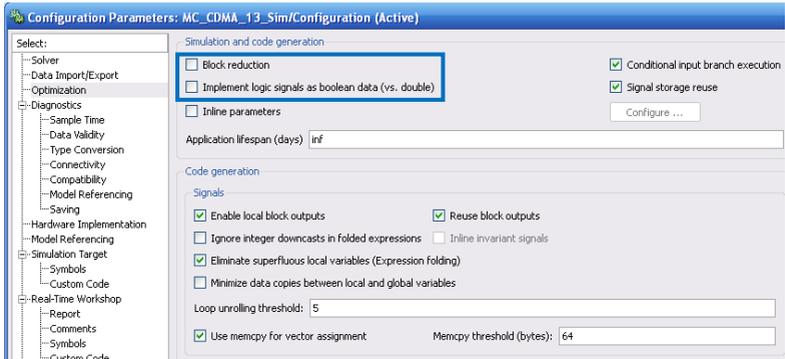
3. Pada bagian *Debug*, tandai pilihan *Verbose Build Mode* untuk menampilkan proses pembentukan kode-kode dari *file* Simulink untuk memprograman DSK, seperti yang ditampilkan pada *Matlab Command Windows* seperti pada Gambar 3.9.



Gambar 3.9 Pengaturan *Build Process*

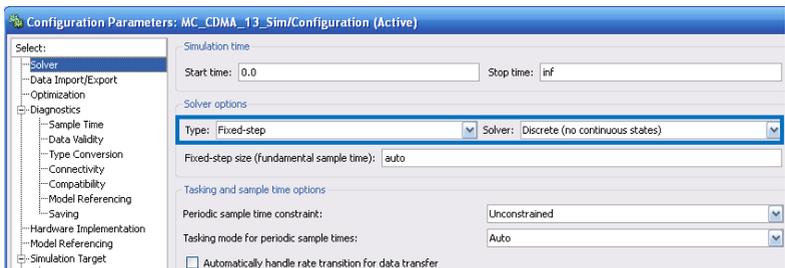
4. Bagian *Optimization*, pada *Simulation and code generation*, tanda centang pada *block reduction* dan *implement logic signal as boolean* data dihilangkan. Tujuannya agar Simulink tidak

menterjemahkan blok-blok yang tidak terpakai untuk diubah dalam bahasa C. Hal ini dapat dilihat pada Gambar 3.10



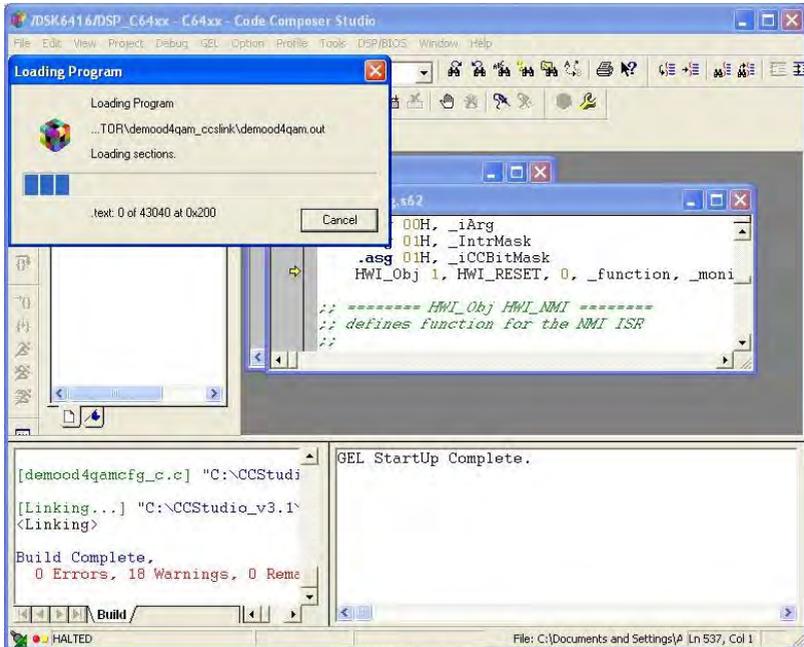
Gambar 3.10 Pengaturan *Simulation and Code Generation*

5. Pada bagian *Solver*, pilih *Type: Fixed-step* dan *Solver: discrete (no continuous states)* agar sistem bekerja secara diskrit.



Gambar 3.11 Pengaturan *Solver Options*

Untuk mengimplementasikan sistem yang sudah dibuat di Simulink ke dalam DSK TMS320C6416T, klik *toolbar “incremental build”* pada Simulink. Jika tidak terjadi *error*, secara otomatis Simulink akan membangkitkan kode-kode program dan terhubung ke *Code Composer Studio v3.1* untuk mengubah *file* Simulink menjadi *file project CCS (*.pj)* yang dimuat ke dalam DSK TMS320C6416T. Proses tersebut dapat dilihat pada CCS dengan tampilan seperti gambar dibawah ini.



Gambar 3.12 Proses *building system* ke dalam DSK

3.2 Simulasi Sistem

Pemodelan simulasi sistem modulasi dan demodulasi MC-CDMA dibuat dengan menggunakan Matlab Simulink. Hal ini bertujuan untuk memudahkan proses implementasi pada DSK TMS320C6416T yang nantinya juga diprogram melalui Matlab Simulink.

Secara umum, terdapat 5 proses yang dilakukan pada simulasi ini yaitu *Spreading*, Modulasi, Demodulasi, *Despreading*, Perhitungan BER. Berikut penjelasan singkat dari proses tersebut :

1. *Spreading*, dalam proses ini sinyal info akan dikalikan dengan sinyal keluaran PN *sequence* sehingga menghasilkan sinyal baru yang mempunyai *bit rate* lebih kecil.
2. Modulasi, sistem ini melakukan penggeseran frekuensi sinyal info sesuai dengan frekuensi pada sinyal pembawa.
3. Demodulasi, proses ini merupakan kebalikan dari proses modulasi yaitu untuk memisahkan sinyal info dan sinyal pemodulasinya.

- Sinyal hasil modulasi dikalikan kembali dengan gelombang *cosinus* untuk mendapatkan kembali sinyal infonya.
4. *Dispreading*, proses ini merupakan kebalikan dari proses *spreading*. Setelah didapatkan kembali sinyal info yang telah terdemodulasi, sinyal akan dikalikan kembali dengan PN *code* yang sama dengan yang ada dalam proses *spreading*. Sehingga didapatkan kembali sinyal dengan bit rate seperti sinyal info awal.
 5. Perhitungan BER, sistem ini digunakan untuk melakukan perhitungan nilai BER dengan cara mengubah variasi nilai E_b/N_0 pada kanal AWGN serta menyesuaikan *delay* untuk sinkronisasi data awal yang dikirim dengan data awal pada proses deteksi.

Pada Gambar 3.13 adalah blok keseluruhan untuk sistem MC-CDMA yang digunakan. Untuk lebih lanjut dari tiap-tiap blok pada keseluruhan proses diatas dapat diikuti di penjelasan berikutnya.

Sinyal informasi untuk pengujian sistem pada Gambar 3.13 menggunakan blok *Bernoulli Binary* yang didapat dari *simulink libraries – communications blockset – comm sources – random data sources – Bernoulli binary*.

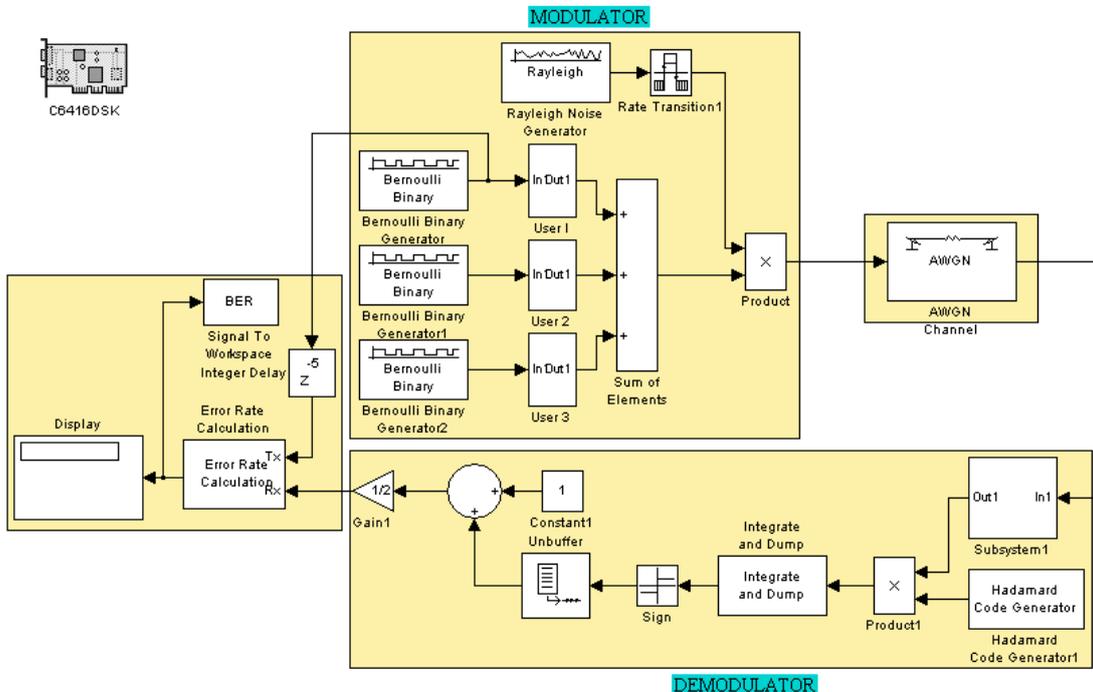
Adapun proses perancangan simulasi dan blokset yang digunakan dalam perancangan sistem modulasi dan demodulasi MC-CDMA adalah

3.2.1 Pada Sisi Pengirim

a. *Bernoulli Binary*

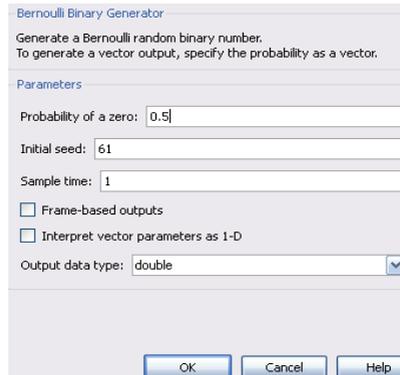
Input data pada sistem MC-CDMA ini merupakan input yang didefinisikan sendiri oleh *user*. Blokset ini akan menghasilkan keluaran 0 dan 1 secara *random*.

- *Probability of a zero* : 0,5
(perbandingan nilai yang dihasilkan yaitu 0 atau 1)
- *Initial seed* : 61
(*initial seed* adalah nilai acak yang dihasilkan generator)
- *Sample time* : 1
(*setting* laju bit yang digunakan)
- *Interpret vector parameters as 1-D*
(output sinyal merupakan sinyal satu dimensi)
- *Output data type* : *double*



Gambar 3.13 Diagram Blok Simulasi Modulasi dan Demodulasi MC-CDMA

Pengaturan parameter, frekuensi dan laju bit yang dihasilkan oleh jenis modulasi yang digunakan dapat dilihat pada Gambar 3.14



Gambar 3.14 Parameter Blokset *Bernoulli Binary*

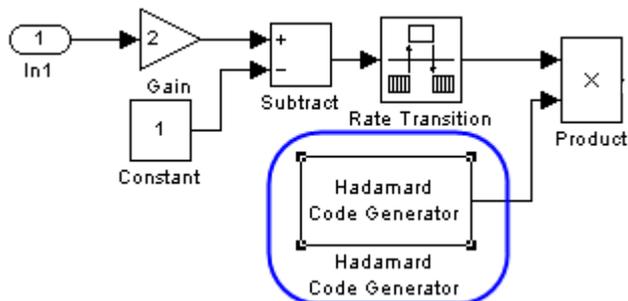
Sinyal input akan ditambah *Gain* dan dikurangi *Constan* agar sinyal keluaran bisa bernilai 1 dan -1 untuk memudahkan perkalian pada tahap selanjutnya.

b. *Hadamard Code Generator*

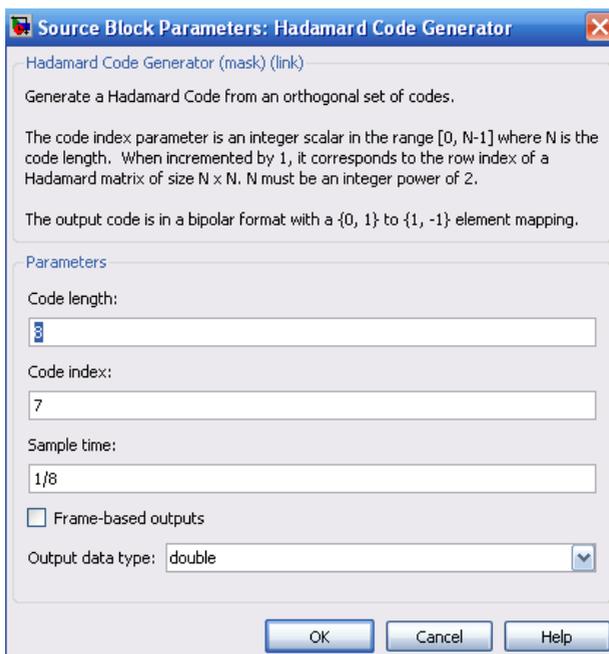
PN *generator* yang menghasilkan PN *code* merupakan salah satu parameter penting atau dapat dikatakan yang terpenting dari sistem MC-CDMA, sebab komponen ini akan menentukan kinerja keseluruhan dari sistem MC-CDMA dan keamanan dari data yang ditransmisi. Jenis PN *code* yang digunakan pada sistem MC-CDMA akan mempengaruhi metode *processing gain* yang berpengaruh terhadap lebar *bandwidth* spektrum sinyal transmisi. Untuk menghasilkan PN *code* yang dibutuhkan didalam merancang simulasi MC-CDMA digunakan blokset *Hadamard Code Generator* yang akan menghasilkan kumpulan sekuensi “1” dan “-1” sesuai fungsi yang diberikan. Dalam Gambar 3.16 dapat dilihat cara *setting* parameter untuk blokset *Hadamard Code Generator*.

Setelah *setting* parameter dari blokset *Bernoulli Binary* dan *Hadamard Code Generator* selesai. Proses spreading dapat dilakukan yaitu dengan mengalikan sinyal asli dengan data keluaran dari *Hadamard Code Generator* yang sebelumnya sudah ditambah

Gain dan dikurangi *Constan* sehingga mempunyai level keluaran -1 dan +1.



Gambar 3.15 Proses *spreading* pada *transmitter*



Gambar 3.16 Blokset *Hadamard Code Generator*

Contoh :

Bit data yang dibangkitkan di *Bernoulli*[1-1-11-111-1]

PN Code Walsh Hadamard [1-1-11-111-1]

Akan didapatkan :

$$H_8 = \begin{bmatrix} 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \\ -1 & 1 & 1 & -1 & 1 & -1 & -1 & 1 \\ -1 & 1 & 1 & -1 & 1 & -1 & -1 & 1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \\ -1 & 1 & 1 & -1 & 1 & -1 & -1 & 1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \\ -1 & 1 & 1 & -1 & 1 & -1 & -1 & 1 \end{bmatrix}$$

User 1 = 1-1-11-111-1

User 2 = -111-11-1-11

User 3 = -111-11-1-11

User 4 = 1-1-11-111-1

User 5 = -111-11-1-11

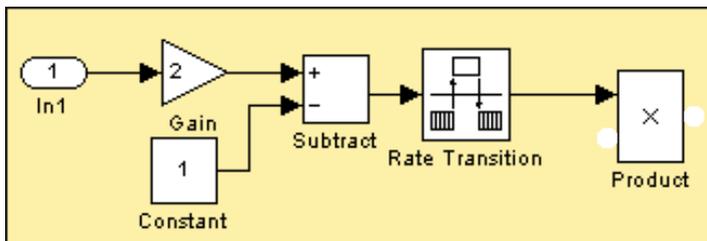
User 6 = 1-1-11-111-1

User 7 = 1-1-11-111-1

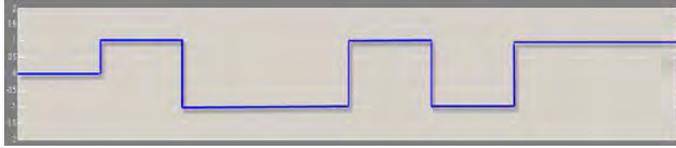
User 8 = -111-11-1-11

c. Penggunaan Teknik MC-CDMA Pada Blok Modulator

Sebelum dilakukan pengiriman melalui kanal, data terlebih dahulu dimodulasi. Modulasi yang dipakai yaitu modulasi dengan tipe modulasi BPSK (*Binary Phase Shift Keying*). Sistem kerja dari modulasi ini yaitu menghasilkan nilai phase yang berbeda 180° antara bit “0” dan bit “1”.

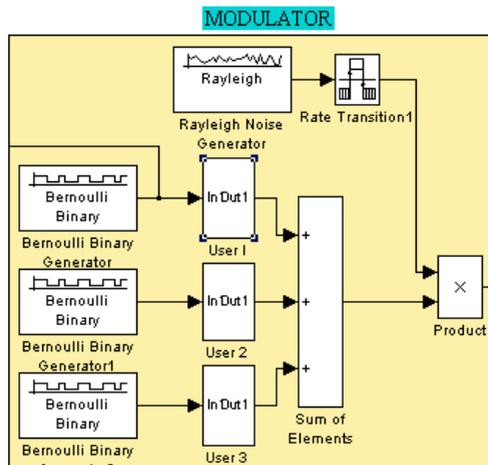


Gambar 3.17 Proses modulasi BPSK



Gambar 3.18 Sinyal modulasi BPSK

Setelah *bit* data melewati modulasi BPSK kemudian akan mengalami proses MC-CDMA yang merupakan gabungan teknik CDMA yaitu teknik akses spektrum sebaran dan OFDM yaitu teknis modulasi pembawa jamak, terjadi setelah data dibangkitkan dari *Bernoulli Binary Code Generator*, *bit* data akan mengalami proses CDMA yaitu data di *spreading* atau dikalikan dengan kode *chip-chip* yang berbeda-beda yang dihasilkan dari *Hadamard Code Generator*. Setelah terjadi proses *spreading* kemudian data yang sudah dikalikan dengan kode *chip-chip* tersebut kemudian masuk ke proses OFDM yaitu tiap symbol data akan di-*spread* melalui *subcarrier* sebanyak L yang memiliki frekuensi yang berbeda-beda kemudian dari tiap symbol yang di-*inputkan* ke proses ini maka akan menghasilkan satu *frame* berisi informasi symbol data. Keluaran dari proses ini merupakan spektrum *multicarrier* yang selanjutnya akan ditransmisikan melalui kanal AWGN



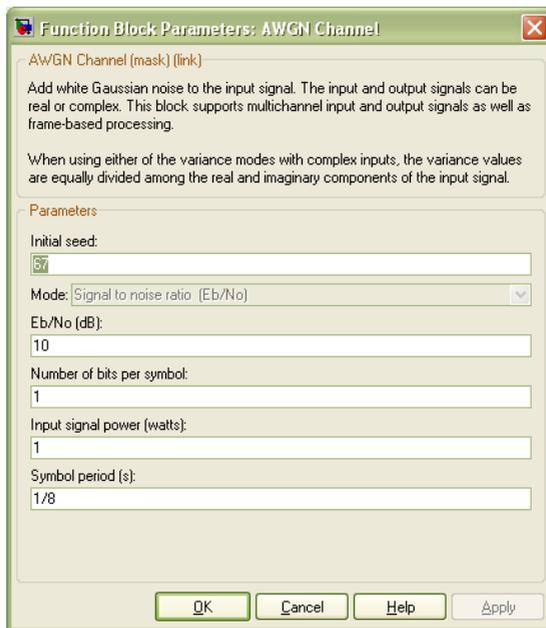
Gambar 3.19 Blokset transmitter MC-CDMA

3.2.2 Pada Kanal

Kanal yang digunakan pada pengujian sistem MC-CDMA kali ini adalah kanal *Additive White Gaussian Noise* (AWGN). Selain *noise* yang dihasilkan oleh kanal AWGN, sinyal info juga akan terganggu oleh sinyal *Rayleigh Noise Generator*.

a. Kanal AWGN

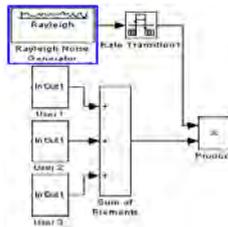
Kanal AWGN memiliki sifat *additive*, *white*, dan *Gaussian*. Sifat *additive* artinya *noise* yang terjadi dijumlahkan dengan sinyal, sifat *white* artinya *noise* tidak tergantung dari frekuensi operasi sistem dan sifat *Gaussian* berarti besarnya tegangan *noise* memiliki rapat peluang terdistribusi Gaussian. Dengan demikian *noise* AWGN akan terjadi pada sistem MC-CDMA pada saat transmisi data dari *transmitter* menuju *reciver*. Gambar 3.20 menunjukkan blokset AWGN *channel* yang digunakan sebagai kanal AWGN pada sistem MC-CDMA yang dirancang.



Gambar 3.20 Blokset kanal AWGN

b. *Rayleigh Noise Generator*

Blokset *Rayleigh Noise Generator* digunakan untuk member gangguan *noise* pada kanal AWGN. blokset *Rayleigh Noise Generator* dapat dilihat pada Gambar 3.21



Gambar 3.21 *Rayleigh Noise Generator*

3.2.3 Pada Sisi Penerima

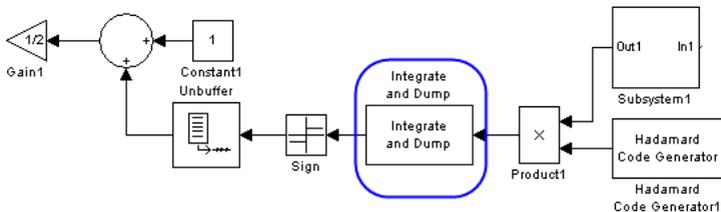
Pada sisi *receiver* blokset yang digunakan hamper sama dengan blokset yang digunnakan pada *transmitter* namun ditambahkan blokset *filter* yang digunakan pada saat proses *dispreading*.

a. *Dispreading*

Proses ini merupakan kebalikan dari proses *spreading*. Setelah didapatkan kembali sinyal info yang telah terdemodulasi, sinyal akan dikalikan kembali dengan PN *code* yang sama dengan yang ada dalam proses *spreading*. Sehingga didapatkan kembali sinyal dengan bit rate seperti sinyal info awal.

b. *Integrate and Dump*

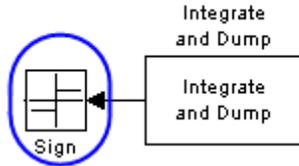
Blok ini berfungsi untuk mengembalikan *bit rate* sinyal yang dikirim menjadi *bit rate* sinyal info seperti semula.



Gambar 3.22 Sistem Penerima MC-CDMA

a. *Sign*

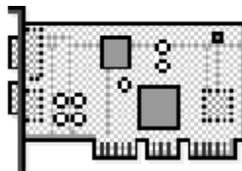
Blok ini digunakan untuk detektor sinyal keluaran dari blok *integrate and dump* menjadi sinyal dengan level dari +1 sampai -1.



Gambar 3.23 Gambar Sign

3.3. Implementasi Sistem MC-CDMA

Pembuatan sistem secara simulasi telah dilakukan, maka langkah selanjutnya adalah implementasi sistem. Dalam hal ini implementasi yang akan dilakukan adalah memprogram DSK TMS320C6416 sehingga didapatkan hasil kerja sistem seperti dengan simulasi sistem.



C6416DSK

Gambar 3.24 Blok *Target Preferences* : C6416DSK

Pada file simulink yang terdapat pada gambar 3.26, terdapat blok C6416DSK yang berfungsi untuk mengkoneksikan file simulink yang telah digunakan kedalam target yang dituju yakni dalam hal ini adalah DSK TMS320C6416

3.3.1 Implementasi Sistem MC-CDMA dengan kanal AWGN

Implementasi sistem MC-CDMA ini menggunakan sumber sinyal yang dibangkitkan dari *Simulink* dan menggunakan kanal AWGN. Seperti yang telah dirancang pada simulasi sistem, sumber sinyal menggunakan blok *Bernoulli Binary Generator*. Performasi sistem tetap dilakukan dengan mengevaluasi nilai BER.

Penambahan kanal AWGN bertujuan untuk melihat performansi sistem MC-CDMA yang telah diimplementasikan pada DSK TMS320C6416. Performansi sistem akan dilakukan dengan cara mengubah nilai E_b/N_0 pada blok kanal AWGN sehingga didapatkan *Bit Error Rate* dari sistem MC-CDMA. Berikut blok sistem yang akan diimplementasikan pada DSK TMS320C6416.

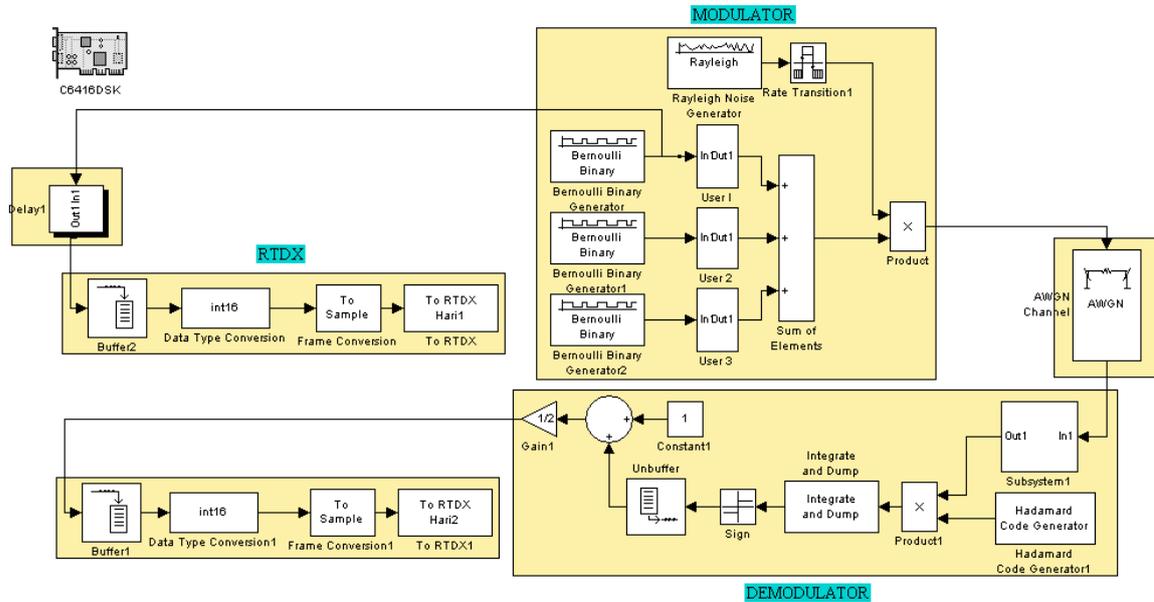
Pada implementasi ini menggunakan 2 perangkat yaitu Komputer (PC) dan DSK TMS320C6416. PC digunakan untuk memprogram file simulink dan melihat hasil keluaran sistem yang telah diimplementasikan. Gambar 3.25 merupakan skema pengujian pada implementasi yang dilakukan.

Blok RTDX pada implementasi ini adalah digunakan untuk mengambil hasil keluaran dari sistem yang telah diimplementasikan kedalam DSK. Terdapat 3 blok yang dibutuhkan dalam blok RTDX ini yaitu blok *Data Type Conversion*, *Frame Conversion*, dan *To RTDX*. Pada blok *To RTDX* dapat diberi channel name secara bebas dan unik, contohnya *rt0*. Sedangkan parameter yang digunakan pada blok *Data Type Conversion* adalah sebagai berikut.

- *Output data type mode* : *int16*
- *Input and output to have equal (RWV)* : *Real World Value*
- *Roud integer calculations toward* : *Floor*
- *Sample time* : *-1*

File simulink yang telah dibuat dapat diimplementasikan pada DSK dengan cara klik *incremental build* yang terdapat pada simulink. Menu *incremental build* ini berfungsi untuk mengkomunikasikan Matlab dengan Code Composer Studio sehingga file simulink yang telah dibuat dapat menjadi file project CCS (*.pjt) dimana berisi hasil konversi file simulink kedalam bahasa C dan *assembly*. Apabila file project CCS telah terbentuk dan tidak terdapat kesalahan pada file project tersebut, maka Code Composer Studio akan memprogram DSK TMS320C6416 yang terhubung ke PC menggunakan kabel USB.

Blok RTDX pada implementasi sistem dapat bekerja apabila perangkat RTDX diaktifkan terlebih dahulu dalam program CCS. Pengaktifan blok RTDX dalam CCS adalah dengan cara memilih



Gambar 3.25 Blok implementasi MC-CDMA

menu *Tools RTDX* pilih *Configuration Control* dan pengaktifan RTDX dapat dilakukan dengan cara memilih *Enable RTDX*. Apabila RTDX telah aktif, DSK yang telah di program akan mengirim data yang hasil keluaran sistem sehingga data tersebut nantinya dapat diolah kedalam komputer menggunakan Matlab.

3.3.2 Langkah-langkah implementasi sistem MC-CDMA pada TMS320C6416T

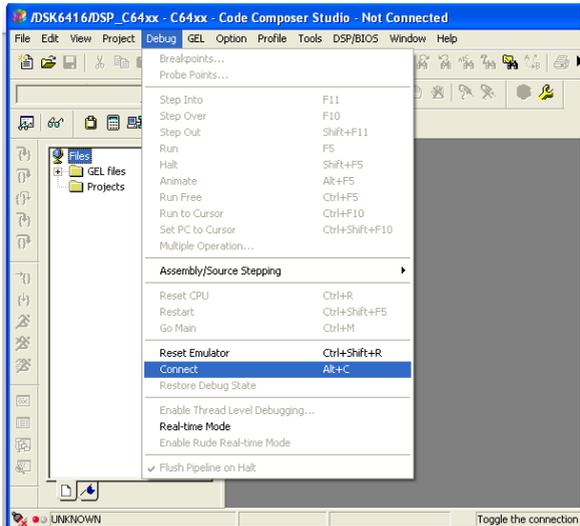
Dengan memperhatikan penjelasan-penjelasan di atas sudah dapat menggambarkan cara implementasi sistem MC-CDMA pada DSK TMS320C6416T. Disini akan lebih dijelaskan lebih rinci dan terstruktur mengenai urutan langkah-langkah implementasi hingga persiapan pengujiannya. Adapun langkah-langkahnya antara lain:

- a. Siapkan blok diagram simulink matlab yang akan diintegrasikan ke DSK board.
- b. Pastikan PC sudah terhubung dengan perangkat DSK TMS320C6416T.
- c. Buka software *6416 DSK CCStudio v3.1*.



Gambar 3.26 Ikon *6416 DSK CCStudio v3.1*

Awalnya status CCStudio v3.1 masih “*Unknown*”, yang artinya software masih belum terhubung dengan DSK board. Untuk menghubungkan klik “*Connect*” pada menu debug seperti di bawah.



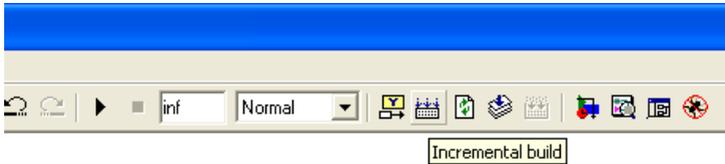
Gambar 3.27 Pengaturan koneksi antara PC dan DSK board



Gambar 3.28 Pengaturan RTDX

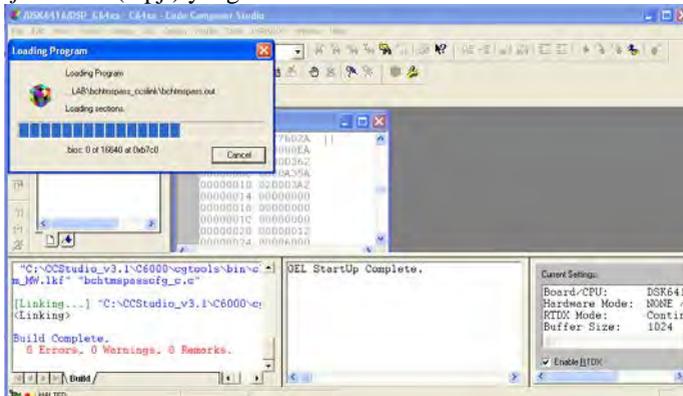
Kemudian pilih 'Continuous' pada RTDX mode. Yang terakhir centang 'Enable RTDX'.

- d. Lakukan proses integrasi dengan cara mengklik menu 'Incremental build' pada simulink.



Gambar 3.29 Button Incremental build

Proses integrasi dari PC ke DSK TMS320C6416T sudah selesai apabila telah muncul tampilan seperti pada gambar di bawah ini. Jika tidak terjadi error, secara otomatis Simulink akan membangkitkan kode-kode program dan terhubung ke Code Composer Studio v3.1 untuk mengubah file Simulink menjadi file project CCS (*.pj) yang dimuat ke dalam DSK TMS320C6416T.



Gambar 3.30 Tampilan CCStudio v31 setelah berhasil diintegrasikan

Dengan demikian proses implementasi kode BCH sudah berhasil. Untuk langkah berikutnya adalah melakukan pengujian system dalam upaya mengetahui keberhasilan dari implementasi sistem ini.

Pada pengolahan data Excel didapatkan hasil pengujian dari simulasi sistem dan implementasi sistem. Kinerja DSK TMS320C6416T ditunjukkan dengan grafik BER vs Eb/N0 dalam bentuk logaritmik.

3.4. Peralatan Pengujian

Terdapat beberapa peralatan yang digunakan untuk menguji performansi sistem MC-CDMA pada DSK TMS320C6416. Dibagi menjadi 2 bagian, yaitu perangkat keras (*hardware*) dan perangkat lunak (*software*) dimana perangkat-perangkat tersebut mempunyai kegunaan yang berbeda. Berikut peralatan yang digunakan untuk pengujian sistem

1. Perangkat Keras (*hardware*)
 - a. DSK TMS320C6416T
DSK TMS320C6416T yang digunakan lengkap dengan kabel power dan kabel USB untuk komunikasi dengan PC. Sebaiknya DSK dilindungi oleh kotak mika agar lebih aman dalam penyimpanan dan menyentuhnya.



Gambar 3.32 Gambar DSK TMS320C6416

b. Laptop

Laptop digunakan untuk memprogram DSK TMS320C6416T. Laptop harus menggunakan Operating Sistem WindowsXP karena perangkat lunak *Code Composer Studio v3.1* hanya bisa berjalan di Windows XP. Spesifikasi yang dibutuhkan tidak terlalu tinggi karena PC ini digunakan untuk mendownload program ke DSK saja, kecuali jika laptop ini digunakan untuk menjalankan simulasi *Simulink*. Selain itu juga digunakan untuk mengambil data dari sinyal keluaran DSK board.

2. Perangkat Lunak (*software*)

a. Matlab R2007a

Matlab merupakan perangkat lunak berbasis pengolahan matrix. Matlab yang digunakan pada tugas akhir ini adalah matlab versi R2009a. Matlab versi ini sangat cocok diintegrasikan dengan *Code Composer Studio* sehingga didapatkan hasil yang maksimal dari sistem yang telah diintegrasikan.

b. *Code Composer Studio v3.1*

Perangkat lunak yang berikutnya adalah *Code Composer Studio v3.1*, dimana perangkat lunak ini digunakan untuk mengkomunikasikan PC dengan DSK TMS320C6416. Perangkat lunak ini diperoleh dari satu paket penjualan prosesor keluaran Texas Instrument.

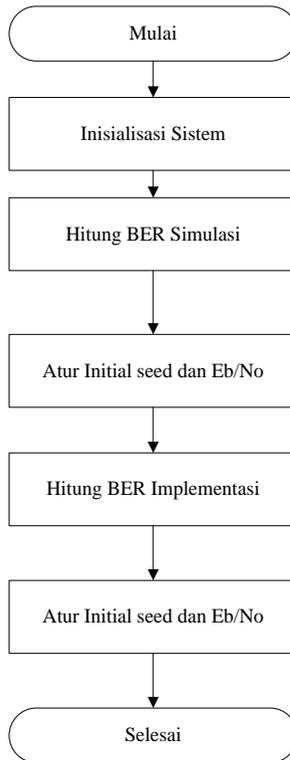
3.5 Skenario Pengujian

Dari semua sistem yang disimulasikan dan diimplementasikan akan diuji kinerjanya dengan parameter BER (*Bit Error Rate*) terhadap variasi *noise* dengan mengubah nilai E_b/N_0 pada kanal *Rayleigh*. Semua sistem diuji sesuai dengan parameter yang sesuai.

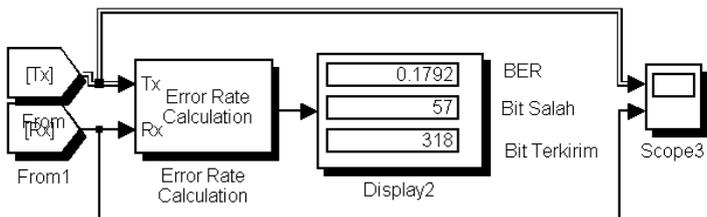
Sebelum mengubah-ubah parameter amplitud, perlu menentukan terlebih dahulu parameter dari blok *Rayleigh* yang tepat untuk digunakan pada pengujian simulasi dan implementasi. Sehingga akhirnya akan didapat E_b/N_0 yang tepat dengan BER paling sedikit untuk mengubah parameter yang lainnya pada simulasi maupun implementasi.

Untuk mendapatkan nilai BER pada hasil simulasi bisa dilihat dengan menggunakan blok *error rate calculation*. Dengan

membandingkan nilai input dengan nilai output seperti pada Gambar 3.33 .



Gambar 3.33 Diagram Alir Pengujian Sistem



Gambar 3.34 Blok *Error Rate Calculation*

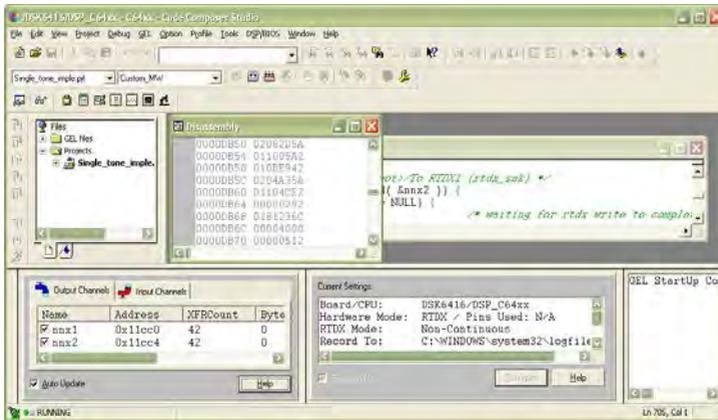
Sedangkan untuk mendapatkan nilai BER implementasi, didapatkan dengan cara membaca nilai output yang dihasilkan DSK TMS320C6416T menggunakan blok *To RTDX* dan dibandingkan dengan nilai input. Blok C6416DSK menyediakan akses untuk pengaturan perangkat prosesor yang dibutuhkan untuk pembangkitan kode oleh *Real Time Workshop* untuk dijalankan pada target. Blok ini harus ditambahkan pada model simulink jika ingin menggunakan *Target DSK C6416*.

Keluaran dari demodulator merupakan sinyal yang berbentuk biner., sehingga digunakan blok *To RTDX* yang berfungsi untuk membuat *RTDX output channel* pada *Target DSK C6416*. *Output channel* ini akan mentransfer data dari target menuju *host* secara *real-time*. Pada simulasi, blok ini tidak melakukan operasi apapun namun blok ini akan berfungsi untuk mentransfer data jika sistem dijalankan pada DSK TMS320C6416T.

Sesuai dengan metode yang dijalankan pada *window Bit Error Rate Analysis Tool*, nilai output RTDX akan diolah di Excel dan dilihat berdasarkan *number of bit errors*.

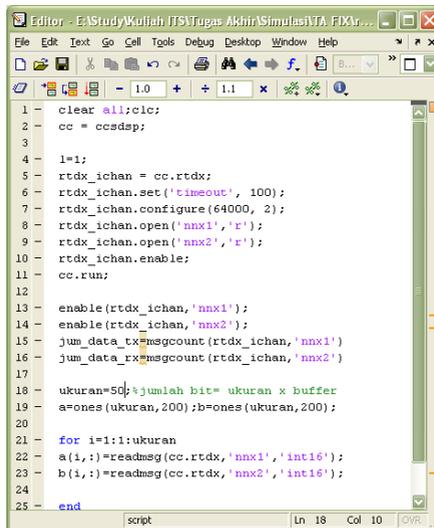
Jumlah bit yang dikirim dibatasi sebanyak 10.000 bit dan jumlah *max bit error* sebanyak 4000. Dalam perhitungan nilai BER didapatkan dengan cara membandingkan jumlah *bit error* pada penerima dengan jumlah bit yang dikirimkan. Dalam waktu pengujian, apabila dalam sistem sudah memenuhi salah satu kondisi dari jumlah *bit error* = 4000 atau jumlah bit yang dikirim = 100.000 maka sistem berhenti dan didapatkan nilai BER. Nilai BER dihitung berdasarkan variasi nilai E_b/N_0 , hal ini berarti jika tidak ada bit yang salah maka nilai BER juga sama dengan nol sehingga pengujian berhenti hingga E_b/N_0 menghasilkan nilai BER = 0.

Kinerja DSK TMS320C6416T ditunjukkan dengan grafik BER yang juga dibuat di dalam Excel dengan fitur *plot scatter*. Dengan sumbu x adalah nilai BER dalam logaritmik dan sumbu y adalah E_b/N_0 , maka grafik BER. Untuk proses penghitungan nilai BER pada simulasi dilakukan sebanyak tiga kali dengan nilai parameter yang sama dan diambil nilai rata-rata dari nilai BER yang didapat. Sedangkan pada simulasi dilakukan sebanyak dua kali percobaan untuk mendapatkan nilai dengan menggunakan parameter yang sama.

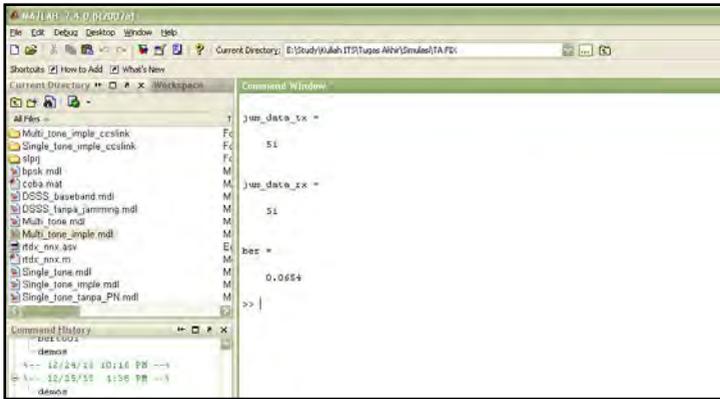


Gambar 3.35 Tampilan *Configuration Control RTDX*

Pada proses implementasi sistem, untuk mendapatkan nilai BER dibutuhkan perintah untuk mengambil nilai BER dari RTDX. Perintah untuk memanggil nilai BER dan untuk keluaran perintah tersebut dapat dilihat pada Gambar 4.3 .

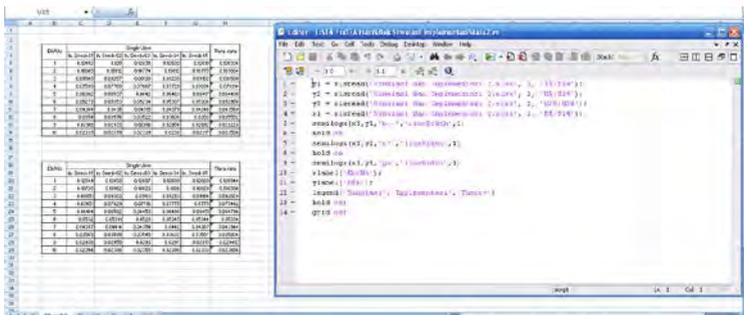


Gambar 3.36 *Script* untuk membaca output blok *To RTDX*



Gambar 3.37 Contoh tampilan BER pada implementasi

Setelah didapatkan data nilai BER dari simulasi maupun implementasi dengan mengubah parameter pada *Bernoulli* dan AWGN, data diolah menggunakan *software Microsoft excel* dan *Semi-log*.



Gambar 3.38 Pengolahan Data menggunakan Excel dan semilog

[Halaman ini sengaja dikosongkan]

BAB IV

PENGUJIAN DAN ANALISA SISTEM

Dalam bab ini akan dibahas mengenai pengujian dari simulasi maupun implementasi modulasi dan demodulasi *Multicarrier Code Division Multiple Access* yang telah dijelaskan sebelumnya pada Bab III. Hasil pengujian kinerja sistem akan ditampilkan pada grafik BER. Proses analisis hasil data yang diperoleh dari simulasi dan Implementasi MC-CDMA terbagi menjadi 4 bagian, yaitu :

1. Analisa hasil BER teori BPSK kanal *Rayleigh*, Simulasi dan Implementasi *Rayleigh*.
2. Analisa BER *Single User*, *3 User*, dan *5 User* setelah proses Simulasi.
3. Analisa BER *Single User*, *3 User*, dan *5 User* setelah proses Implementasi.
4. Analisa Perbandingan seluruh BER setelah Simulasi dan Implementasi

Untuk bagian dua pengujian dilakukan berdasarkan simulasi, sedangkan untuk bagian tiga empat pengujian dilakukan berdasarkan implementasi. Kinerja sistem baik secara simulasi dan implementasi untuk sinyal generator direpresentasikan melalui grafik BER.

4.1 Analisa hasil BER teori BPSK kanal Rayleigh, Simulasi dan Implementasi Rayleigh.

Dalam pengiriman bit, pada bagian penerima dapat terjadi kesalahan yang biasa disebut *probabilitas error bit* (P_b). Untuk menunjukkan kinerja sistem, digunakan probabilitas error yang nantinya didapatkan nilai BER (*Bit Error Rate*). Pada modulasi yang dilakukan oleh sistem *transmitter* dan demodulasi pada *receiver*.

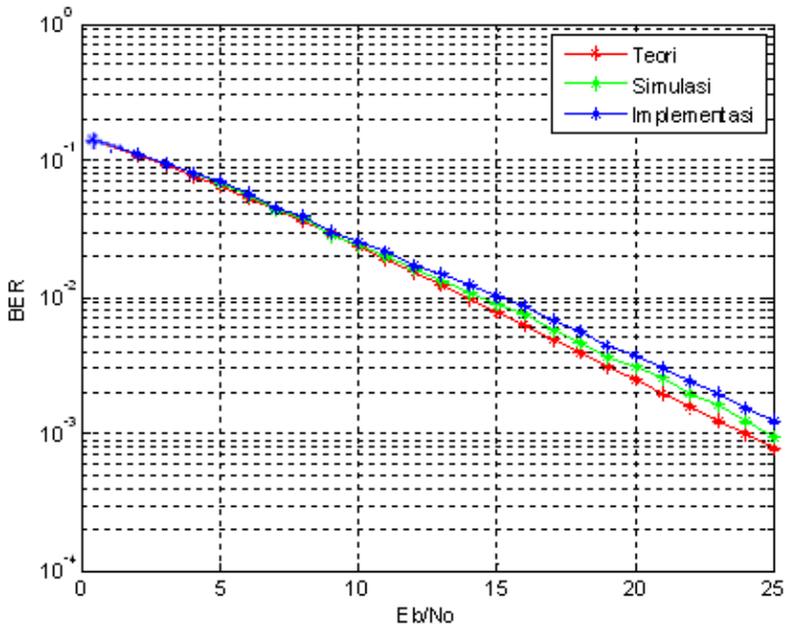
Pada analisa ini akan dibahas dan ditampilkan hasil BER dari teori BPSK menggunakan kanal *Rayleigh* dibandingkan dengan hasil dari simulasi dan Implementasi *Rayleigh*.

Pada Matlab terdapat *tool Bit Error Rate Analysis Tool* yang lebih memudahkan untuk mendapatkan nilai probabilitas bit *error* secara teori tanpa mengetikkan atau menghitung manual. Hanya dengan mengatur jangkauan nilai E_b/N_0 , tipe kanal, tipe modulasi, dan orde modulasi

yang digunakan maka *tool* ini secara otomatis akan membuat grafik BER vs Eb/No secara teori.

Nilai BER yang dihasilkan *tool* ini kemudian dibandingkan dengan nilai BER modulasi dan implementasi *Rayleigh* pada sistem yang dirancang. Berikut grafik BER modulasi BPSK terhadap Eb/No dapat dilihat pada Gambar 4.7.

Pada analisa ini dilakukan iterasi sebanyak 3 kali masing-masing dengan Eb/No dari 1 dB s/d 25 dB. Sehingga dapat dilihat perbedaan dari ketiganya.



Gambar 4.1 Grafik nilai BER teori, simulasi dan Implementasi *Rayleigh*

Grafik pada Gambar 4.7 di atas menunjukkan bahwa tidak ada perbedaan yang signifikan antara perhitungan BER modulasi BPSK secara teori maupun simulasi *rayleigh*. Ini membuktikan bahwa simulasi modulasi BPSK menggunakan Matlab Simulink sudah benar dan sesuai dengan teori. Untuk hasil yang lebih jelas dapat dilihat pada Tabel D.1.

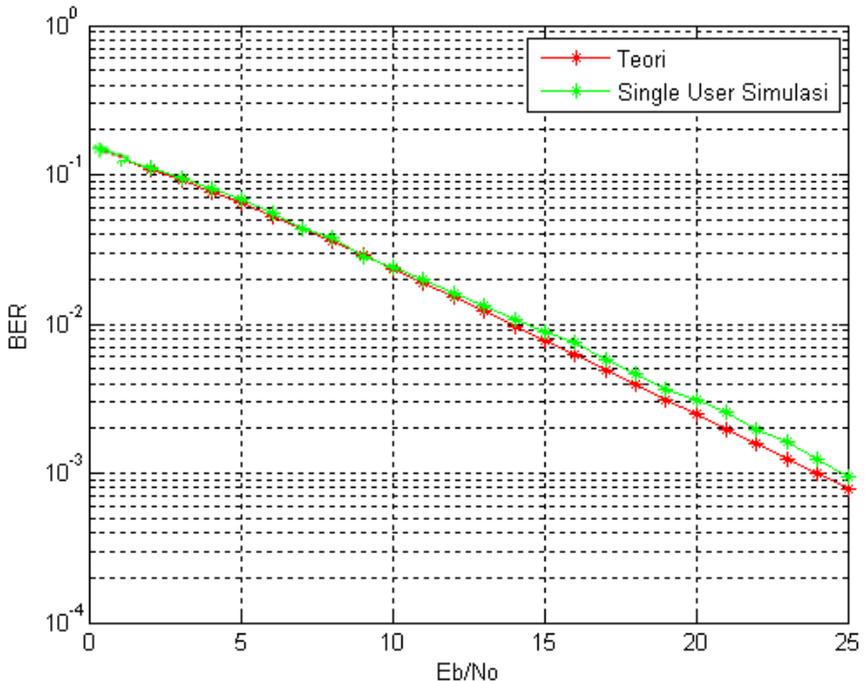
Jika terjadi perbedaan, perlu dilakukan kalibrasi agar respon modulasi pada simulasi menyerupai respon modulasi BPSK secara teori.

Untuk kalibrasi respon modulasi terhadap perubahan nilai E_b/N_0 dengan mengubah-ubah parameter yang ada pada blok kanal AWGN.

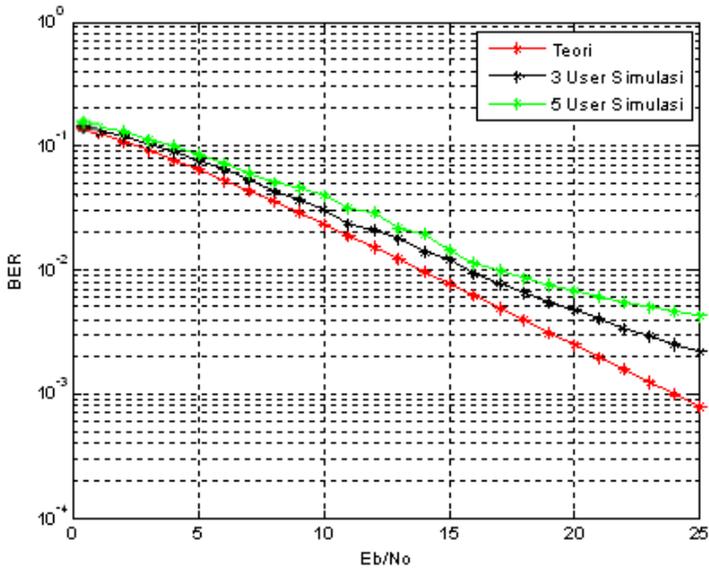
Hasil teori nilai BER sebesar 0.00078869 dB pada E_b/N_0 25, untuk simulasi dan implementasi BER terbaik pada E_b/N_0 25 dengan nilai masing masing 0.00094273 dB dan 0.0012405 dB.

4.2 Analisa BER system *Single User*, 3 *User*, dan 5 *User* setelah proses Simulasi

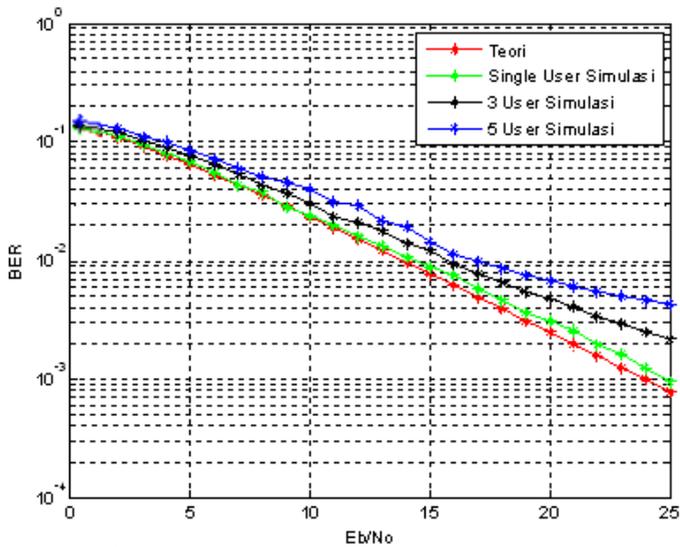
Pada proses analisa BER selanjutnya akan dilihat hasilnya pada *single user* dan *multi user*. Untuk *multi user* disini menggunakan 3 *user* dan 5 *user*, setelah dilakukan proses simulasi dengan menggunakan *Monte Carlo* dengan melakukan iterasi sebanyak 3 kali dan rentang E_b/N_0 dari 1 s/d 25 dB, dengan bit yang dikirim sebanyak 100.000 bit. Dapat dilihat gambar BER dari *single user* dan *multi user* seperti dibawah ini :



Gambar 4.2 Grafik nilai BER *single user* simulasi



Gambar 4.3 Grafik nilai BER 3 user dan 5 User simulasi

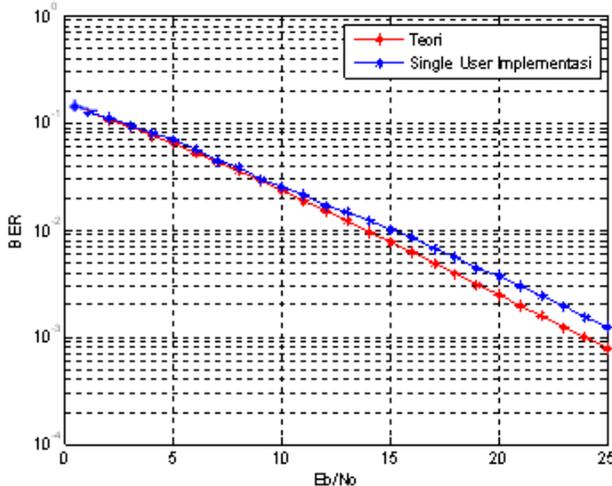


Gambar 4.4 Grafik Nilai BER *single user*, 3 user dan 5 User simulasi

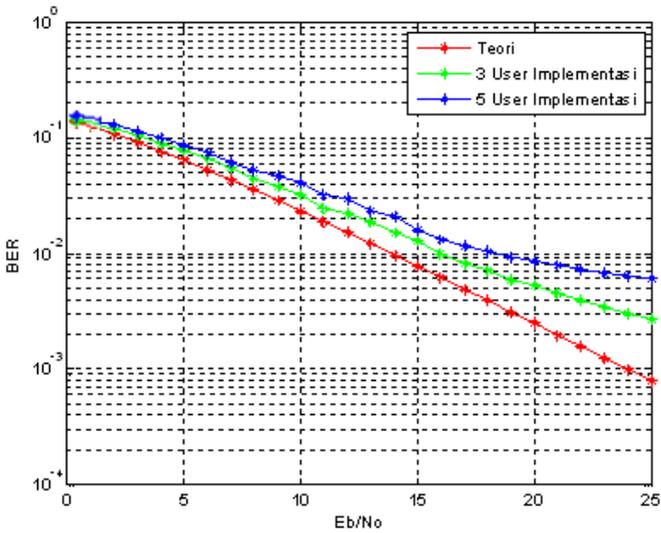
Pada grafik grafik diatas nampak hasil simulasi MC-CDMA dengan *single* dan *multi user*, setelah mengalami proses simulasi dengan Eb/No dari 1 s/d 25 dB, untuk *initial seed* dari *single user* rentang 61 s/d 63 dan untuk *multi user* memakai 3 dan 5 *user* memakai *initial seed* rentang yang sama tapi diacak. Nilai BER didapat untuk *single* 0.00094273 dB serta untuk 3 *user* 0.0022105 dB dan 5 *user* 0.00430 dB. Dengan selisih BER yang sedikit antara *single* dan *multi user* dapat terlihat efisiensi dari blok ini, sebagai salah satu bentuk keunggulan teknik pengiriman MC-CDMA.

4.3 Analisa BER system *Single User*, 3 *User*, dan 5 *User* setelah proses Implementasi.

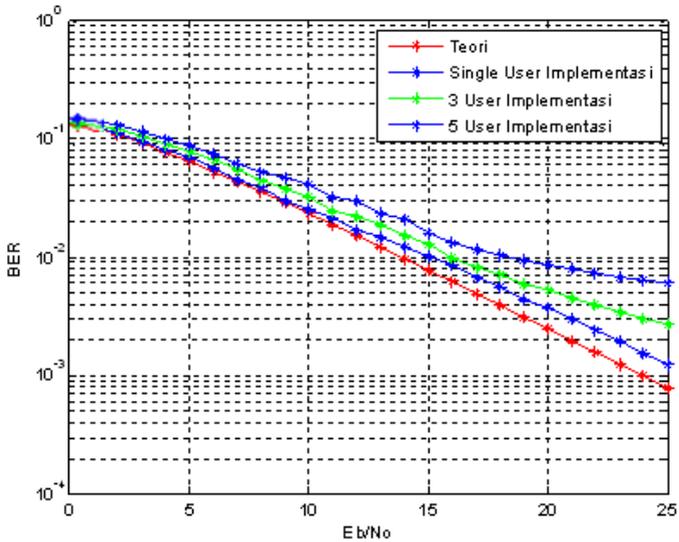
Implementasi blok MC-CDMA pada DSK TMS320c6416T dilakukan setelah proses simulasi system dengan Matlab Simulink. Pada proses implementasi blok system ditambahi blok RTDX pada bagian modulator dan demodulator, dengan implementasi kita dapat mengetahui secara *real* dari *output-an* system MC-CDMA. Implementasi dalam tugas akhir ini dilakukan dengan parameter Eb/No dari 1 s/d 25 dB, iterasi diambil sebanyak 3 kali dengan mengubah *initial seed* dari 61 s/d 63 dapat dilihat gambar BER hasil implementasi system dengan menggunakan *single user* maupun *multi user* seperti dibawah ini :



Gambar 4.5 Grafik nilai BER *single user* Implementasi



Gambar 4.6 Grafik nilai BER 3 user dan 5 User Implementasi

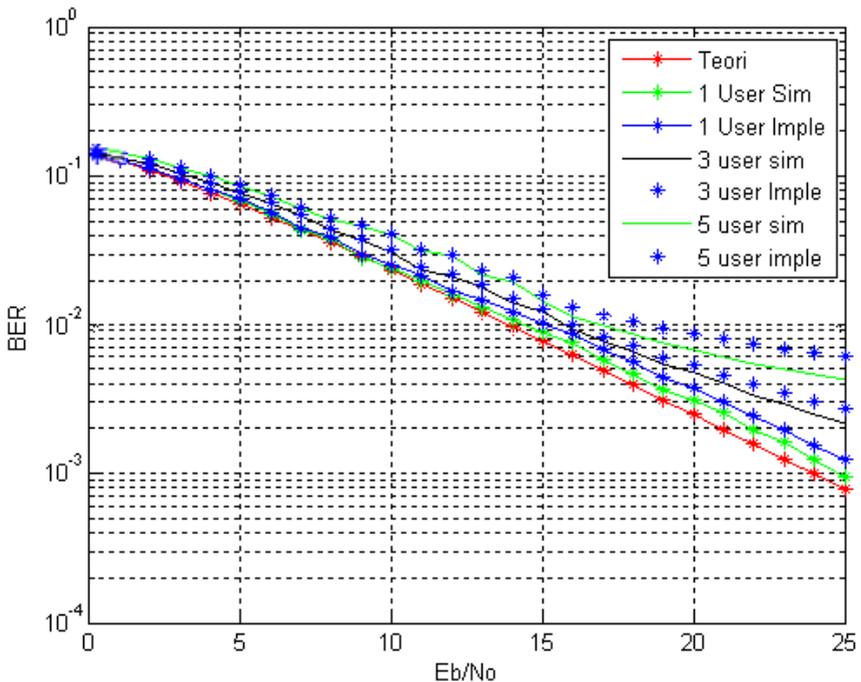


Gambar 4.7 Grafik Nilai BER single user, 3 user dan 5 User implementasi

Pada grafik grafik diatas nampak hasil implementasi MC-CDMA dengan *single* dan *multi user*, setelah mengalami proses implementasi untuk mendapatkan *output real* dari system, dengan E_b/N_0 dari 1 s/d 25 dB serta iterasi sebanyak 3 kali didapat nilai BER untuk *single user* 0.0012405 dB serta untuk 3 *user* 0.002720 dB dan 5 *user* 0.006090 dB pada 25 dB.

4.4 Analisa Perbandingan seluruh BER system setelah Simulasi dan Implementasi

Hasil BER yang diperoleh setelah dilakukan proses simulasi dan implementasi system terhadap *single user* serta *multi user*, dapat dibandingkan dengan teori BER BPSK kanal *Rayleigh* untuk melihat efisiensi system MC-CDMA yang telah dibuat ditunjukkan pada gambar di bawah ini :



Gambar 4.8 Grafik nilai BER Teori, Simulasi dan implementasi

Grafik teori, simulasi dan implementasi untuk system MC-CDMA diatas menunjukkan urutan besar nilai BER dari teori BPSK Kanal *Rayleigh*, *single user* simulasi, *multi user* simulasi, *single user* Implementasi dan *multi user* implementasi. Setelah dibandingkan nilai BER terbaik sesuai dengan teori, kemudian BER simulasi dan terakhir Implementasi. Untuk hasil BER Teori adalah 0.00078869 dB, BER simulasi, *single user* simulasi 0.00094273 dB, 3 *user* simulasi 0.0022105 dB, 5 *user* simulasi 0.00430 dB, dan untuk nilai BER implementasi, *single user* Implementasi 0.0012405 dB, 3 *user* implementasi 0.002720 dB dan 5 *user* implementasi 0.006090 dB.

Nilai BER terbaik menurut data diatas adalah sesuai teori dan nilai BER terburuk setelah proses simulasi dan Implementasi adalah untuk 5 *user* implementasi dengan selisih nilai BER hasil simulasi dan implementasi baik *single* maupun *multi* tidak jauh berbeda.

Hasil seluruh proses dari simulasi dan implementasi terdapat perubahan nilai BER dari *single user* dengan *multi user*. Penyebab semakin jelek/buruk nilai BER dengan semakin banyak *user* adalah karena adanya *multiple access interference*.

BAB V

PENUTUP

5.1 KESIMPULAN

Berdasarkan proses implementasi, pengujian, dan analisa dapat ditarik kesimpulan sebagai berikut :

1. MC-CDMA merupakan suatu teknik modulasi yang menggabungkan keunggulan antara OFDM dan CDMA.
2. Nilai BER yang dihasilkan pada proses simulasi hampir sama mendekati dengan implementasi akan tetapi keduanya lebih jelek dari teori.
3. Hasil BER terbaik untuk keseluruhan system setelah proses simulasi yang mendekati teori yaitu *single user* simulasi 0.00094273 dB dan nilai BER terburuk adalah 5 *user* simulasi 0.00430 dB
4. Hasil BER terbaik untuk keseluruhan system setelah proses implementasi yang mendekati teori yaitu *single user* Implementasi dan nilai BER terburuk yaitu untuk 5 *user* implementasi 0.006090 dB

5.2 SARAN

Saran yang dapat diajukan untuk penelitian lebih lanjut mengenai topic ini adalah :

1. Supaya diimplementasi dengan menggunakan perangkat lain selain TMS misalkan WARP.
2. Supaya dikembangkan teknik MC-CDMA dengan menggunakan metode SISO, SIMO, MISO ataupun MIMO.
3. Materi pada tugas akhir ini supaya dapat diusulkan untuk menjadi modul praktikum di Laboratorium B304.

[Halaman ini sengaja dikosongkan]

LAMPIRAN A

PROPOSAL TUGAS AKHIR

Jurusan Teknik Elektro
Fakultas Teknologi Industri - ITS

TE 091399 TUGAS AKHIR - 4 SKS

Nama Mahasiswa : Hariyawan Eko P.J.
Nomor Pokok : 2212105071
Bidang Studi : Telekomunikasi Multimedia
Tugas Diberikan : Semester Ganjil Th. 2013/2014
Dosen Pembimbing : 1. Dr. Ir. Suwadi, MT.
2. Dr. Ir. Titiek Suryani, MT.
Judul Tugas Akhir : **Implementasi MC - CDMA pada DSK TMS320C6416T**
(Implementation of MC - CDMA on DSK TMS320C6416T)

28 FEB 2014

Uraian Tugas Akhir :

Perkembangan kebutuhan manusia akan komunikasi semakin meningkat terlebih untuk teknologi wireless. Demi mengimbangi kebutuhan pengguna, teknologi wireless pun kini sudah semakin pesat perkembangannya. Salah satu langkah dalam pengembangan teknologi wireless adalah dengan mengembangkan teknik modulasinya. *Multicarrier Code Division Modulation Access* (MC-CDMA) merupakan suatu teknik modulasi yang menggabungkan keunggulan antara *Orthogonal Frequency Division Multiplexing* (OFDM) dan *Code Division Multiple Access* (CDMA). Melalui penggabungan tersebut MC-CDMA menjadi lebih baik dalam mengurangi *Multiple Access Interference* (MAI) dan *Inter Symbol Interference* (ISI) dan memperbaiki kinerja *bit error rate* sehingga MC-CDMA muncul sebagai teknik akses jamak yang menjanjikan untuk komunikasi data rate yang tinggi.

Dengan banyaknya keunggulan dari dua teknologi di atas, maka kombinasi teknologi *multicarrier* (OFDM) dan CDMA dianggap sebagai suatu teknik yang menjanjikan untuk memenuhi segala aspek kebutuhan yang diperlukan pada lingkungan komunikasi bergerak masa depan, dengan adanya berbagai multistandar dan multisistem. *Multicarrier* CDMA yang memiliki BER sangat rendah. Kelebihan sistem MC-CDMA diantaranya adalah sangat handal dalam lingkungan propagasi yang mempunyai banyak lintasan, dengan kemampuannya mengatasi *delay spread*. Sistem MC-CDMA membagi sinyal pita lebar dari CDMA menjadi sejumlah *subcarrier-subcarrier* pita sempit yang masing-masing mengalami respon sinyal yang berbeda-beda. Performansinya dapat dilihat dengan mengetahui BER yang dicapai untuk harga E_b/N_0 .

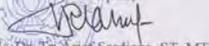
Pada tugas akhir ini akan dicoba untuk membuat simulasi MC - CDMA dengan menggunakan TMS berbasis simulink yang terdapat pada matlab dan mengimplementasikan model MC - CDMA tersebut kedalam TMS dan Matlab Simulink serta mencari BER (*Byte Error Rate*) dan menganalisa performansinya.

Dosen Pembimbing I

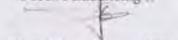

Dr. Ir. Suwadi, MT

NIP. 1968 0818 198303 1 002

Mengetahui,
Jurusan Teknik Elektro FTI - ITS
Kepala,


Dr. Ir. Anief Sardjono, ST, MT
NIP. 1970 0212 199512 1 001

Dosen Pembimbing II


Dr. Ir. Titiek Suryani, MT
NIP. 1964 1130 198903 2001

Menyetujui,
Bidang Studi Telekomunikasi Multimedia
Koordinator,


Dr. Ir. Endroyono, DEA
NIP. 196504041991021001

A. JUDUL

Implementasi MC - CDMA pada DSK TMS320C6416T

B. RUANG LINGKUP

1. MC - CDMA
2. Dsk(*Dsp Starter Kit*) TMS320C6416T
3. Matlab Simulink
4. Nilai BER

C. LATAR BELAKANG

Perkembangan kebutuhan manusia akan komunikasi semakin meningkat terlebih untuk teknologi wireless. Demi mengimbangi kebutuhan pengguna, teknologi wireless pun kini sudah semakin pesat perkembangannya. Salah satu langkah dalam pengembangan teknologi wireless adalah dengan mengembangkan teknik modulasinya. *Multicarrier Code Division Modulation Access* (MC-CDMA) merupakan suatu teknik modulasi yang menggabungkan keunggulan antara *Orthogonal Frequency Division Multiplexing* (OFDM) dan *Code Division Multiple Access* (CDMA). Melalui penggabungan tersebut MC-CDMA menjadi lebih baik dalam mengurangi *Multiple Access Interference* (MAI) dan *Inter Symbol Interference* (ISI) dan memperbaiki kinerja *bit error rate* sehingga MC-CDMA muncul sebagai teknik akses jamak yang menjanjikan untuk komunikasi data rate yang tinggi.

Dengan banyaknya keunggulan dari dua teknologi di atas, maka kombinasi teknologi multicarrier (OFDM) dan CDMA dianggap sebagai suatu teknik yang menjanjikan untuk memenuhi segala aspek kebutuhan yang diperlukan pada lingkungan komunikasi bergerak masa depan, dengan adanya berbagai multistandar dan multisistem. Multicarrier CDMA yang memiliki BER (*bit error rate*) sangat rendah. Berbagai keuntungan dan keunggulan didapatkan dari teknik penggabungan ini, laju symbol pada masing-masing sub-carrier dapat direndahkan sehingga didapatkan durasi simbol yang lebih panjang dan memudahkan pada transmisi asinkron. Sinyal gabungan OFDM dan CDMA dapat diterima dengan menggunakan *Fast Fourier Transform* tanpa adanya kompleksitas tambahan pada pemancar dan penerima. Keuntungan yang lain adalah efisiensi yang tinggi dengan adanya jarak antar sub-carrier yang saling overlap tanpa timbul interferensi. Pada sisi lain OFDM yang

dikombinasikan dengan CDMA dapat menghasilkan pemisahan sumber radio yang lebih bagus pada kawasan waktu, frekuensi, dan kode. Hal ini mengakibatkan sistem memungkinkan pengalokasian sumber radio yang tersedia lebih efektif, sehingga dapat menampung lebih banyak pengguna.

MC - CDMA yang diimplementasikan pada sebuah prosesor DSP diharapkan dapat menjadi suatu ide yang cukup baik untuk membantuan menganalisis kinerja *jabit error rate* komunikasi dengan data rate yang tinggi. Alasan penggunaan prosesor DSP didasari oleh kemampuan perangkat DSP yang lebih mudah untuk dimodifikasi dan dikalibrasi. Selain itu, prosesor DSP tersebut mudah didapat di pasaran, berkecepatan tinggi serta dapat digunakan untuk mengoperasikan banyak aplikasi atau algoritma. Oleh karena itu, prosesor DSP yang salah satunya adalah TMS dapat disebut sebagai prosesor yang memiliki banyak fungsi. Penggunaan prosesor tersebut sebagai salah satu komponen implementasi MC - CDMA dapat dilakukan. Implementasi MC - CDMA tersebut dapat dilakukan dengan menggunakan program DSK TMS320C6416T sebagai simulasi dan komputer untuk load program matlab simulink. Kelebihan pemodelan menggunakan Simulink adalah tidak perlu dituliskan senarai program seperti halnya bahasa pemrograman yang lain. Dengan bantuan perangkat lunak (CCS) *Code Composer Studio*, model simulink dapat dibangun dalam bahasa C secara otomatis lalu diunduh ke papan DSK.

Salah satu performa dari system dapat dilihat dari *Probability of Bit Error*-nya. Pada tugas akhir ini akan dicoba untuk membuat simulasi mengenai implementasi MC - CDMA pada TMS berbasis simulink yang terdapat pada matlab.

D. PERUMUSAN MASALAH

1. Perangkat apa saja yang dibutuhkan untuk merealisasikan Tugas Akhir ini?
2. Bagaimana mendesain blok modulator dan demodulator, *transceiver* dan parameter lainnya pada simulink MATLAB?
3. Bagaimana mengimplementasikan proses modulasi dan demodulasi MC - CDMA pada DSK TMS320C6416T?
4. Bagaimana cara mempresentasikan/menyajikan setiap proses masukan dan keluaran dari modulasi dan demodulasi MC - CDMA dengan DSK TMS320C6416T

E. BATASAN MASALAH

1. Menggunakan DSK TMS320C6416T untuk menganalisa hasil implementasi dan keluaran sistem.
2. Pemodelan sistem modulasi dan demodulasi MC - CDMA menggunakan *software* Simulink MATLAB.
3. *Interface* pemodelan sistem pada DSK TMS320C6416T menggunakan *software* Code Composer Studio.
4. Pemodelan kanal transmisi untuk menghubungkan modulator dengan demodulator menggunakan kanal AWGN.
5. Proses implementasi MC - CDMA.
6. Tidak menghitung besarnya noise yang timbul pada keluaran sistem.

F. TUJUAN TUGAS AKHIR

Adapun tujuan dari Tugas Akhir ini adalah :

1. Untuk mengimplementasikan sistem modulasi dan demodulasi MC - CDMA secara *real* ke dalam DSK TMS320C6416T.
2. Menganalisa performansi system MC - CDMA dengan melihat nilai BER

G. TINJAUAN PUSTAKA DAN DASAR TEORI

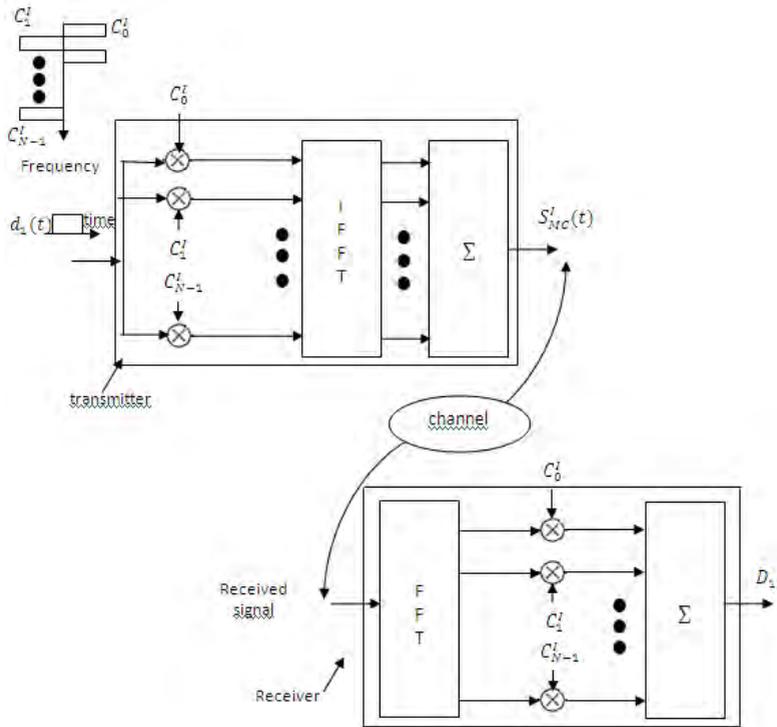
1. Sistem MC - CDMA

MC - CDMA (*Multi Carrier Code Division Multiple Access*) adalah gabungan teknik modulasi antara OFDM dengan CDMA. Dalam sistem MC - CDMA asli yang dalam Referensi 1 setiap bit data ditransmisikan secara parallel pada beberapa subcarrier secara independen. Pengkodean CDMA diterapkan di seluruh pembawa, dengan masing-masing pembawa termodulasi dengan kode chip tunggal.

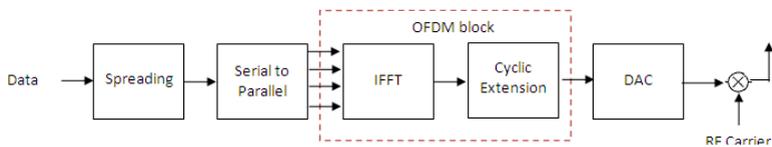
Dalam sistem multicarrier CDMA, sinyal tersebar kemudian diubah menjadi aliran data paralel, yang kemudian dikirimkan melalui beberapa pembawa. Jika factor penyebaran adalah samadengan jumlah pembawa maka system ini memodulasi semua pembawa dengan bit data yang sama, tetapi dengan pergeseran fasa pada pembawa masing-masing ditentukan oleh penyebaran kode. Hal ini ditunjukkan pada Gambar. 1. Jika chip ke $-k$ dari kode penyebaran bagi pengguna u didefinisikan $c(k, u)$ dengan nilai *level* $\{-1, +1\}$, maka sinyal baseband yang ditransmisikan untuk simbol data ke $-m$ yaitu $b(m)$ adalah ³ :

$$x(n) = \sum_{k=0}^{N-1} \exp\left(\frac{j2\pi kn}{N}\right) c(k, u) b(m) \dots \dots \dots (1)$$

Modulasi multicarrier ini dapat diimplementasikan secara efisien menggunakan *inverse* FFT. Untuk mengatasi efek *interferensi intersymbol*, sinyal baseband ini ditambahi kode *Cyclic Extension* untuk melebihi *delay Spread* kanal untuk memungkinkan terjadinya transmisi suatu symbol bebas interferensi. Struktur pemancar MC - CDMA ditunjukkan pada Gambar 2.



Gambar 1. MC-CDMA transmitter / receiver [3]



Gambar2. MulticarrierCDMAtransmiiter[3]

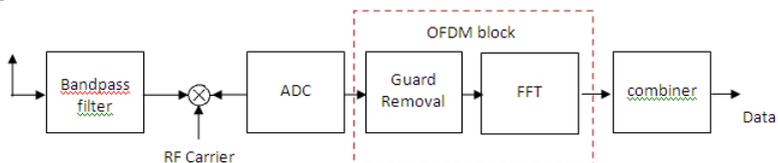
Kemiripan dengan sistem OFDM adalah jelas, pemancar pada dasarnya adalah sistem OFDM dengan tambahan sebaran di input, penerima adalah penerima OFDM dengan operasi *Combining* tambahan untuk mengisolasi data yang ditransmisikan untuk penerima.

MC - CDMA menggunakan *guard interval*, penerima memilih sinyal yang bebas dari gangguan interferensi antar simbol. Hal ini diproses oleh blok FET untuk demodulasi beberapa pembawa

Efek kanal dari kanal *multipath*(lintasanjamak) $h(n)$ pada Output dari FFT adalah narrowband untuk setiap *Carrier*, $H(k)$, dan oleh karena itu *Equalisasi* dan *despreading* dapat dimasukkan ke dalam *Combining* tunggal untuk memperkirakan bit data yang ditransmisikan. Jika output dari FFT blok pada frekuensi bin k didefinisikan sebagai $Y(k)$ maka operasi *Combining* dapat dinyatakan dengan dengan³:

$$\hat{x}(n) = \text{sign}\{\sum_{k=0}^{N-1} \Re \{ c(k, u) A(k) Y(k) \}\} \dots \dots \dots (2)$$

Dimana \Re menunjukkan ' bagian riil dari ' . Koefisien equalizer $A(k)$ dapat digunakan untuk mengimplementasikan filter RAKE domain frekuensi jika koefisien *equalizer* sudah diatur untuk menyesuaikan dengan kanal tersebut . Struktur penerima MC – CDMA ditunjukkan pada Gambar . 3 .



Gambar 3.Penerima multicarrier CDMA [3]

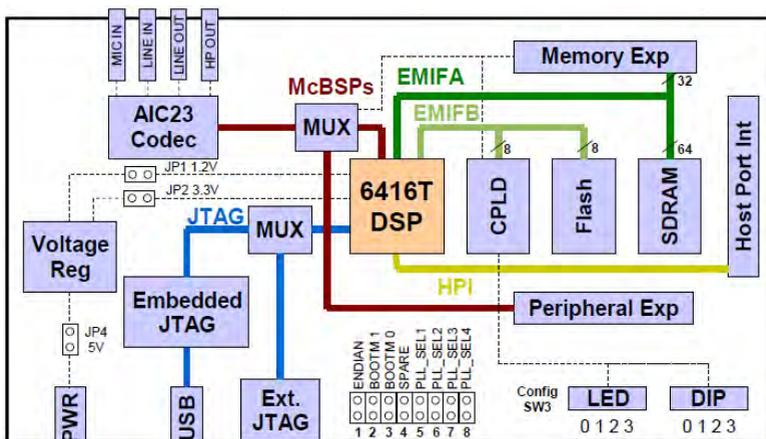
2. Pengenalan DSK TMS320C6416T

DSK TMS320C6416T merupakan multi-layer board berukuran 8.75 x 4.5 inch (210 x 115 mm) yang disuplai daya eksternal +5 volt. DSK ini terdiri dari sebuah 1 GHz DSK TMS320C6416T fixed point digital signal processor dan 16 bit stereo codec TLV 320AIC23 untuk input dan output. Codec AIC23 menyediakan ADC dan DAC dengan clock 12 MHz dan sampling rate 8 – 96 kHz. DSK meliputi 16 MB pada Synchronous Dynamic Random (SDRAM) dan 256 kB pada flash memory.

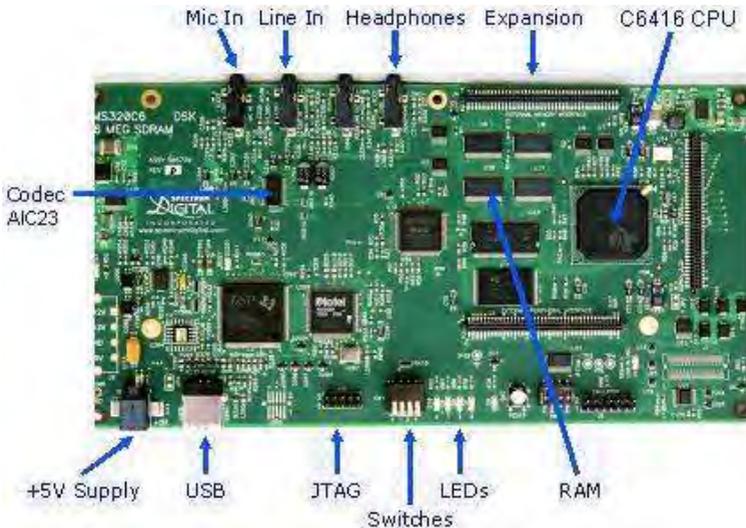
Terdapat tempat konektor pada DSK untuk input dan output :

- MIC IN untuk input dari microphone.
- LINE IN untuk input dari function generator,
- LINE OUT untuk output , dan
- HEADPHONE untuk output pada headphone.

Dip switch dalam DSK dapat difungsikan sesuai program dan menyediakan fungsi kontrol. Terdapat pengatur tegangan yang menyediakan 1,26 V untuk processor dan 3,3 V untuk system memori dan kelengkapan lain.



Gambar 4. Blok Diagram DSK TMS320C6416T [2]



Gambar 5. Board DSK TMS320C6416T [2]

TMS320C6416 pada DSK adalah floating point processor yang didasari pada arsitektur VLIW (Very-Long-Instruction-Word). Memori internal meliputi 2 level penyimpanan daya, yang terdiri dari 32 KB pada level penyimpanan program (LIP) dan level 1 penyimpanan data (L1D), dan 1024 kB pada level 2 pembagian memori antara program dan data. Selain itu, juga mempunyai sebuah interface untuk memerintah synchronous dan memori (SDRAM dan SBSRAM) dan asynchronous memori (SPRAM dan EPROM).Memiliki 8 fungsi atau *execution units* dalam 6 ALU dan 2 multiplier units, 32 - bit address bus ke 4 GB (gigabytes) address, dan 2 set 32 - bit general - purpose registers.

H. METODOLOGI

Metodologi pada Tugas Akhir ini adalah sebagai berikut :

1. Studi literature

Mencari refensi yang berkaitan dengan pemancar dan penerima MC-CDMA dan implementasinya pada perangkat DSK TMS320C64616T. Literatur yang digunakan meliputi buku referensi, jurnal dan dokumen internet.

2. Perancangan sistem MC - CDMA

Pemodelan sistem yang akan disimulasikan, meliputi perancangan system modulasi dan demodulasi MC - CDMA dengan menggunakan *software* Simulink MATLAB.

3. Integrasi Simulink pada DSK TMS320C6416T.

Proses pengintegrasian model sistem yang telah dibuat di Simulink MATLAB ke DSKTMS320C6416T melalui *interface software Code Composer Studio*.

4. Pengujian sistem.

Merupakan cara atau metode yang akan digunakan dalam pengujian sistem yang telah dibuat.

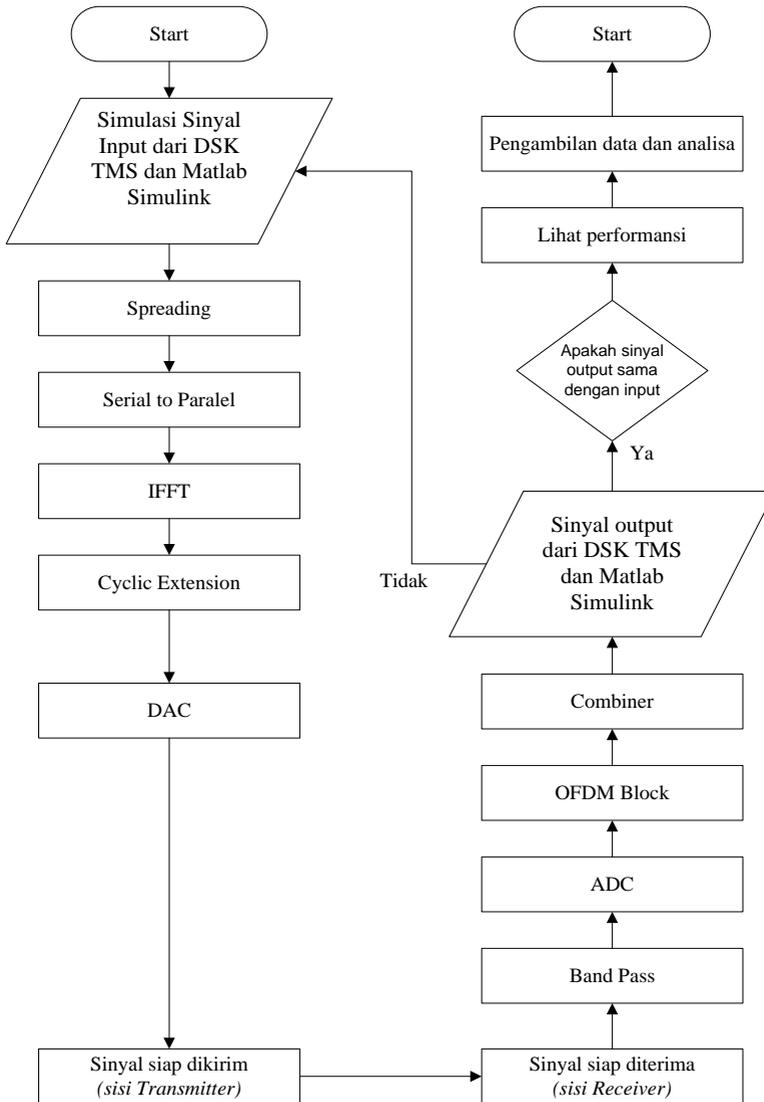
5. Analisa hasil keluaran sistem.

Meliputi analisa hasil dari keluaran system pada Simulink MATLAB dibandingkan dengan hasil keluaran pada Osiloskop.

6. Kesimpulan.

Penarikan kesimpulan dari kinerja sistem yang selanjutnya dapat ditarik sebuah kesimpulan.

I. Flow Chart



Gambar 6. Flowchart Pengerjaan Tugas Akhir

Flowchart pengerjaan tugas akhir ini bisa dilihat pada gambar 6. Pada sisi pengirim, tahap pertama adalah membangkitkan sinyal input (sinyal informasi) dari DSK TMS dan matlab Simulink. Bit informasi dipetakan menggunakan modulasi BPSK menjadi symbol kompleks, kemudian di *Spreading* . Sekuen symbol dijadikan parallel, kemudian dilakukan transformasi IFFT yang menghasilkan simbol OFDM. Setelah itu terdapat proses penyisipan *cyclic extension*. Kemudian sinyal masuk ke DAC *Converter*. Setelah itu sinyal pada domain waktu ditransmisikan melalui kanal.

Pada sisi penerima, sinyal di *Band Pass Filter*, kemudian masuk ke ADC *Converter*. Selanjutnya sinyal dihilangkan *cyclic Extension*-nya dan ditransformasi menggunakan FFT di *OFDM Block*. Sinyal pada domain frekuensi yang telah dijadikan serial di *Combiner*. Kemudian dilihat sinyal output dari DSK TMS dan matlab Simulink. Apabila sinyal output sama dengan sinyal input, maka dilakukan analisa terhadap parameter yang mempengaruhi. Serta dapat dilihat Performansinya dan dianalisa lebih lanjut.

J. JADWAL KEGIATAN

Kegiatan	Bulan Februari 2014				Bulan Maret 2014				Bulan April 2014				Bulan Mei 2014				Bulan Juni 2014			
	1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
Mempelajari Literatur	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■				
Perancangan Sistem	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■				
Melakukan Percobaan dan Pengambilan Data					■	■	■	■	■	■	■	■	■	■	■	■				
Troubleshooting									■	■	■	■	■	■	■	■				
Analisa					■	■	■	■	■	■	■	■	■	■	■	■				
Bimbingan					■	■	■	■	■	■	■	■	■	■	■	■	■	■	■	■
Penyusunan Laporan									■	■	■	■	■	■	■	■	■	■	■	■

K. DAFTAR PUSTAKA

1. Spectrum Digital, Inc.(2004). *TMS320C6416T DSK Technical Reference*.
2. Chassaing, Rulph., Reay, Donald. (2008). *Digital Signal Processing and Applications with the TMS320C6713 and TMS320C6416 DSK, second edition*:Wiley-Interscience.
3. A.C. McCormick and E. A. AI-Susa (2002). *Multicarrier CDMA for future generation mobile communication*
4. Syed M. Za⁻ S. Shah, A. W. Umrani, and Aftab A. Memon(2011). *Performance Comparison of OFDM, MC-CDMA and OFCDM for 4G Wireless Broadband Access and Beyond*
5. L. Hanzo, M. M⁻unster, B.J. Choi and T. Keller(2006). *OFDM and MC-CDMA for Broadband Multi-user Communications, WLANs and Broadcasting*.

LAMPIRAN B

LEMBAR MONITORING TUGAS AKHIR



ITS
Institut
Teknologi
Sepuluh Nopember

FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO
Member ITS Gedung B & C, Subulfa Karahayu - 60111
Telp. (031) 594 7302, 5994251 s/d 54 Pas. 1206
Fax. (031) 5931237
e-mail : elits@ee.its.ac.id
Website: <http://www.ee.its.ac.id>

MONITORING KEGIATAN TUGAS AKHIR

Nama Mahasiswa : Hariyawan Eko Purnomo Jati Nrp 2212105071
Judul Tugas Akhir : Implementasi MC-CDMA pada BSK TMS 320C6916 T

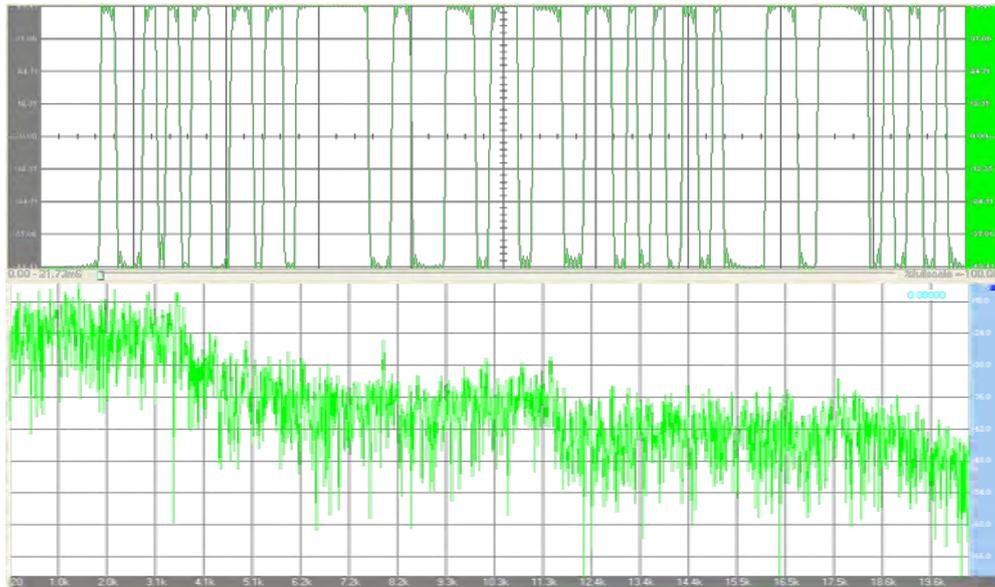
Bulan Proposal Disahkan :
Dosen Pembimbing 1 : Dr. Ir. Sawadi, MT NIP 196808181993031002
Dosen Pembimbing 2 : Dr. Ir. Tifek Suryani, MT NIP 196411301969032001

No	Tanggal	Uraian Kegiatan	Tanda Tangan		Mahasiswa	Keterangan
			Pembimbing (1)	Pembimbing (2)		
1	16/2/2014	Mempelajari Sistem dan Teknik MC-CDMA				
2	7/3/2014	Membuat modulasi baseband dan Passband MC-CDMA				
3	14/3/2014	Membuat Demodulasi baseband dan Passband MC-CDMA				
4	21/3/2014	Mengabungkan modulasi dan demodulasi MC-CDMA dengan kanal dan tanpa kanal				
5	28/3/2014	Uji Efisiensi BER MC-CDMA dengan Simulink				
6	9/4/2014	Mempelajari karakteristik BSK TMS320C6916 T				
7	16/4/2014	Uji BSK TMS320C6916 T dengan input Bernoulli Generator				
8	23/4/2014	Simulasi efisiensi BER MC-CDMA				
9	9/5/2014	Implementasi efisiensi BER Bandwidth MC-CDMA Pada TMS				
10	15/5/2014	Membandingkan Simulasi dan Implementasi hasil BER MC-CDMA				
11	19/5/2014	Cek ulang dan perbaiki blok Simulink				
12	23/5/2014	Revisi buku TA Bab III dan Bab IV				
13	30/5/2014	Revisi buku TA Bab I-V dan Lampiran				
14	5/6/2014	Presentasi tertutup teori dan Buku TA				
15						

[Halaman ini sengaja dikosongkan]

LAMPIRAN C

DOKUMENTASI HASIL UJI COBA



Gambar C.1 Sinyal dan Spektrum Frekuensi, *Input Bernoulli Binary Generator*

[Halaman ini sengaja dikosongkan]

LAMPIRAN D
TABEL HASIL PENGUJIAN

Tabel D.1 BER Teori BPSK Kanal *Rayleigh*, simulasi dan Implementasi

Eb/No (dB)	Teori Rayleigh	Simulasi Rayleigh	Implementasi Rayleigh
1	0.126733462	0.12701	0.12803
2	0.108484732	0.11126	0.11229
3	0.091913176	0.09438	0.09541
4	0.077136916	0.08015	0.08118
5	0.064182685	0.06897	0.07001
6	0.052998884	0.05492	0.05616
7	0.043474407	0.04389	0.04511
8	0.035459068	0.0383	0.03925
9	0.028782367	0.02856	0.02993
10	0.023268705	0.02388	0.02501
11	0.018748391	0.01968	0.02161
12	0.01506468	0.01607	0.01708
13	0.012077547	0.01312	0.01485
14	0.009665039	0.010681	0.012357
15	0.007723002	0.008931	0.010128
16	0.006163835	0.007398	0.008421
17	0.004914731	0.005703	0.006698
18	0.003915749	0.004634	0.005635
19	0.003117905	0.003644	0.004436
20	0.002481405	0.003105	0.003788
21	0.001974068	0.002551	0.003056
22	0.001569968	0.001979	0.002427
23	0.001248278	0.001629	0.001942
24	0.000992306	0.001256	0.001551
25	0.000788699	0.000942733	0.0012405

Tabel D.2 Nilai BER *Single User* Simulasi

Eb/No (dB)	Single User			Rata – rata
	In. Seed=61	In. Seed=62	In. Seed=63	
1	0.12785	0.12683	0.12635	0.12701
2	0.10676	0.11918	0.10784	0.11126
3	0.09019	0.09537	0.09758	0.09438
4	0.07599	0.08179	0.08267	0.08015
5	0.06482	0.06557	0.07652	0.06897
6	0.05189	0.05653	0.05634	0.05492
7	0.04164	0.04238	0.04765	0.04389
8	0.03751	0.03817	0.03922	0.0383
9	0.02719	0.02853	0.02996	0.02856
10	0.02258	0.02379	0.02527	0.02388
11	0.01883	0.01934	0.02087	0.01968
12	0.01416	0.01637	0.01768	0.01607
13	0.01194	0.01356	0.01386	0.01312
14	0.009533	0.01068	0.01183	0.010681
15	0.008319	0.009035	0.009439	0.008931
16	0.006261	0.007812	0.008721	0.007598
17	0.005525	0.005713	0.005871	0.005703
18	0.004417	0.004673	0.004812	0.004634
19	0.003514	0.003681	0.003737	0.003644
20	0.003001	0.003125	0.003189	0.003105
21	0.002455	0.002567	0.002631	0.002551
22	0.001946	0.001978	0.002013	0.001979
23	0.001531	0.001637	0.001719	0.001629
24	0.001135	0.001252	0.001381	0.001256
25	0.0008767	0.0009653	0.0009862	0.000942733

Tabel D.3 Nilai BER 3 User Simulasi

Eb/No (dB)	Multi User(3)			Rata-rata
	In. =61-63	In. =62-64	In. =63-65	
1	0.12915	0.13152	0.13287	0.13118
2	0.11927	0.12067	0.12135	0.12043
3	0.09169	0.09987	0.1181	0.10322
4	0.08135	0.09211	0.09627	0.08991
5	0.07361	0.07659	0.08035	0.07685
6	0.06077	0.06553	0.06957	0.06529
7	0.05117	0.05325	0.05611	0.05351
8	0.04137	0.04329	0.04707	0.04391
9	0.03521	0.03617	0.03914	0.03684
10	0.02917	0.03132	0.03227	0.03092
11	0.02212	0.02318	0.02463	0.02331
12	0.01897	0.02131	0.02233	0.02087
13	0.01689	0.01762	0.01931	0.01794
14	0.01271	0.01413	0.01507	0.01397
15	0.01125	0.01217	0.01339	0.01227
16	0.00795	0.00932	0.010759	0.009343
17	0.00734	0.007753	0.007911	0.007668
18	0.00629	0.006693	0.006832	0.006605
19	0.0055	0.005341	0.005377	0.005406
20	0.0051	0.004525	0.004649	0.004758
21	0.00398	0.003887	0.004211	0.004026
22	0.003	0.003578	0.003613	0.003397
23	0.00243	0.003017	0.003289	0.002912
24	0.00223	0.002452	0.002881	0.002521
25	0.00216	0.0021453	0.0023262	0.0022105

Tabel D.4 Nilai BER 5 User Simulasi

Eb/No (dB)	Multi User(5)			Rata-rata
	In. seed=61-65	In. seed=62-66	In. seed=63-67	
1	0.13834	0.14071	0.14206	0.14037
2	0.12846	0.12986	0.13054	0.12962
3	0.10088	0.10906	0.12729	0.11241
4	0.09054	0.1013	0.10546	0.0991
5	0.0828	0.08578	0.08954	0.08604
6	0.06796	0.07272	0.07676	0.07248
7	0.05836	0.06044	0.0633	0.0607
8	0.04856	0.05048	0.05426	0.0511
9	0.0444	0.04536	0.04833	0.04603
10	0.03836	0.04051	0.04146	0.04011
11	0.02991	0.03097	0.03242	0.0311
12	0.02676	0.0291	0.03012	0.02866
13	0.02078	0.02151	0.0232	0.02183
14	0.0179	0.01932	0.02026	0.01916
15	0.01334	0.01426	0.01548	0.01436
16	0.01004	0.01141	0.012849	0.011433
17	0.00943	0.009843	0.010001	0.009758
18	0.00838	0.008783	0.008922	0.008695
19	0.00759	0.007431	0.007467	0.007496
20	0.00719	0.006615	0.006739	0.006848
21	0.00607	0.005977	0.006301	0.006116
22	0.00509	0.005668	0.005703	0.005487
23	0.00452	0.005107	0.005379	0.005002
24	0.00432	0.004542	0.004971	0.004611
25	0.00425	0.0042353	0.0044162	0.0043005

Tabel D.5 Nilai BER *Single User* Implementasi

Eb/No (dB)	Single User			Rata – rata
	In Seed=61	In Seed=62	In Seed=63	
1	0.12888	0.12786	0.12738	0.12804
2	0.10779	0.12021	0.10887	0.11229
3	0.09122	0.0964	0.09861	0.09541
4	0.07702	0.08282	0.0837	0.08118
5	0.06585	0.0666	0.07758	0.07001
6	0.05357	0.05756	0.05735	0.05616
7	0.04324	0.04341	0.04868	0.04511
8	0.03854	0.03874	0.04047	0.03925
9	0.02834	0.02962	0.03183	0.02993
10	0.02392	0.02558	0.02694	0.02548
11	0.02048	0.02121	0.0229	0.02153
12	0.01705	0.01644	0.01775	0.01708
13	0.01691	0.01367	0.01397	0.01485
14	0.01341	0.01151	0.012151	0.012357
15	0.00985	0.010065	0.010469	0.010128
16	0.00721	0.008882	0.009771	0.008621
17	0.00637	0.006783	0.006941	0.006698
18	0.00532	0.005723	0.005862	0.005635
19	0.00453	0.004371	0.004407	0.004436
20	0.00413	0.003555	0.003679	0.003788
21	0.00301	0.002917	0.003241	0.003056
22	0.00203	0.002608	0.002643	0.002427
23	0.00146	0.002047	0.002319	0.001942
24	0.00126	0.001482	0.001911	0.001551
25	0.00119	0.0011753	0.0013562	0.0012405

Tabel D.6 Nilai BER 3 *User* Implementasi

Eb/No (dB)	Multi User(3)			Rata-rata
	In =61-63	In Seed=62-64	In Seed=63-65	
1	0.13022	0.13259	0.13394	0.13225
2	0.12034	0.12174	0.12242	0.1215
3	0.09276	0.10094	0.11917	0.10429
4	0.08242	0.09318	0.09734	0.09098
5	0.07468	0.07766	0.08142	0.07792
6	0.06184	0.0666	0.07064	0.06636
7	0.05224	0.05432	0.05718	0.05458
8	0.04244	0.04436	0.04814	0.04498
9	0.03628	0.03724	0.04021	0.03791
10	0.03024	0.03239	0.03334	0.03199
11	0.02319	0.02425	0.0257	0.02438
12	0.02004	0.02238	0.0234	0.02194
13	0.01779	0.01853	0.0202	0.01884
14	0.01378	0.0152	0.01614	0.01504
15	0.01176	0.01268	0.0139	0.01278
16	0.00846	0.00983	0.011269	0.009853
17	0.00785	0.008263	0.008421	0.008178
18	0.0068	0.007203	0.007342	0.007115
19	0.00601	0.005851	0.005887	0.005916
20	0.00561	0.005035	0.005159	0.005268
21	0.00449	0.004397	0.004721	0.004536
22	0.00351	0.004088	0.004123	0.003907
23	0.00294	0.003527	0.003799	0.003422
24	0.00274	0.002962	0.003391	0.003031
25	0.00267	0.0026553	0.0028362	0.0027205

Tabel D.7 Nilai BER 5 User Implementasi

Eb/No (dB)	Multi User(5)			Rata-rata
	In =61-65	In =62-66	In =63-67	
1	0.13941	0.14178	0.14313	0.14144
2	0.12953	0.13093	0.13161	0.13069
3	0.10195	0.11013	0.12836	0.11348
4	0.09161	0.10237	0.10653	0.10017
5	0.08387	0.08685	0.09061	0.08711
6	0.06905	0.07381	0.07785	0.07357
7	0.05945	0.06153	0.06439	0.06179
8	0.04965	0.05157	0.05535	0.05219
9	0.04549	0.04645	0.04942	0.04712
10	0.03945	0.0416	0.04255	0.0412
11	0.03104	0.0321	0.03355	0.03223
12	0.02789	0.03023	0.03125	0.02979
13	0.02257	0.0233	0.02499	0.02362
14	0.01969	0.02111	0.02205	0.02095
15	0.01513	0.01605	0.01727	0.01615
16	0.01183	0.0132	0.014639	0.013223
17	0.01122	0.011633	0.011791	0.011548
18	0.01017	0.010573	0.010712	0.010485
19	0.00938	0.009221	0.009257	0.009286
20	0.00898	0.008405	0.008529	0.008638
21	0.00786	0.007767	0.008091	0.007906
22	0.00688	0.007458	0.007493	0.007277
23	0.00631	0.006897	0.007169	0.006792
24	0.00611	0.006332	0.006761	0.006401
25	0.00604	0.0060253	0.0062062	0.0060905

[Halaman ini sengaja dikosongkan]

LAMPIRAN E

DATASHEET DSK TMS320C6416T

TMS320C6414T, TMS320C6415T, TMS320C6416T FIXED-POINT DIGITAL SIGNAL PROCESSORS

SFRS226D - NOVEMBER 2003 - REVISED OCTOBER 2004

- Highest-Performance Fixed-Point Digital Signal Processors (DSPs)
 - 1.67-/1.39-/1.17-/1-ns Instruction Cycle
 - 600-/720-/850-MHz, 1-GHz Clock Rate
 - Eight 32-Bit Instructions/Cycle
 - Twenty-Eight Operations/Cycle
 - 4800, 5760, 6800, 8000 MIPS
 - Fully Software-Compatible With C62x™
 - C6414/15/16 Devices Pin-Compatible
- VelociTI.2™ Extensions to VelociTI™ Advanced Very-Long-Instruction-Word (VLIW) TMS320C64x™ DSP Core
 - Eight Highly Independent Functional Units With VelociTI.2™ Extensions:
 - Six ALUs (32-/40-Bit), Each Supports Single 32-Bit, Dual 16-Bit, or Quad 8-Bit Arithmetic per Clock Cycle
 - Two Multipliers Support Four 16 x 16-Bit Multiplies (32-Bit Results) per Clock Cycle or Eight 8 x 8-Bit Multiplies (16-Bit Results) per Clock Cycle
 - Non-Aligned Load-Store Architecture
 - 64 32-Bit General-Purpose Registers
 - Instruction Packing Reduces Code Size
 - All Instructions Conditional
- Instruction Set Features
 - Byte-Addressable (8-/16-/32-/64-Bit Data)
 - 8-Bit Overflow Protection
 - Bit-Field Extract, Set, Clear
 - Normalization, Saturation, Bit-Counting
 - VelociTI.2™ Increased Orthogonality
- VCP [C6416T Only]
 - Supports Over 833 7.95-Kbps AMR
 - Programmable Code Parameters
- TCP [C6416T Only]
 - Supports up to 10 2-Mbps or 60 384-Kbps 3GPP (6 Iterations)
 - Programmable Turbo Code and Decoding Parameters
- L1/L2 Memory Architecture
 - 128K-Bit (16K-Byte) L1P Program Cache (Direct Mapped)
 - 128K-Bit (16K-Byte) L1D Data Cache (2-Way Set-Associative)
 - 8M-Bit (1024K-Byte) L2 Unified Mapped RAM/Cache (Flexible Allocation)
- Two External Memory Interfaces (EMIFs)
 - One 64-Bit (EMIFA), One 16-Bit (EMIFB)
 - Glueless Interface to Asynchronous Memories (SRAM and EPROM) and Synchronous Memories (SDRAM, SBRAM, ZBT SRAM, and FIFO)
 - 1280M-Byte Total Addressable External Memory Space
- Enhanced Direct-Memory-Access (EDMA) Controller (64 Independent Channels)
- Host-Port Interface (HPI)
 - User-Configurable Bus Width (32-/16-Bit)
- 32-Bit/33-MHz, 3.3-V PCI Master/Slave Interface Conforms to PCI Specification 2.2 [C6415T/C6416T]
 - Three PCI Bus Address Registers:
 - Prefetchable Memory
 - Non-Prefetchable Memory I/O
 - Four-Wire Serial EEPROM Interface
 - PCI Interrupt Request Under DSP Program Control
 - DSP Interrupt Via PCI I/O Cycle
- Three Multichannel Buffered Serial Ports
 - Direct Interface to T1/E1, MVIP, SCSA Framers
 - Up to 256 Channels Each
 - ST-Bus-Switching-, AC97-Compatible
 - Serial Peripheral Interface (SPI) Compatible (Motorola™)
- Three 32-Bit General-Purpose Timers
- UTOPIA [C6415T/C6416T]
 - UTOPIA Level 2 Slave ATM Controller
 - 8-Bit Transmit and Receive Operations up to 50 MHz per Direction
 - User-Defined Cell Format up to 64 Bytes
- Sixteen General-Purpose I/O (GPIO) Pins
- Flexible PLL Clock Generator
- IEEE-1149.1 (JTAG†) Boundary-Scan-Compatible
- 532-Pin Ball Grid Array (BGA) Package (GLZ Suffix), 0.8-mm Ball Pitch
- 0.09-µm/7-Level Cu Metal Process (CMOS)
- 3.3-V I/Os, 1.1-V Internal (600 MHz)
- 3.3-V I/Os, 1.2-V Internal (720 /850 MHz, 1 GHz)



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

C62x, VelociTI.2, VelociTI, and TMS320C64x are trademarks of Texas Instruments.
Motorola is a trademark of Motorola, Inc.

† IEEE Standard 1149.1-1990 Standard-Test-Access Port and Boundary Scan Architecture.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

TEXAS
INSTRUMENTS

POST OFFICE BOX 1443 • HOUSTON, TEXAS 77251-1443

Copyright © 2004, Texas Instruments Incorporated

[Halaman ini sengaja dikosongkan]

DAFTAR RIWAYAT HIDUP



Hariyawan Eko P.J. dilahirkan di Klaten, pada tanggal 27 Maret 1985 merupakan putra pertama dari tiga bersaudara pasangan Bapak Suharnoko dan Ibu Sugiyarti, S.Pd. Penulis menamatkan sekolah di SDN Kupang II Klaten pada tahun 1997. Kemudian masuk ke SLTPN 1 Pedan, tamat tahun 2000, dan melanjutkan di SMAN 1 Klaten pada tahun yang sama. Tahun 2004, penulis melanjutkan pendidikan di Majoring Elektronika, AAU (Akademi Angkatan Udara) dan tamat pada tahun 2007. Selanjutnya penulis mengambil pendidikan S1 program Lintas Jalur di Jurusan Teknik Elektro, Fakultas Teknologi Industri, Institut Teknologi Sepuluh Nopember Surabaya pada pertengahan tahun 2012. Penulis memilih bidang studi Telekomunikasi Multimedia dan mengambil topik Tugas Akhir di Laboratorium Multimedia.

E-mail : hariyawaneko@yahoo.com

[Halaman ini sengaja dikosongkan]